

İplik Düzensüzlük Analizi için Kapasitif Ölçüm Devresi Tasarımı: Matematiksel Yaklaşım ve Gerçekleme

Koray GÜRKAN*¹ 

¹İstanbul Üniversitesi-Cerrahpaşa, Mühendislik Fakültesi, Elektrik-Elektronik Müh. Bölümü, 34320, İstanbul, Türkiye

(Alınış / Received: 17.03.2019, Kabul / Accepted: 27.02.2020, Online Yayınlanma / Published Online: 20.04.2020)

Anahtar Kelimeler

Analog devre tasarımı,
Kapasitif ölçüm,
Sensör,
İplik düzensüzlük

Özet: Tekstil sektörü, hızla gelişen ve Türkiye ihracatının büyük kısmını oluşturan bir sektör haline gelmiştir. Tekstil ürünlerinin dış piyasa ile rekabet edebilmesi için ürün kalitesinin artması gerekmektedir. Ürün kalitesi ise iplik kalitesine bağlı olarak değişebilmektedir. Bu çalışmada iplik kalitesini belirleyen parametrelerden biri olan iplik düzensüzlüğünün kapasitif olarak ölçümü için farksal paralel plaka yöntemine dayanan yeni bir ölçüm devresi önerisi yapılmış ve matematiksel olarak analiz edilmiştir. Paralel plakaların ve analog devrenin tasarım adımları, gerçekleştirilmesi, deney düzeneği anlatılmış ve ölçüm sonuçları irdelenmiştir. Tasarlanan devre ile düzensüzlük ölçümü oldukça hassas şekilde gerçekleştirilmiştir.

Capacitive Measurement Circuit Design for Yarn Unevenness Analysis: Mathematical Approach and Realization

Keywords

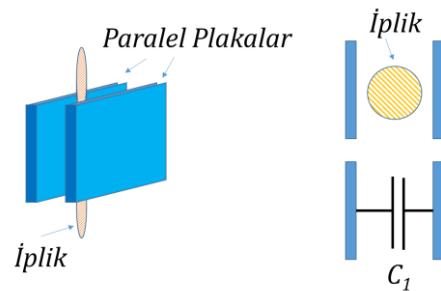
Analog circuit design,
Capacitive measurement,
Sensor,
Yarn unevenness

Abstract: Textile sector has become a rapidly growing export sector constitutes a large part of Turkey. In order to compete with the foreign market, product quality needs to be increased. Product quality may vary depending on yarn quality. In this study, a new measurement circuit based on the differential parallel plate method was proposed and analyzed mathematically for the capacitive measurement of yarn unevenness, which is one of the parameters that determine the yarn quality. The design steps of the parallel plates and the analog circuit, their implementation, the experimental setup are explained and the measurement results are given. With the designed circuit, the yarn unevenness measurement was carried out very precisely.

1. Giriş

Düzensüzlük, iplik üretiminde iplik kalitesini etkileyen en önemli faktörlerden biridir. Kesikli liflerden yapılan ipliklerde lif uzunluk farkı, incelik farkı, bitkisel liflerde olgunluk farkı, hayvansal liflerde liflerin alındığı yer farkı gibi sebeplerden dolayı, ipliklerin birim uzunluklarında ağırlık, mukavemet, çap vb. varyasyonlar meydana gelmektedir [1]. İplikteki düzensüzlükleri iplik mukavemetinin düşmesine ince ya da kalın noktaların oluşmasına ve bu iplikle oluşan kumaşların boyanmasında lekeli ve bozuk görüntüye sebep olmaktadır. Üretilen ipliğin kalitesinin belirlenmesi ve standartların üzerinde olan düzensüzlüğün anında tespit edilebilmesi için en yaygın ölçüm yöntemi kapasitif ölçümdür. Kapasitif yöntemde iplik paralel plakalar arasından belirli bir

hızda geçerken kesit alanı ya da kütlesiyle orantılı olarak kapasite değişimine yol açar. Bu değişimin doğrusal olması beklenir (Şekil 1).



Şekil 1. İplik düzensüzlüğünün kapasitif ölçümü

Aynı şartlar altında bu kapasitenin zamana göre değişimi ölçülürse ipliğin kütle değişimine ait iki önemli parametre olan düzensüzlük (% U) ve

*İlgili yazar: kgurkan@istanbul.edu.tr

değişim katsayısı (% CV) elde edilir. U ve CV aşağıdaki şekilde bulunur;

$$U = \frac{100}{\bar{x}T} \int_0^T |x_i - \bar{x}| dt \quad (1)$$

$$CV = \frac{100}{\bar{x}} \sqrt{\frac{1}{T} \int_0^T (x_i - \bar{x})^2 dt} \quad (2)$$

Bu eşitliklerde T ölçüm süresi, x_i ipliğin anlık kütle değeri, \bar{x} ölçüm süresi içerisindeki ortalama kütlelerdir. Kütle değişimindeki hata da üç tür olarak sınıflandırılır. Kütle az olduğu alanlar ince yer, % 100'den daha düşük olmak üzere kütle arttığı noktalar kalın yer ve % 100 oranındaki kütle artışları olan noktalar Neps olarak adlandırılır [2].

Düzgünsüzlüğün analizi ve hatalı noktaların yakalanabilmesi için kapasitif yöntemde kapasitenin ölçümü titiz bir çalışma gerektirmektedir. Ölçülen kapasitenin seviyesi oldukça düşük seviyelerde olduğundan paralel plakaların ve analog devrenin tasarımında ekranlama, düşük gürültülü aktif elemanların kullanımı, nem ve sıcaklık gibi çevresel şartlara duyarlı ölçüm önemlidir. Tasarım iyi yapılmazsa hem kaçak kapasitelerden hem de değişen çevre şartlarından dolayı ölçüm devresi tutarsız sonuçlar verebilir ya da doyuma gidebilir.

Clive ve Slater [3], düzgünsüzlük ölçüm kapasitelerindeki elektrik alanın benzetimini yaparak paralel plaka etrafına yerleştirilecek koruma elektrodunun elektrik alan doğrusallığını arttırdığını ve koruma elektrodu olmadan alınan ölçümlerdeki hataların yok olduğunu göstermişlerdir.

Carvalho vd. [4], yaptıkları çalışmada 4 mm genişliğindeki plakalarla oluşturdukları kapasitenin ölçümünü 100 kHz'de hazır bir tümleşik devre (Microsensors, MS3110) kullanarak gerçekleştirmişlerdir. Devre kapasite değeriyle orantılı analog çıkış verdiği için kapasite değişimini PCI-6024E veri toplama kartı ile 200 kHz'de alıp LabView programıyla analiz etmişlerdir. Tümleşik devre 10 pF'a kadar ölçüm yapabilmektedir.

Bir diğer çalışmada Pinto vd. [5], paralel plakaları bu kez 1 mm genişliğinde tasarlamış ve farksal ölçüm yöntemini uygulamışlardır. Bu yöntemde göre sistemde iki farklı kapasite bulunmaktadır. Birincisi sadece havanın kapasitesini ölçerken diğeri ipliğin ve havanın kapasitesini ölçtüğünden diferansiyel ölçüm sağlamışlardır. Bu şekilde çevresel koşulların ölçüme etkisi azaltılmıştır.

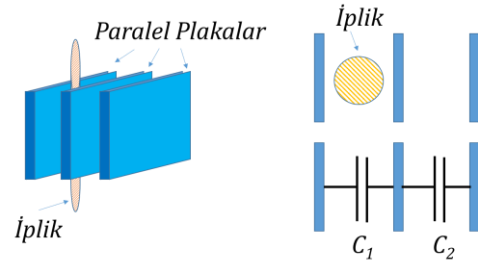
Gang vd. [6] yaptıkları çalışmada kapasitif sensör için paralel plaka ile silindirik yapıdaki elektrot yapısının karşılaştırmalı olarak sonlu elemanlar yöntemi ile analiz etmişlerdir. Ayrıca hassas olarak kapasite

değişimini gerilime çeviren ve otomatik olarak doyumu engelleyen bir devre önermişlerdir.

Bu çalışmalara ek olarak Zellweger Uster firmasının kapasitif elektrot tasarımına ilişkin patentleri bulunmaktadır [7-11]. Bu patentlerde de kapasite plakalarının nasıl olması gerektiği, üretim yöntemleri ve algılama elektronuğu önerilmiştir. Kapasite farkının aşırı artması sonucu meydana gelebilecek doyumu engellemek amacıyla otomatik dengeleyici eklenmiştir.

Kapasitif yöntemde ek olarak düzgünsüzlüğün optik olarak ölçümüne yönelik çalışmalar da bulunmaktadır [12-18]. Bu yöntemler tamamen farklı bir prensipte çalıştığından bu makale kapsamında detaylarına girilmeyecektir.

Bu makalede iplik düzgünsüzlüğünün kapasitif olarak ölçümü için farksal paralel plaka yöntemine dayanan yeni bir ölçüm devresi önerisi yapılmış ve matematiksel olarak analiz edilmiştir. Paralel plakaların ve analog devrenin tasarım adımları, gerçekleşmesi, deney düzeneği ve ölçüm sonuçları irdelenmiştir.

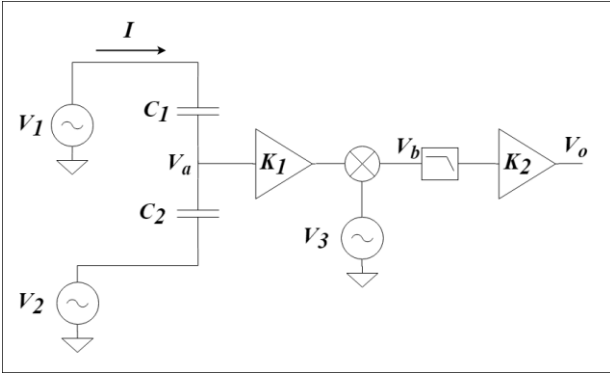


Şekil 2. İplik düzgünsüzlüğünün farksal ölçümü

2. Materyal ve Metot

2.1. Ölçüm devresinin tasarımı ve teorisi

İplik düzgünsüzlüğünün kapasitif olarak ölçümü için önerilen devrenin blok şeması Şekil 3'te verilmiştir. C_1 ve C_2 Şekil 2'de belirtilen kapasitörleri ifade etmektedir. Bu kapasiteler farksal yapıda olan sensör yapısını oluşturmaktadır. Plaka mesafeleri farklı yapılarak iki ayrı farklı kalınlıkta ipin geçebileceği ölçüm ortamı yaratılmıştır. Ölçüm ortamındaki havanın dielektrik değişiminden kaynaklı etki iki kapasiteye aynı anda etkiyeceğinden bu ortak mod etki tasarlanan devre ile kompanze edilecektir. Burada C_1 içerisinde ip geçerken C_2 boşta. Tam tersi durumda C_2 içerisinde ip geçerken C_1 de boşta bırakılabilir. Prensip olarak mutlaka bir plakanın boşta olması gerekmektedir. V_1 , V_2 ve V_3 sinüzoidal kaynaklardır. V_a kapasite bölücünün orta noktasındaki gerilim olup K_1 ile kuvvetlendirildikten sonra analog çarpıcıda V_3 ile çarpılarak V_b gerilimini oluşturmaktadır. Yüksek frekanslı bileşenler alçak geçiren süzgeç ile süzülükten sonra K_2 ile kuvvetlendirilerek V_o çıkışı oluşturulmaktadır.



Şekil 3. Önerilen ölçüm yönteminin blok şeması

Şekil 3'teki devrede I akımı aşağıdaki şekilde yazılabilir;

$$I = Y_{es}(V_1 - V_2) \quad (3)$$

Burada Y_{es} ; seri bağlı C_1 ve C_2 kapasitelerinin oluşturduğu eşdeğer admittanstır.

$$Y_{es} = s \frac{C_1 C_2}{C_1 + C_2} \quad (4)$$

V_a gerilimi;

$$V_a = V_1 - Y_{es}(V_1 - V_2)Z_{C_1} \quad (5)$$

denklemleri ile elde edilir. (3), (4) ve (5) yoluyla;

$$V_a = V_1 \frac{C_1}{C_1 + C_2} + V_2 \frac{C_2}{C_1 + C_2} \quad (6)$$

şeklinde düzlenebilir. V_1 ile V_2 kaynakları arasında 180° , V_1 ile V_3 kaynakları arasında θ kadar faz farkı olduğunu varsayarsak;

$$V_1 = A \cos(\omega t) \quad (7)$$

$$V_2 = A \cos(\omega t + \pi) \quad (8)$$

$$V_3 = A \cos(\omega t + \theta) \quad (9)$$

V_b gerilimi;

$$V_b = K_1 V_a V_3 \quad (10)$$

$$V_b = K_1 \left[V_1 V_3 \frac{C_1}{C_1 + C_2} + V_2 V_3 \frac{C_2}{C_1 + C_2} \right] \quad (11)$$

$$\begin{aligned} V_b &= K_1 \frac{A^2}{2} \left[\frac{C_1}{C_1 + C_2} [\cos(\theta) + \cos(2\omega t + \theta)] \right. \\ &\quad \left. + \frac{C_2}{C_1 + C_2} [\cos(\pi - \theta) + \cos(2\omega t + \theta + \pi)] \right] \quad (12) \end{aligned}$$

Görüldüğü gibi çarpıcı çıkışındaki V_b gerilimi kaynak frekanslarının iki katı frekansında titreşen sinüzoidal işaretten ve DC işaretten meydana gelmektedir. Yüksek frekanslı işaret alçak geçiren süzgece girip K_2 ile kuvvetlendirildiğinde V_o çıkışı elde edilir;

$$V_o = K_1 K_2 \frac{A^2}{2} \left[\frac{C_1}{C_1 + C_2} \cos(\theta) + \frac{C_2}{C_1 + C_2} \cos(\pi - \theta) \right] \quad (13)$$

Bu durumda faz farkına göre çıkışın maksimum değerleri aşağıdaki şekilde bulunur;

$$V_o = \begin{cases} K_1 K_2 \frac{A^2}{2} \left[\frac{C_1 - C_2}{C_1 + C_2} \right], & \theta = 0 \\ K_1 K_2 \frac{A^2}{2} \left[\frac{C_2 - C_1}{C_1 + C_2} \right], & \theta = \pi \end{cases} \quad (14)$$

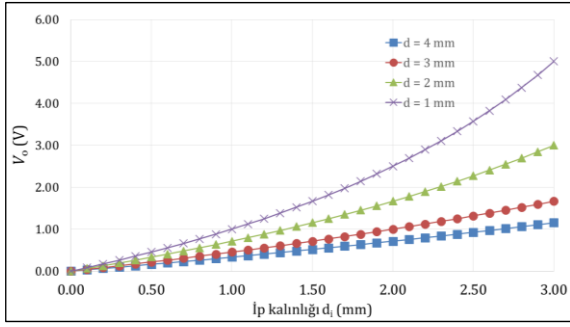
Eşitlik 14'e göre $\theta = 0$ için $C_1 > C_2$ durumunda çıkış pozitif, aksi durumda negatif olacaktır. Şekil 2'deki paralel plakalar için C_1 ve C_2 kapasitelerini oluşturan levhaların yüzey alanları S_1 ve S_2 , birbirine uzaklıkları d_1 ve d_2 ve ip kalınlığı d_i olsun. ϵ_0 vakumun dielektrik sabiti (8.85×10^{-12} F/m), ϵ_i ipin bağlı dielektrik sabiti olmak üzere oluşan C_1 ve C_2 kapasiteleri aşağıdaki şekilde hesaplanabilir [6];

$$C_1 = \epsilon_0 \frac{S_1}{d_1 - d_i + \frac{d_i}{\epsilon_i}} \quad C_2 = \epsilon_0 \frac{S_2}{d_2} \quad (15)$$

Pratik olarak düzgünsüzlük miktarının %100 değerine çıkabileceği düşünülürse ipin levhalar arasından sürtünmeden geçebilmesi için d_1 mesafesinin, d_i değerinin iki katından daha büyük olması gerekir. Plakaların boyutlarında ipin hareketine paralel olan doğrultudaki yüzeyin uzunluğu düzgünsüzlük ölçümünün çözünürlüğünü belirler. İpin hareket doğrultusuna dik olan plaka yüzeyinin uzunluğu ise yine ip kalınlığına göre belirlenir ve ölçülmesi düşünülen ip kalınlığının en az iki katı olmalıdır. Plakaların yüzey alanı ve plaka mesafeleri için $S_1 = S_2 = S$ ve $d_1 = d_2 = d$ kabulü yapıp $\theta = 0$ için V_o çıkışı hesaplanırsa;

$$V_o = K_1 K_2 \frac{A^2}{2} \left[\frac{d_i \left(1 - \frac{1}{\epsilon_i} \right)}{2d - d_i \left(1 - \frac{1}{\epsilon_i} \right)} \right] \quad (16)$$

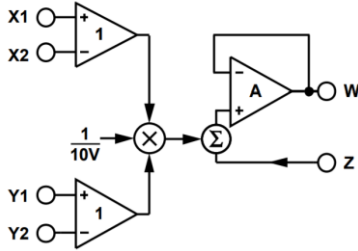
eşitliği elde edilir. Farklı plaka mesafesinin ve iplik kalınlığının V_o çıkışına etkisini görselleştirebilmek adına keyfi olarak seçilen $K_1 = K_2 = 1$, $A = 10$, $\epsilon_i = 2$ durumu için dört farklı plaka mesafesinde iplik kalınlığına göre V_o değişimi Şekil 4'te verilmiştir. Görüldüğü gibi plakalar yaklaştıkça hassaslık artmasına rağmen iplik kalınlığı ile V_o çıkışı arasındaki doğrusal ilişki bozulmaktadır.



Şekil 4. Farklı plaka mesafeleri ve ip kalınlıkları için V_o değişimi

2.2. Gerçekleme

Ölçüm yöntemi olarak önerilen Şekil 3'deki devrenin V_1 , V_2 ve V_3 işaretleri tek bir sinüzoidal kaynaktan elde edilmiştir. Fonksiyon üreticiden alınan, sinüzoidal işaret sırasıyla hem evirmeyen hem de eviren devre topolojisi ile uygun işlemsel yükselticilerle (Analog Devices, AD843) 20 dB kuvvetlendirilerek zıt fazdaki V_1 ve V_2 gerilimleri elde edilmiştir. $\theta = 0$ için $V_3=V_1$ olacağından V_3 kaynağı da sağlanmıştır. V_a gerilimi ise 23 dB kuvvetlendirilerek analog çarpıcıya bağlanmıştır.



Şekil 5. Kullanılan analog çarpıcının blok şeması [19]

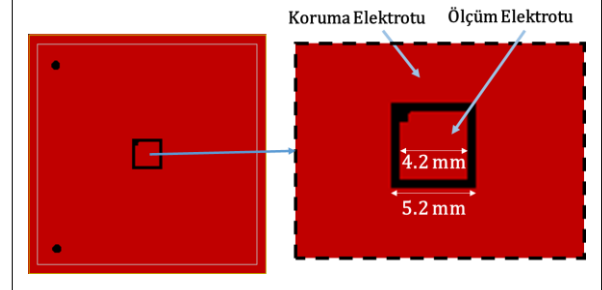
Kullanılan analog çarpıcının (Analog Devices, AD633) blok şeması Şekil 5'te görülmektedir. Çarpıcının transfer fonksiyonu $W=(X1-X2).(Y1-Y2)/10+Z$ şeklindedir. $X2$, $Y2$ ve Z girişleri toprak seviyesine çekildiğinde W çıkışı $X1$ ve $Y1$ çarpımının 10'da biri olmaktadır. Böylelikle V_b çıkışı da elde edilmiştir. V_b çıkışındaki işaret kesim frekansı 50 Hz olan alçak geçiren süzgeç ile süzüldükten sonra kazancı ayarlanabilir bir evirmeyen yükseltici ile kuvvetlendirilerek (ST, TL081) V_o çıkışı elde edilmiştir. Devredeki tüm işlemsel yükselticiler ve analog çarpıcı +/- 12V DC ile beslenmiştir.

2.3. Paralel plakaların tasarımı ve üretimi

Kapasitörü oluşturan paralel plakalar iki ayrı grup şeklinde tasarlanmıştır. Ortadaki plakalar uç plakalardan farklı olarak koruma elektrotu ve algılama elektrotundan oluşmaktadır. Algılama elektrotu ile koruma elektrotu ölçüm devresinde elektriksel olarak aynı potansiyele getirilerek kaçak kapasitenin oluşması engellenmiştir. Algılama elektrotunun boyutu kapasitenin alanını belirlemektedir ve denemeler için 4.2 mm x 4.2 mm olacak şekilde tasarlanmıştır (Şekil 6). Uç plakaların

sınırı ise koruma elektrotu ile aynı boyuttur. Paralel plakalar arasındaki mesafe 3 mm olacak şekilde tasarım yapılmıştır. Bu parametrelere göre C_1 (iplik yokken) ve C_2 kapasiteleri hesaplandığında teorik olarak 0.052 pF'lık kapasite değeri elde edilmektedir.

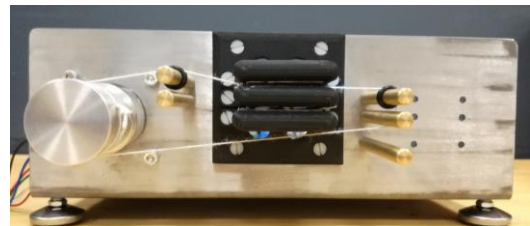
Tüm plakalar PCB prototipleme makinesi (MITS Electronics, ElevenLab) ile kazıma yoluyla 1.6 mm kalınlığında 30 μ m bakır yüzeyi olan FR4 malzemeden üretilmiştir.



Şekil 6. Orta bölümdeki paralel plakaların yapısı

2.4. Testler

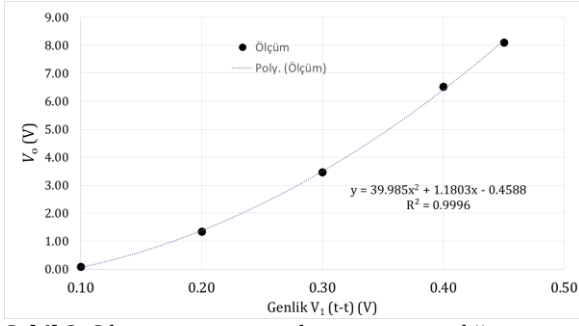
İplik düzgünsüzlük ölçümü için kurulan devrenin statik testi için fonksiyon üreticiden (Rigol, DG1062) alınan frekansı 200 kHz ve tepe değeri 500 mV olan sinüzoidal işaret devreye uygulanmıştır. İp sabitken frekansın ve genliğin çıkış işaretine etkisi, çarpıcı çıkışı ve devre çıkışı incelenmiş bu amaçla V_o ve V_b çıkışı sayısal osiloskop (Rigol, MSO1074) ekranında görüntülenmiştir. Dinamik test için ipliğin ileri ve geri yönde ölçüm plakalarını ortalayacak şekilde hareket edebilmesini sağlayan düzenek ve kapasitif plakaları sabitleyen kaide Pro-Ser Tekstil Test Cihazları Ltd. Şti. desteğiyle üretilmiştir (Şekil 7). Mekanik hareketi sağlayan adım motorunun devri ayarlanarak iplik hareketi istenilen hıza getirilmiş ve devrenin dinamik tepkisi incelenmiştir.



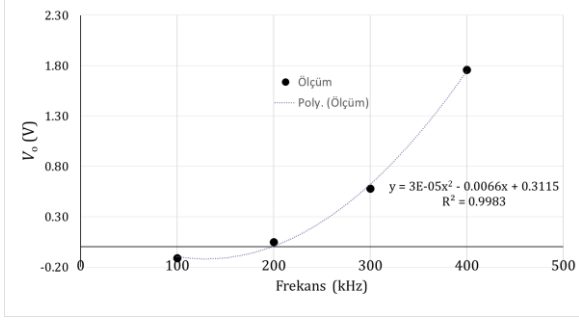
Şekil 7. Gerçeklenen ölçüm sisteminin önden görünümü

3. Bulgular

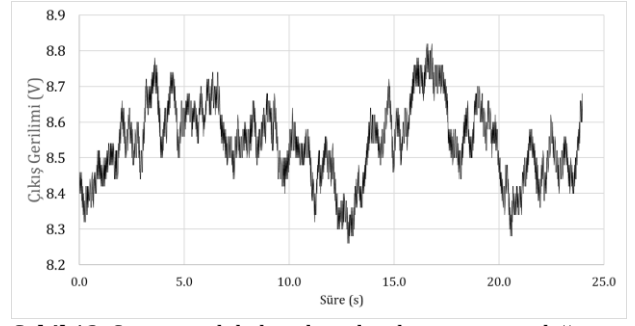
Devrenin statik testinde ortalama kalınlığı 0.4 mm olan iplik kullanıldığında işaret frekansı 200 kHz için işaret genliği arttıkça çıkıştaki DC kayıklığın arttığı gözlemlenmiştir. Ölçülen değerlere göre eğri uydurulduğunda değişimin karesel olduğu görülmektedir (Şekil 8). Frekans artışı da aynı etkiyi yapmıştır (Şekil 9). Uygulanan işaret frekansı 200 kHz için çıkış işareti ip yokken 6.44 V, ip plakalar arasına girdiğinde 8.54 V ölçülmüştür.



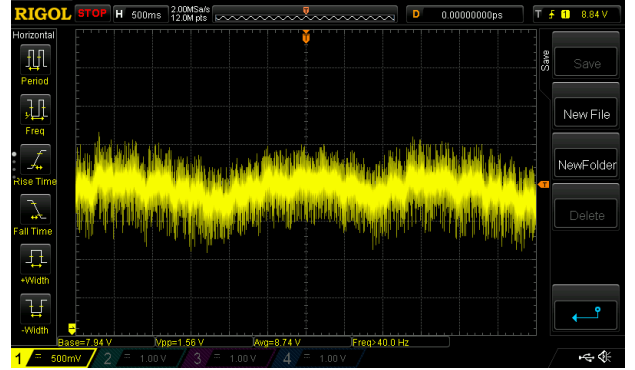
Şekil 8. Çıkış işaretinin uygulanan işaret genliğine göre değişimi



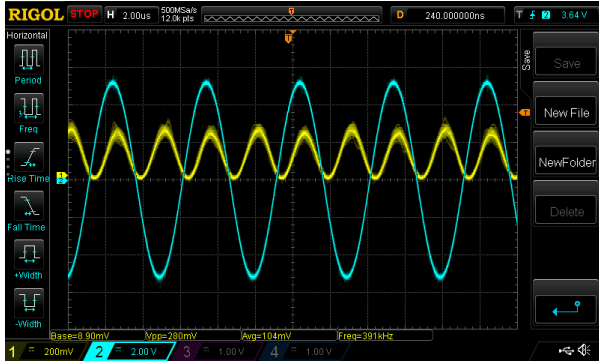
Şekil 9. Çıkış işaretinin uygulanan işaret frekansına göre değişimi



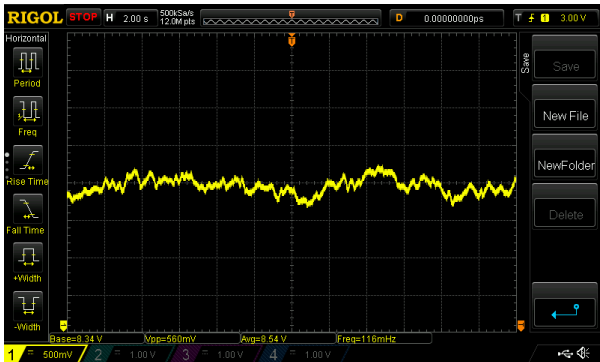
Şekil 12. Sistemin el ile hareketiyle çıkış işaretinin değişimi



Şekil 13. Otomatik hareketi ile çıkış işaretinin değişimi

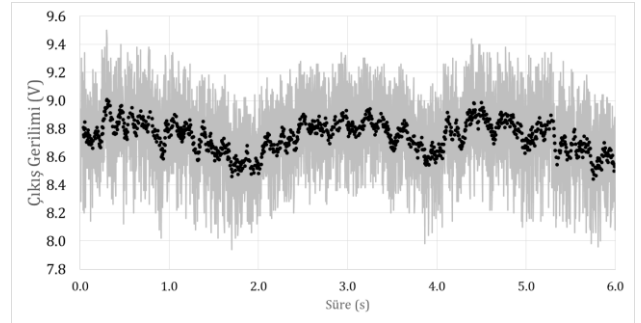


Şekil 10. V_1 işaret kaynağı (mavi) ve çarpıcı çıkışında ölçülen işaret (sarı)



Şekil 11. Sistemin el ile hareketiyle çıkış işaretinin osiloskoptan alınan değişimi

Şekil 3'teki prensip devredeki V_1 işaret kaynağı ile çarpıcının çıkışı olan V_b noktasındaki işaretin gerçekleşen devreden ölçülen osiloskop görüntüsü Şekil 10'da verilmiştir. Çarpıcı çıkışında belirli bir kayıklıkta V_1 frekansının iki katı frekansında (400 kHz) sinüzoidal işaret görülmektedir.



Şekil 14. Gürültüsü giderilmiş çıkış işareti

Sistemin elle tek yönde döndürülmesi ile ip kalınlığındaki değişimden dolayı çıkışın etkilenmesi Şekil 11'de görülmektedir.

Osiloskop verilerinin bilgisayara alınarak detaylı çizdirilmesi sonucu elde edilen grafik Şekil 12'de verilmiştir. Durağan halde 8.54 V okunan değerin geçişleriyle ± 280 mV'lık değişim göstermiştir. Standart sapma 110 mV olarak hesaplanmıştır.

Adım motoru çalıştırılarak belirli bir süre ileri ve daha sonra geri yönde 0.145 m/s hızda iplik hareketi verildiğinde alınan çıkış gerilimi Şekil 13'te verilmiştir. Motor sargılarından kaynaklanan elektromanyetik akım darbelerinin sistem çıkışını etkilediği görülmektedir.

Gürültünün giderilmesi amacıyla, osiloskoptan alınan veriler Excel ortamına aktarılmıştır. Ham durum için standart sapma 374 mV'dir. Kayan ortalama süzgeci ile süzülen verinin istatistik analiz için kullanılabilir hale gelebildiği görülmüştür (Şekil 14).

Şekil 14'te ipin hareket yönü 3. saniyede değişmektedir. Eğriye dikkatle bakıldığında 3. saniyeye göre simetriktir. Bu da ölçülen gerilimdeki değişimin önce ileri daha sonra geri yönde ilerleyen ip kütlesindeki değişimden kaynaklandığını doğrulamaktadır. Gerilim değerinin standart sapma değeri ipin kütle değişiminden kaynaklanan standart sapma değeri ile orantılı olacaktır. Bu nedenle düzgünsüzlük ve değişim katsayısı belirli bir ölçek farkıyla hesaplanabilir.

4. Tartışma ve Sonuç

İplik düzgünsüzlüğünü kapasitif olarak ölçmek üzere önerilen devre teorik ve pratik olarak doğrulanmıştır. Devre çıkışının, uygulanan sinüzoidal işaret genliği ile karesel olarak değişmesi analiz sonucu ulaşılan çıkış denklemi ile uyumaktadır. Devre çıkışının iplik yokken sıfır değerine gelmemiş olması paralel plakaların oluşturduğu C_1 ve C_2 kapasite değerlerinin eşit olmadığını göstermektedir. Devrede ölçülmesi hedeflenen ve femto Farad seviyelerindeki kapasiteler kaçak kapasitelerin etkisiyle dengesizleştikten devrenin yüksek kazançlı ile beraber çıkışı yüksek bir kayıplık seviyesine getirmektedir. Devrenin çıkışında iplik varken ve yokken ölçülen DC değerler devrenin oldukça hassas çalıştığını göstermektedir. İpliğin hareket ettiği durumda da çıkış işaretindeki değişimin net görülmesi bu sonucu doğrulamaktadır. Önerilen devre ile iplik düzgünsüzlüğü net olarak gözlenmiştir. Düzgünsüzlük analizi için daha uzun ip geçişi sağlayan düzenek ile daha uzun süreli kayıt alınması planlanmaktadır. Yapılacak yeni çalışmalarla hareket mekanizmasındaki gürültünün etkisi azaltılacak, sıcaklık ve nemin çıkışa olan etkisi farklı iplikler için incelenecektir.

Teşekkür

Bu çalışma Pro-Ser Tekstil Test Cihazları Ltd. Şti. tarafından desteklenmiştir.

Kaynakça

- [1] Goswami, B.C., Martindale, J.G., Scardino, F.L. 1977. Textile Yarns: Technology, Structure and Applications. John Wiley and Sons. New York, 482s.
- [2] Gries, T. and Veit, D. Wulforst, B. 2015. Textile Technology: An Introduction. Carl Hanser Verlag GmbH & Co. KG, 457s.
- [3] Nancy K. Clive, K. Slater. 1974. Simulation of the Electric Field in Evenness-Testing Capacitors, The Journal of The Textile Institute, 65(8), 397-401.
- [4] Carvalho, V., Pinto, J. G., Monteiro, J., Vasconcelos, R. M., Soares, F. O. 2003. On-line measurement of yarn evenness. IEEE

- International Symposium on Industrial Electronics, 9-11 Haziran, Brezilya, 1059-1064.
- [5] Pinto, J. G., Carvalho, V., Monteiro, J. L., Vasconcelos, R. M., Soares, F. O. 2007. Yarn-mass Measurement with 1-mm-length Samples. IEEE Transactions on Industrial Electronics, 54(2), 1177-1183.
- [6] Gang, Y., Entao, Y., Shencun, H., Ning, J. 2016. The research on High Sensitivity and Anti-saturation of Capacitance Sensors for Measuring Yarn Evenness. 10th International Conference on Sensing Technology (ICST), 11-13 Kasım, Çin, 1-6.
- [7] Hoffmann, D. 1973. Measuring Capacitor. United States Patent, US3754172A, 1-4.
- [8] Geiter, P., Rolf, J. 1999. Methode and Device for Measuring the Solid Proportion of a Material Under Test. European Patent Office, EP0924513A1, 1-10.
- [9] Ott, P., Schmid, P. 2008. Device and Method for Examining a Solid, Elongate Product to be Tested. United States Patent, US20080111563A1, 1-11.
- [10] Gehrig, R., Phillipp, O., Rolf, J. 2014. Capacitive Measuring Circuit for Yarn Inspection. United States Patent, 8698510, 1-10.
- [11] Peters, G., Vries, L. D., Storz, R. 2016. Electrode Assembly for Capacitively Testing an Elongated Textile Material. World Intellectual Property Organization, WO2016149842A1, 1-21.
- [12] Carvalho, V., Cardoso, P., Belsley, M., Vasconcelos, R. M., Soares, F. O. 2006. Development of a Yarn Evenness Measurement and Hairiness Analysis System. 32nd Annual Conference on IEEE Industrial Electronics, 6-10 Kasım, Fransa, 3621-3626.
- [13] Carvalho, V. H., Belsley, M. S., Vasconcelos, R. M., Soares, F. O. 2009. Automatic Yarn Characterization System: Design of a Prototype. IEEE Sensors Journal, 9(8), 987-993.
- [14] Carvalho, V., Belsley, M., Vasconcelos, R., Soares, F. 2011. A comparison of Mass Parameters Determination Using Capacitive and Optical Sensors. Sensors and Actuators A: Physical, 167(2), 327-331.
- [15] Sparavigna, A., Broglia, E., Lugli, S. 2004. Beyond Capacitive Systems with Optical Measurements for Yarn Evenness Evaluation. Mechatronics, 14(10), 1183-1196.

- [16] Ozkaya, Y. A., Acar, M., Jackson, M. 2005. Digital Image Processing and Illumination Techniques for Yarn Characterization. *Journal of Electronic Imaging*, 14(2), 023001, 1-13.
- [17] Sengupta, A., Roy, S., & Sengupta, S. 2015. Development of a Low Cost Yarn Parameterisation Unit by Image Processing. *Measurement*, 59, 96-109.
- [18] Li, G., Akankwasa, N. T., Zhao, Q., & Wang, J. 2019. A Novel System for Yarn Cross-Section Analysis Based on Dual Orthogonal CCD Sensors. *Journal of Natural Fibers*, 16(1), 114-125.
- [19] Analog Devices. 2019. <http://www.analog.com> (Erişim Tarihi: 28.02.2019).