

*Araştırma Makalesi - Research Article*

# DH-PIM İletim Yöntemi için Bir Hata Düzeltme Yapısı

## An Error Correction Structure for DH-PIM Transmission Method

Mehmet Sönmez<sup>1\*</sup>

*Geliş / Received: 23/01/2022*

*Revize / Revised: 06/04/2022*

*Kabul / Accepted: 10/05/2022*

### ÖZ

Yapılan çalışmada optik haberleşme sistemleri için önerilen DH-PIM yöntemi için hata düzeltme yapılarının performans analizi incelenmiştir. Silme ve Yanlış Alarm hataları için uygulanabilir bir sistem modeli Görünür Işık Haberleşme (Visible Light Communication: VLC) sistemlerine entegre edebilmek için elde edilmiştir. Yapılan çalışmada model için teorik bir analiz verilmiştir. Silme hatası yapısı için bir FPGA (Field Programmable Gate Arrays: Alanda Programlanabilir Kapı Dizileri) derleyicisi Quartus programında yeni bir sayısal devre tabanlı mimari geliştirilmiştir. Sonuçlar Modelsim-Altera Programında zamana göre incelenmiştir. Alınan sonuçlara göre, önerilen sayısal devre tabanlı hata düzeltme yapısının başarılı bir şekilde hatalı slotları düzeltbildiği görülmüştür. Ayrıca teorik ifadesi elde edilen hem silme hatası hem de yanlış alarm hatası için slot hata oranı performansları incelenmiştir. Elde edilen sonuçlara göre geleneksel DH-PIM (G-DHPIM) sistemine göre sadece silme hatası uygulanan sistem (S-DHPIM) daha iyi bir slot hata performansı vermiştir. Ayrıca, hem silme hatası hem de yanlış alarm hatası uygulanan DH-PIM sisteminin (SY-DHPIM) de S-DHPIM göre daha iyi bir slot hata performansı verdiği izlenmiştir.

*Anahtar Kelimeler- DH-PIM, FPGA, Hata Düzeltme, VLC*

### ABSTRACT

In the study, the performance analysis of error correction structures has been investigated for the DH-PIM method which is proposed for optical communication systems. A suitable system model for erasure and false alarm errors are obtained to join the Visible Light Communication (VLC) Systems. A theoretical framework is given for the model in this paper. New digital circuit based architecture is improved for erasure error structure in a FPGA (Field Programmable Gate Arrays) compiler Quartus. The results are investigated in the Modelsim-Altera simulator in terms of the time chart. According to obtained results, it is shown that proposed digital circuit based architecture can successfully correct the error slots. Additionally, the performance of slot error rate has been analyzed for both erasure and false alarm errors of which the theoretical frameworks are obtained. It is shown from results that erasure error correction system (S-DHPIM) has better slot error rate performance than that of traditional DH-PIM (G-DHPIM). Addition to this, it is indicated that DH-PIM with erasure and false alarm correction structure (SY-DHPIM) gives better slot error performance compared with the S-DHPIM.

*Keywords- DH-PIM, FPGA, Error Correction, VLC*

<sup>1\*</sup>Sorumlu yazar iletişimi: [mehmetsonmez@osmaniye.edu.tr](mailto:mehmetsonmez@osmaniye.edu.tr) (<https://orcid.org/0000-0002-6025-3734>)

Elektrik-Elektronik Mühendisliği Bölümü, Osmaniye Korkut Ata Üniversitesi, Mühendislik Fakültesi, Osmaniye, Türkiye

## I. GİRİŞ

Düşük güçte veri iletimine imkan tanıyan Görünür Işık Haberleşme sistemleri, günümüzde hem kapalı ortam hem de dış ortam haberleşmesi için birçok araştırmacı tarafından ilgi odağı olmuştur [1-4]. Özellikle artan veri trafiği probleminin üstesinden gelebilmek için RF (Radio Frequency: Radyo Frekans) sistemler ile birlikte kapalı ortam haberleşmesinde yüksek veri hızlarını desteklemek için aday bir haberleşme sistemi olarak görülmektedir [5,6]. Bu nedenle haberleşme sistemlerinin spektrum verimliliğini geliştirmenin oldukça büyük önem arz ettiği görülmektedir [7,8]. Yapılan çalışmalar incelendiğinde biyomedikal [9], güç hattı haberleşmesi [10], su altı haberleşmesi [11] gibi birçok alanda VLC yönteminin uygulandığı görülmektedir.

Görünür ışık haberleşme sistemlerine birçok kodlama algoritması uygulanmış olup, önerilen sistemler OOK (On-Off Keying: Aç-Kapa Anahtarlama) yöntemini kullanmaktadırlar [12]. Bu yöntemler için ana problemlerden birisi hedef karartma seviyesinin ayarlanması olmuştur [13]. Genellikle yapılan çalışmalarda hedef karartma seviyesi, titreşimi önlemek için belirli bir süre aynı parlaklıkta veri iletiminin sağlanması için ayarlanmaktadır [14]. Literatürde hedef karartma seviyesini ayarlayabilmek için birçok yöntem geliştirilmiştir. Bunlar modülasyon tabanlı yöntemler ve kodlama tabanlı yöntemler olarak da gruplandırılabilirler. Modülasyon tabanlı yöntemler OOK ve PPM gibi şemaların geliştirilerek VOOK ve VPPM yöntemlerinin önerilmesi olarak ifade edilebilmektedir [15]. Kodlama tabanlı yöntemlerde ise kompanzasyon süresi (CT: Compansation Time) algoritmalarının geliştirilmesi ile birlikte uzun süreli '1' veya '0' bilgi paketinden sonra gönderilerek hedef karartma seviyesinin başarımlı gerçekleştirilebilmektedir [14].

Görünür ışık haberleşme sistemlerinde birçok modülasyon yöntemi önerilmesine rağmen PPM tabanlı bazı modülasyon yöntemleri iletilen fazlalık slot süresini kısaltmaya yönelik geliştirilmiştir. Bu yöntemlerden önde gelenlerden birisi Kısaltılmış PPM yöntemidir (Shortened PPM) [16]. SPPM şeması, geleneksel PPM şemasında kodlanan slotların en anlamlı olanlarının sadece bir slot biti ile (0 veya 1 seviyesi) ifade edilmesiyle tasarlanmıştır. Verilen yöntem slot sayısının kısaltmasına olanak vermesine rağmen kullanılan bir bitin tahmini için eşik değerine ihtiyaç duyulmaktadır. Bu nedenle SPPM yönteminde en anlamlı bitin tahmininde adaptif bir eşik değeri algılayıcısı kullanılmaması durumunda, BER performansı düşecektir. Ancak en anlamsız dört slot'un tahmininde geleneksel PPM alıcı şemasının kullanılması oldukça önemlidir. Slot tabanlı algılama şemalarının kullanılması durumunda ise hatalı sonuç almamak için bu çalışmada analiz edilen silme veya yanlış alarm hatalarının göz önünde bulundurulması şarttır. Aksi takdirde alıcı birim, seviyesi tahmin edilen slotlara (0 veya 1 olma durumu) karşılık gelen bilgi bitlerini çözemeyeceği için hatalı bir demodülatör tasarımı gerçekleştirilmiş olur [17]. SPPM yönteminde verilen kodlanmış bitlerin sayısını düşürmek için bir Ofset PPM (Offset-PPM) şeması önerilmiştir. Ofset PPM şeması, SPPM ile karşılaştırıldığında kodlanmış slotların sayısını beş slottandört slota düşürmektedir. Ancak Ofset PPM şemasında bütün slotlar için seviye tahmininde adaptif bir eşik değeri tahminine ihtiyaç duyulmakta olduğundan silme ve yanlış alarm hataları da dikkate alınmalıdır [17]. SPPM ve Ofset PPM yöntemlerine göre güç ve band genişliği verimliliği açısından daha avantajlı yöntemler olan DPIM (Digital Pulse Interval Modulation) ve DH-PIM (Dual Header-Pulse Interval Modulation) gibi bazı asenkron modülasyon yöntemleri de önerilmiştir [18]. DPIM yöntemi her paketten önce bir dolu slot iletmekte ve bilgi bitinin desimal değeri kadar sıfır slot iletmetedir [19]. Ancak DH-PIM, kullanılacak şemanın tipine göre dolu slot sayısında ve süresinde değişiklik oluşturabilmektedir [20]. Bu yöntemlerde simgelerarası girişimi önlemek için koruma bantları da kullanılabilirlerdir.

Görünür ışık haberleşme sistemlerinde, sistemin BER performansını artırmak için birçok çalışmada ileri hata düzeltme (FEC: Forward Error Correction) kodları yaygın olarak uygulanmıştır. Yapılan çalışmalarda OOK yönteminin veri iletiminde kullanılması nedeniyle önemli katkılar, hedef karartma seviyesinin kontrolünün sağlanması üzerine düşünülmüştür [13]. 2011 yılında yapılan bir çalışmada değiştirilmiş Reed-Muller (RM) kodları kullanılarak yeni bir FEC kod yapısı önerilmiştir [21]. Önerilen çalışma OOK yöntemi kullanılması nedeniyle hata düzeltmenin yanında karartma seviyesi ayarlamak için bir sistem tasarımı gerçekleştirilmiştir. Bir diğer geliştirilmiş Reed-Muller yöntemi Bent fonksiyonları kullanılarak gerçekleştirilmiştir. Önerilen çalışmada minimum kompanzasyon süresinin başarımlı üzerinde çalışılmıştır [22]. 2015 yılında gerçekleştirilen bir çalışmada LDPC (Low-Density Parity-Check) kod tabanlı adaptif bir FEC şeması önerilmiştir. Önerilen çalışmada karartma kontrolünün sağlanması için daha az sayıda karartma kontrol bitinin kullanılması amaçlanmıştır [23]. 2017 yılında yapılan bir çalışmada Kutupsal Kodlar (Polar Codes) da OOK yöntemine uygulanarak, karartma kontrolü açısından Reed-Muller ve LDPC kodlar ile karşılaştırıldığında daha iyi bir sonuç verdiği gözlemlenmiştir. Ayrıca önerilen Kutupsal Kodlu VLC sistemin BER performansı açısından da Reed-Muller ve LDPC yöntemlerine göre daha iyi bir sonuç verdiği görülmüştür [24].

Yapılan çalışmada literatürden farklı olarak herhangi bir hata düzeltme kodu kullanmadan DH-PIM yönteminin yapısı kullanılarak hatalı olan slotların düzeltilmesi amaçlanmıştır. DPIM yöntemi için silme hatası düzelten bir çalışmada uygulanan yöntemin slot hata oranını başarılı bir şekilde geliştirdiği görülmüştür [25]. Bu çalışmada DPIM yönteminden farklı slot uzunluğunda ve yapıda olan DH-PIM yöntemi için uygulanabilir bir slot düzeltme yönteminin performans analizi gerçekleştirilmiştir. Ayrıca literatürde asenkron modülasyon yöntemleri için hata düzeltme yapısını içeren bir sayısal tasarım devre yapısının incelenmediği görülmektedir. Bu nedenle önerilen hata düzeltme yapısı için bir teorik analiz gerçekleştirilerek yeni bir sayısal tasarım modeli Alanda Programlanabilir Kapı Dizileri (FPGA) derleyicisinde gerçekleştirilmiştir. Simülasyon sonuçlarına göre uygulanan yöntemlerin DH-PIM şemasının hatalı slotlarını başarılı bir şekilde düzeltebildiği gözlemlenmiştir.

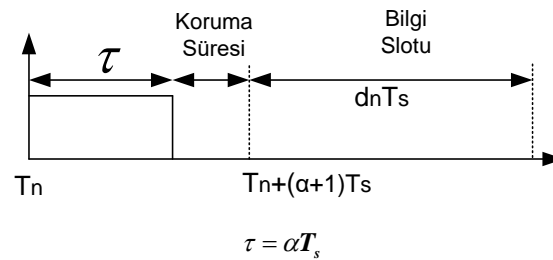
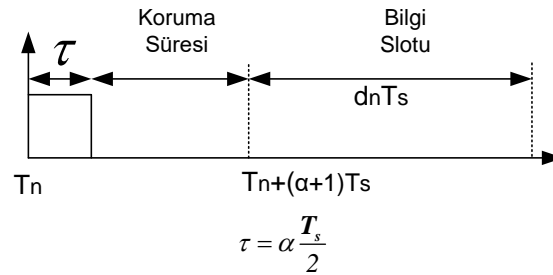
## II. DH-PIM YÖNTEMİ

DH-PIM yöntemi bir asenkron iletişim şeması olarak optik haberleşme sistemlerinde yaygın olarak kullanılan bir tekniktir. Bir önceki bölümde ifade edildiği gibi yöntemin yapısı, iletilecek olan bilgi bitlerinin desimal değeri kadar iletilecek olan sıfır seviyesindeki slotların sayısı ile ilgilidir. Tablo-1’de bazı modülasyon yöntemlerinin kodlanmış şemaları verilmektedir.

Tabloda verilen PCM iletilecek olan bilgi bitlerini gösteriyorken, bu bitlere karşılık modülasyon şemaları için kodlanan slot yapıları da PPM, Ofset PPM, Kısaltılmış PPM, DPIM ve DH-PIM2 olarak ifade edilmektedir. DH-PIM yöntemi için ifade edilen alt indis değeri bilgi slotlarından önce iletilecek olan maksimum dolu slot sayısını ifade etmekte olup, Şekil-1’de detaylandırılmıştır. Tabloda görüldüğü gibi Ofset PPM ve Kısaltılmış PPM yöntemleri geleneksel PPM yöntemine göre daha az sayıda slot içermektedir. DPIM ve DH-PIM yöntemleri de iletilecek olan bilgi bitinin durumuna göre slot sayısını çok daha fazla düşürebilmektedir.

**Tablo 1.** Modülasyon yöntemlerinin PCM (Darbe Kod Modülasyonu) bitlerine göre slot yapıları

PCM	PPM	Ofset PPM	Kısaltılmış PPM	DPIM	DH-PIM <sub>2</sub>
000	00000001	0000	00001	1	<b>100</b>
001	00000010	0001	00010	10	<b>1000</b>
010	00000100	0010	00100	100	<b>10000</b>
011	00001000	0100	01000	1000	<b>100000</b>
100	00010000	1000	10001	10000	<b>110000</b>
101	00100000	1001	10010	100000	<b>110000</b>
110	01000000	1010	10100	1000000	<b>1100</b>
111	10000000	1100	11000	10000000	<b>110</b>



**Şekil 1.** DH-PIM yönteminin zamana göre ifadesi [20]

Şekil 1’de DH-PIM yönteminin zamana göre iletim şeması görülmektedir. Şekilden de görüldüğü gibi DH-PIM yöntemi  $\alpha$  parametresinin alacağı değere göre dolu slotun süresini ayarlayabilmektedir. Her dolu olan slottan sonra bir koruma süresi eklenerek simgeler arası girişimin önlenmesi amaçlanmıştır. Koruma slot süresi ve dolu darbenin süresi bilinmesi durumunda  $d_n T_s$  süresi ile bilgi bitleri algılanabilmektedir.

DH-PIM yöntemi için hata düzeltme yapıları kullanılarak slot hatalarını düzelten algoritmalar geliştirilebilmektedir. Bu nedenle DH-PIM sinyalinin Tablo 1’de de verilen bazı slot özelliklerinin incelenmesi gerekmektedir. Herhangi bir hata düzeltme kodu kullanmadan slot hatalarının düzeltilebilir olması DH-PIM şeması için bir avantaj olarak değerlendirilebilir.

### III. DH-PIM YÖNTEMİ İÇİN HATA TÜRLERİ

Bu bölümde DH-PIM yöntemi için kullanılabilir hata düzeltme yapıları verilmektedir. Tablo-1 incelendiğinde DH-PIM yönteminde art arda gelebilecek sıfır sayısı (PCM bit sayısı 3 için) toplamda beş adettir. Beş adet sıfır, PCM bitlerinin 011 olduğu durum için 100000 olarak slot çıkışı veren DH-PIM sinyali için alınmıştır. Bu nedenle Şekil 2’de verilen yapı DPIM yönteminde olduğu gibi uygulanabilir bir silme hatası olarak değerlendirilebilmektedir.

Bit_sirasi	9	10	11	12	13	14	15	16	17	18	19	20	21
hatali_bitler	1				0								1
dogru_bitler	1		0			1		0		1		0	1

Şekil 2. DH-PIM Slot sırası

Şekil 2’de Bit\_sirasi, hatali\_bitler ve dogru\_bitler satırındaki literal olarak çizdirilen bitlerin sırasını vermektedir. Tablo 1’den görüldüğü gibi 3 bit ile kodlanan DH-PIM2 sinyalin art arda üreteceği sıfır ('0') seviyesi en fazla 5 tanedir. Ancak Şekil 2’de hatali\_bitler satırındaki 10-17 sıraları arasındaki bitler toplamda 8 adet olup, sıfır seviyesindedir. 13 ve 14 numaralı bitlerin bir seviyesinde olması gerekliliği dogru\_bitler satırından görülmektedir. Bu durum silme hatası olarak adlandırılmaktadır [26]. Ayrıca Tablo-2’de görüldüğü gibi art arda gelebilecek bir seviyesi en fazla iki tanedir. İki den fazla art arda bir seviyesinin olma durumu da hata olarak algılanmaktadır. Şekil 2’den görüldüğü gibi 18-21 numaralar aralığındaki slotlar (toplam dört tane) bir seviyesinde üretilmiştir. Bu durum da DH-PIM2 sinyali için hatalı durum olarak adlandırılmaktadır. Yapılan çalışmada slot hata oranını iyileştirmek için Şekil 2’de verilen hatalı slotların düzeltilmesi amaçlanmaktadır.

#### A. Hata Düzeltme Yöntemleri

DH-PIM yöntemi için tanımlanan hata yapıları için iki farklı hata düzeltme yöntemi bu bölümde verilmektedir. Tanımlanan birinci hata, art arda gelen sıfır sayısının beşten fazla olması ve diğeri art arda gelen bir sayısının üç olması durumudur. Önerilen hata düzeltme yapılarını ifade edebilmek için öncelikle fotodiyot tarafından algılanan DH-PIM sinyalinin ifadesi tanımlanmalıdır.

$$s(t) = y(t) + n(t) \quad (1)$$

Denklemden  $y(t)$ , DH-PIM sinyali ifade ediyorken  $n(t)$  algılayıcı nedeniyle oluşan gürültüyü ifade etmektedir. Verilen eşitlikte  $s(t)$ , LED tarafından yayılan ışığın algılandığı fotodiyot tarafından üretilen sinyal olarak tanımlanabilir. Alıcı tarafta bir bit periyodu süresince algılanan sinyalin integrali alınarak bir eşik değeri ile karşılaştırılmaktadır.

$$i(t) = \int_0^{T_s} s(t)dt \quad (2)$$

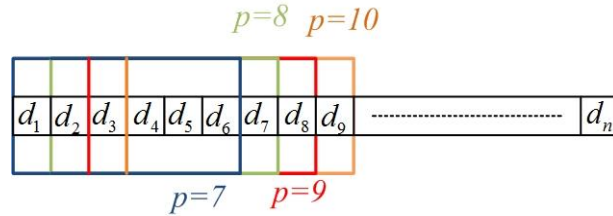
Alınan sinyalin bir slot süresince integrali alındıktan sonra bir eşik değeri ile karşılaştırma sonucunda slot’un mantıksal seviyesi belirlenir. Mobil bir kullanıcı için veri iletişiminin sağlanabilmesi için mesafeye göre optik güç değiştiğinden ayarlanabilir bir eşik değerine ihtiyaç vardır.

#### B. Silme Hatası Düzeltme

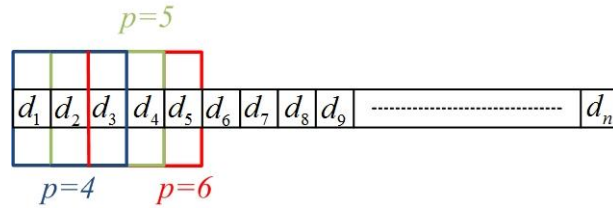
Denklemden 2’de verilen integral eşitlikleri kullanılarak hata düzeltme yapıları oluşturulabilmektedir. Öncelikli olarak art arda gelen slotların seviyeleri kontrol edilmelidir.

$$t_p = \sum_{p=7}^n \sum_{j=1}^6 d_{p-j} \quad (3)$$

Eşitlikte p iletilen slot paketlerinin numarası için bir indis olarak ifade edilmiş olup, n değeri toplam slot sayısını göstermektedir. Verilen eşitlikte j değeri bir paketteki slotun sıra numarasını gösteriyorken d değeri slotun seviyesini (1 veya 0) göstermektedir.



(a)



(b)

**Şekil 3.** Hata Düzeltme Yapıları. (a) Silme Hatası Düzeltme için Paket Slot Yapısı (b) Yanlış Alarm Hatası Düzeltme için Paket Slot Yapısı

Şekil 3'te, silme hatası düzeltme için verilen Denklem 3'teki ifadenin şekilsel tanımı verilmektedir. Şekilden görüldüğü gibi 6 slot olarak sinyaller paketlenmiş olup, her paket çerçeve-çerçeve sağa doğru kaydırılmaktadır. Çerçeve şeklindeki tarama sayesinde bütün komşu slotların seviyeleri kontrol edilmektedir. Denklem 3'te  $t_{p-7}$  değerinin sıfırdan farklı olması durumunda pakette '1' seviyesinde slot olduğu ifade edilmektedir. Ancak  $t_{p-7}$  değeri sıfıra eşit olması ise hatalı slot durumu olarak ifade edilmektedir.  $t_{p-7}$  değerinin sıfıra eşit olduğu durum için ilgili paketteki slotların integral değerleri kontrol edilerek en büyük integral değerine sahip olan slot '1' seviyesine atanmaktadır. Herhangi bir p değeri için maksimum integralin elde edildiği indeks aşağıdaki denklemde verildiği gibi ifade edilebilir.

$$j = \arg \max(i_{p-1}; i_{p-2}; i_{p-3}; i_{p-4}; i_{p-5}; i_{p-6}) \quad (4)$$

$$d_{p-j} = '1' \quad (5)$$

Denklem 4'te integral değerleri  $i_{p,j}$  ile ifade edilirse, en büyük integral değerinin indisi j değerine atılmaktadır. Denklem 5'te ifade edildiği gibi, en büyük integral değerine sahip olan slot sıfır seviyesinden bir seviyesine çekilmektedir.

### C. Yanlış Alarm Hatası

Yanlış alarm hatasına göre sıfır seviyesindeki bir slot, integral değeri eşik değerinin üzerinde algılandığı için bir seviyesine atanması ile oluşmaktadır. Bu durumda ilgili slot sıfır seviyesine çekilmektedir. DH-PIM sinyallerinin yapısı incelendiğinde, Tablo 1'e göre art arda gelen slot'lardan en fazla iki tanesi bir seviyesindedir. İki'den fazla slot mantıksal bir seviyesinde olursa yanlış alarm hatası olarak değerlendirilerek, bir slot sıfır seviyesine çekilmektedir. Bu durum Denklem 6'da ifade edilmiştir.

$$a_p = \sum_{p=4}^n \sum_{j=1}^3 d_{p-j} \quad (6)$$

Denklem 6'da verilen ifadenin şekilsel gösterimi Şekil 3b'de görüldüğü gibidir. Şekilden görüldüğü gibi kontrol edilen slotlar, ardışık üçlü slotlardır. Denklem 6'da verilen toplam sonucu 3 olduğunda yani art arda gelen bitlerin sayısı 3 olduğunda yanlış alarm hatası olduğu değerlendirilmektedir. Silme hatasında olduğu gibi, yanlış alarm hatasında da maksimum değere sahip integral değerinin elde edilmesi gerekmektedir.

$$j = \arg \max(i_{p-1}; i_{p-2}; i_{p-3}) \quad (7)$$

$$(j = 3 \rightarrow d_{p-1} = 0) \wedge (j = 1 \rightarrow d_{p-3} = 0) \quad (8)$$

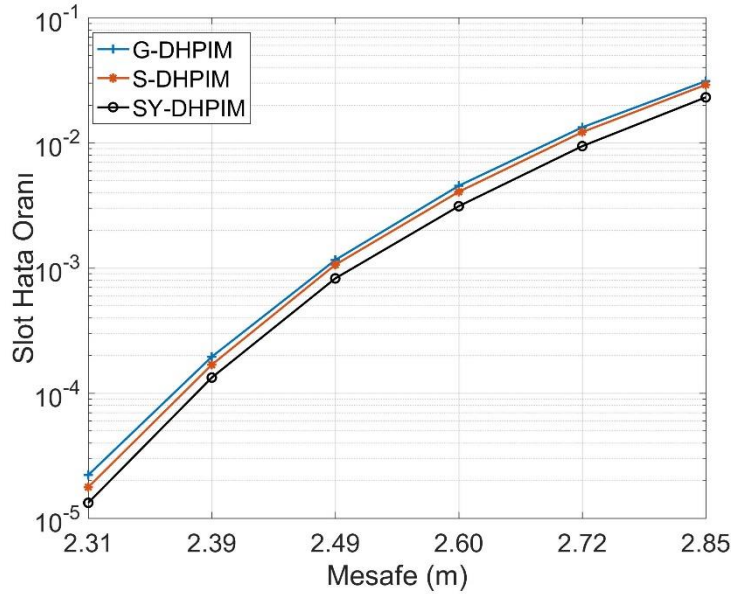
Denklem 7’de art arda gelen slotların integral değerlerinden en büyük değere sahip olan slotun indeks değeri elde edilmektedir. Denklem 8’de ise j değerinin 3 olması durumunda dp-1 numaralı slot 0 değerini alırken j değerinin 1 olması durumunda dp-3 numaralı slot sıfır değerini almaktadır. Farklı bir ifade ile sıralı üç slot arasından üçüncü sıradaki slot en büyük integral değerine sahipse, bir numaralı slot sıfır değerine çekilmektedir. Birinci sıradaki slotun en büyük integral değerine sahip olması durumunda ise üç numaralı slot mantıksal sıfır seviyesine çekilmektedir.

Yukarıda verilen karşılaştırmalara ek olarak iki numaralı slotun en büyük integral değerine sahip olma durumu mevcuttur. Bu durumda birinci ve üçüncü slotların integral değerleri karşılaştırılarak, karşılaştırma sonucuna göre birinci veya üçüncü slotlardan birisi sıfır seviyesine çekilmektedir. Bu durumda j değeri ikiye eşit olacaktır ve ilgili durum Denklem 9 ile ifade edilmektedir.

$$(i_{p-1} < i_{p-3} \rightarrow d_{p-1} = 0) \wedge (i_{p-1} > i_{p-3} \rightarrow d_{p-3} = 0) \quad (9)$$

#### IV. SİMÜLASYON SONUÇLARI

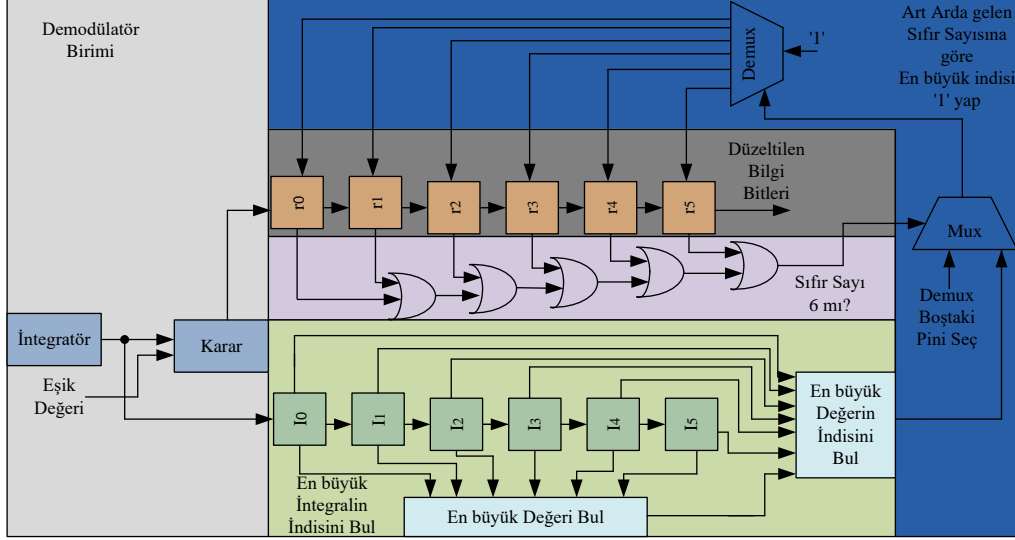
Bu bölümde DH-PIM yönteminin AWGN (Additive White Gaussian Noise) kanalındaki performansı verilerek bir önceki bölümde teorik olarak ifade edilen hata düzeltme yapılarının slot hata oranı performansının analizi gerçekleştirilmiştir. Simülasyonunda üç farklı durum dikkate alınmıştır. Birinci durum, hata düzeltme yapısı olmadan; ikinci durum, silme hatası düzeltme yöntemi uygulanarak; son durumda ise hem silme hem de yanlış alarm hatalarının DH-PIM alıcı sisteme uygulanmasıyla elde edilen sonuçlarıdır. Şekil 4’te DH-PIM yönteminin slot hata oranı performansı için elde edilen simülasyon sonuçları verilmektedir.



Şekil 4. DH-PIM için slot hata oranı performansı

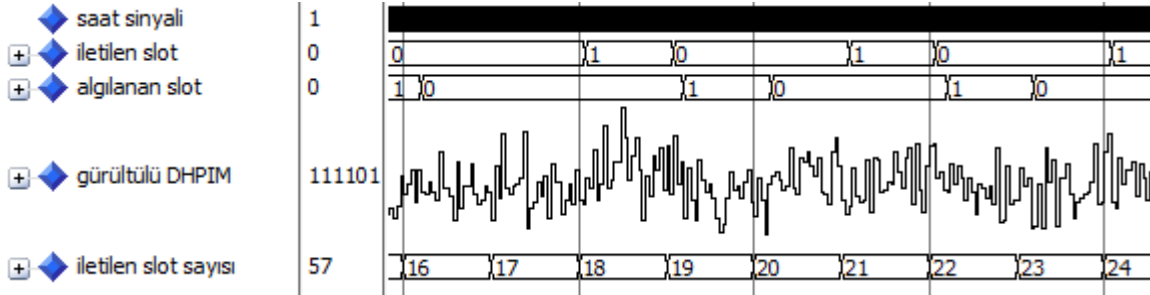
Şekil 4’te verilen grafikte, G-DHPIM geleneksel DH-PIM yöntemini göstermektedir. Verilen şekilde gürültünün standart sapması 0.497’dir. Şekilden görüldüğü gibi mavi çizgi ile görülen G-DHPIM yöntemi diğer alıcı sistemlere göre daha düşük bir hata performansı vermiştir. Geleneksel yöntemde sadece silme hatası uygulanarak elde edilen sonuçlar (S-DHPIM performansı) G-DHPIM yöntemine göre daha iyi bir hata performansı vermiştir. Son olarak hem silme hem de yanlış alarm hatasını algılayan sistemin performansı incelendiğinde geleneksel DH-PIM yöntemine göre çok iyi bir sonuç verdiği gözlemlenmektedir. Elde edilen sonuçlara göre geleneksel DH-PIM yöntemine, hata düzeltme yapılarının uygulanması ile alıcı-verici arasındaki iletişim mesafesinde artış olabileceği gözlemlenmektedir.

Silme hatası düzeltimi için bir FPGA derleyicisinde sayısal bir devre tasarımı gerçekleştirilmiştir. Önerilen sayısal tasarım modeli Şekil 5'te görüldüğü gibidir.

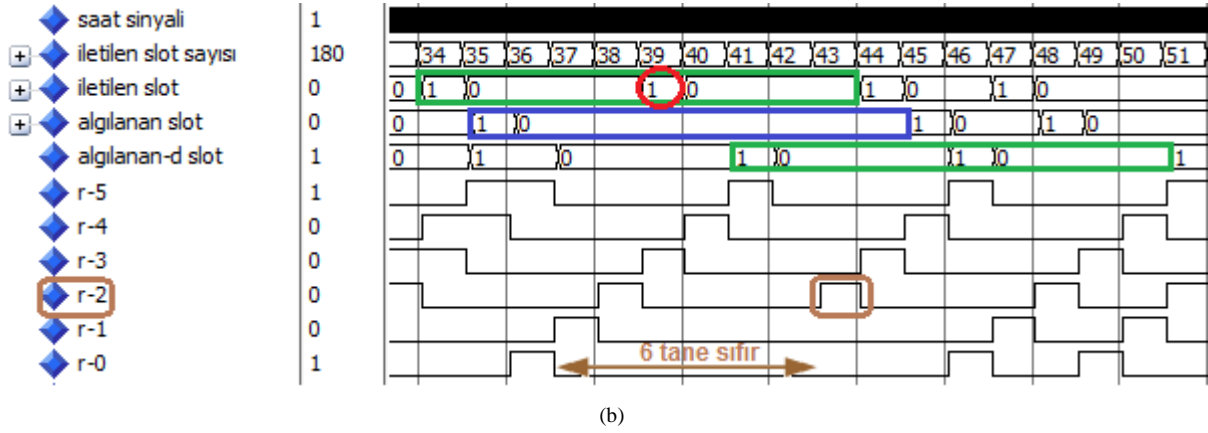


Şekil 5. Silme hatası düzeltme yapısı için önerilen sayısal devre mimarisi

Şekil 5'te integratör girişine uygulanan DH-PIM sinyalinin slot süresince integrali alınarak karar devresine uygulanmaktadır. Karar devresi çıkışından slotların seviyeleri algılanarak r0-r5 kaydedici devresine uygulanmıştır. Kaydedici devre kaydırmalı kaydedici gibi işlem yaparak sıralı 6 adet slotun durumunu kontrol etmek için veya kapılarına uygulanmışlardır. 6 adet sıralı slotun tamamının seviyesinin '0' olduğu durumda veyakapıları çıkışı mantıksal '0' seviyesinde sinyal üretecektir. r0-r1 kaydedicilerinin birisinin mutlaka mantıksal '1' seviyesinde olması zorunluluğu nedeniyle silme hatasının düzeltilebilmesi için maksimum değere sahip integral değerinin indisinin elde edilmesi gerekmektedir. Bu nedenle integratör çıkışının uygulandığı I0-I5 aralığındaki integral değer kaydedicilerinin en büyük değeri bulduktan sonra bir karşılaştırıcı yapısı içeren *En büyük değerin İndisini Bul* bloğu sayesinde indis değeri bulunarak mux bloğuna uygulanmıştır. veyakapısı çıkışlarının '1' olması durumunda demux bloğunun seçici pin girişine ilgili indisin ifade edildiği kaydedici girişi '1' seviyesine çekilmektedir. Diğer durumda demux bloğunun bağlantı olmayan herhangi bir çıkışı aktif edildiğinden r0-r5 kaydedicilerinin seviyesi etkilenmeyecektir. Şekil 6'da önerilen sayısal devre mimarisi için elde edilen simülasyon sonuçları verilmiştir.



(a)



Şekil 6. Önerilen mimarisi için simülasyon sonuçları. (a) alınan sinyalin değişimi (b) Hata düzeltme yapısı için alınan sonuçlar

Şekil 6.a'da iletilen slot ve algılanan slotlar integratör devresi çıkışının hesaplama süresi nedeniyle bir slot sürelik fark ile elde edilmiştir. *Gürültülü DH-PIM* sinyali ise integratör bloğuna uygulanan sinyali göstermektedir. Şekil 6.b'de ise algılanan slot ile düzeltme devresinden geçirilen slotlar (*algılanan-d slot*) arasındaki sürenin 6 slot olduğu görülmektedir. İletilen slot sayısı 39 olduğunda, iletilen slotun mantıksal seviyesinin '1' olduğu görülmekteyken algılanan slot gürültü nedeniyle '0' seviyesindedir. r-0 kaydedicisi çıkışından görüldüğü gibi, iletilen slot sayısı 42 olduğu anda r0-r6 slotlarının tamamı '0' seviyesindedir. Bu nedenle hata düzeltme yapısı aktif olup, 39 numaralı bitin düzeltilme işlemi iletilen slot sayısı 46 olduğu anda *algılanan-d slot* mantıksal '1' seviyesindedir. Sonuçlara göre önerilen sayısal devre tabanlı hata düzeltme mimarisinin başarılı bir şekilde hata düzeltme işlemini gerçekleştirdiği görülmektedir.

## V. SONUÇLAR

Yapılan çalışmada DH-PIM yöntemi için tanımlanan hata yapılarının analizi gerçekleştirilmiştir. Silme ve yanlış alarm hataları için teorik bir analiz gerçekleştirilerek, yöntemlerin uygulanabilir oldukları gösterilmiştir. Sonuçlara göre S-DHPIM yönteminin slot hata oranı performansı açısından geleneksel DH-PIM yöntemine göre daha iyi bir sonuç verdiği izlenmişken, SY-DHPIM yöntemine göre daha düşük bir performans vermiştir. Ayrıca DH-PIM modülasyon yöntemi için hata düzeltme yapısını içeren bir sayısal tasarım devre yapısı ilk kez önerilmiştir. Önerilen sayısal tasarım modeli Alanda Programlanabilir Kapı Dizileri (FPGA) derleyicisinde gerçekleştirilmiştir. Simülasyon sonuçlarına göre uygulanan yöntemlerin DH-PIM şemasının hatalı slotlarını başarılı bir şekilde düzeltebildiği gözlemlenmiştir. İleride yapılacak çalışmalarda gerçek zamanlı olarak DH-PIM yönteminin FPGA üzerinde tasarımı gerçekleştirilerek, alıcı-verici arasındaki mesafeye göre hata düzeltme yapılarının performansı incelenebilir.

## KAYNAKLAR

- [1] Zhao, Q., Jiang, J., Wang, Y., & Du, J. (2020). A low complexity power allocation scheme for NOMA-based indoor VLC systems. *Optics Communications*, 463, 125383.
- [2] Ji, Y. W., Wu, G. F., Wang, C., & Zhang, E. F. (2018). Experimental study of SPAD-based long distance outdoor VLC systems. *Optics Communications*, 424, 7-12.
- [3] Uysal, M., Ghassemlooy, Z., Bekkali, A., Kadri, A., & Menouar, H. (2015). Visible light communication for vehicular networking: Performance study of a V2V system using a measured headlamp beam pattern model. *IEEE Vehicular Technology Magazine*, 10, 45-53.
- [4] Kim, H. S., Kim, D. R., Yang, S. H., Son, Y. H., & Han, S. K. (2012). An indoor visible light communication positioning system using a RF carrier allocation technique. *Journal of lightwave technology*, 31, 134-144.
- [5] Kashaf, M., Ismail, M., Abdallah, M., Qaraqe, K. A., & Serpedin, E. (2016). Energy efficient resource allocation for mixed RF/VLC heterogeneous wireless networks. *IEEE Journal on Selected Areas in Communications*, 34, 883-893.
- [6] Khreishah, A., Shao, S., Gharaibeh, A., Ayyash, M., Elgala, H., & Ansari, N. (2018). A hybrid RF-VLC system for energy efficient wireless access. *IEEE Transactions on Green Communications and Networking*, 2, 932-944.
- [7] Yesilkaya, A., Basar, E., Miramirkhani, F., Panayirci, E., Uysal, M., & Haas, H. (2017). Optical MIMO-OFDM with generalized LED index modulation. *IEEE Transactions on Communications*, 65, 3429-3441.



- [8] Chen, M., Lu, H., Chen, D., Jin, J., & Wang, J. (2020). An efficient MIMO-OFDM VLC system of combining space time block coding with orthogonal circulant matrix transform precoding. *Optics Communications*, 473, 125993.
- [9] Ng, X. W., & Chung, W. Y. (2012). VLC-based medical healthcare information system. *Biomedical Engineering: Applications, Basis and Communications*, 24, 155-163.
- [10] Ma, H., Lampe, L., & Hranilovic, S. (2017). Hybrid visible light and power line communication for indoor multiuser downlink. *IEEE/OSA Journal of Optical Communications and Networking*, 9, 635-647.
- [11] Mahmutoğlu, Y., Albayrak, C., & Türk, K. (2020). Investigation of Underwater Wireless Optical Communication Channel Capacity for Different Environment and System Parameters. *Hittite Journal of Science and Engineering*, 7, 279-285.
- [12] Yang, F., Fang, J., Xiao, S., Chen, Z., & Hu, W. (2021). Shaped polar codes for dimmable visible light communication. *Optics Communications*, 496, 127126.
- [13] Guo, J. N., Zhang, J., Zhang, Y. Y., Li, L., Zuo, Y., & Chen, R. H. (2020). Multilevel transmission scheme based on parity check codes for VLC with dimming control. *Optics Communications*, 467, 125733.
- [14] Belli, R., Runge, C., Portugheis, J., & Finamore, W. (2022). A capacity-approaching coding scheme for M-PAM VLC systems with dimming control. *Optics Communications*, 127891.
- [15] Raj, R., Jaiswal, S., & Dixit, A. (2021). Dimming-Based Modulation Schemes for Visible Light Communication: Spectral Analysis and ISI Mitigation. *IEEE Open Journal of the Communications Society*, 2, 1777-1798.
- [16] Sui, M., & Zhou, Z. (2009, February). The modified PPM modulation for underwater wireless optical communication. *2009 international conference on communication software and networks*, 27-28 Şubat, Chengdu, Çin.
- [17] Sibley, M. J. (2011). Analysis of offset pulse position modulation-a novel reduced bandwidth coding scheme. *IET optoelectronics*, 5, 144-150.
- [18] Ray, I., Sibley, M. J., & Mather, P. J. (2011). Performance analysis of offset pulse-position modulation over an optical channel. *Journal of lightwave technology*, 30, 325-330.
- [19] Ghassemlooy, Z., Hayes, A. R., Seed, N. L., & Kaluarachchi, E. D. (1998). Digital pulse interval modulation for optical communications. *IEEE Communications Magazine*, 36, 95-99.
- [20] Aldibbiat, N. M., Ghassemlooy, Z. F., & McLaughlin, R. (2001). Performance of dual header-pulse interval modulation (DH-PIM) for optical wireless communication systems. *Optical Wireless Communications*, 4214, 144-152.
- [21] Kim, S., & Jung, S. Y. (2011). Novel FEC coding scheme for dimmable visible light communication based on the modified Reed-Muller codes. *IEEE photonics technology letters*, 23, 1514-1516.
- [22] Kim, S., & Jung, S. Y. (2012). Modified Reed-Muller coding scheme made from the bent function for dimmable visible light communications. *IEEE Photonics Technology Letters*, 25, 11-13.
- [23] Kim, S. (2014). Adaptive FEC codes suitable for variable dimming values in visible light communication. *IEEE Photonics Technology Letters*, 27, 967-969.
- [24] Wang, H., & Kim, S. (2017). Dimming control systems with polar codes in visible light communication. *IEEE Photonics Technology Letters*, 29, 1651-1654.
- [25] Ayten, K., & Sönmez, M. (2020). Dijital Aralıklı Darbe Modülasyonu Tekniği için Hata Düzeltme Kodlarının Performans Analizi. *Gazi Üniversitesi Fen Bilimleri Dergisi Part C: Tasarım ve Teknoloji*, 8, 708-720.
- [26] Aldibbiat, N. M., Ghassemlooy, Z., & McLaughlin, R. (2001). Error performance of dual header pulse interval modulation (DH-PIM) in optical wireless communications. *IEE Proceedings-Optoelectronics*, 148, 91-96.