



Sırt-sırta bağlı yüksek gerilim doğru akım sistemleri ile bölgeler-arası salınımların sönümlendirilmesi: zaman bölgesi tabanlı tasarım

Ahmet Mete Vural*

Gaziantep Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 27310, Gaziantep, Türkiye

Ö N E Ç I K A N L A R

- Sırt-sırta bağlı yüksek gerilim doğru akım sistemleri
- Güç sistemi dengeleyicisi tabanlı salınım sönümlendirme denetleyicisi
- Zaman bölgesi tabanlı sönümlendirme denetleyicisi tasarımı

Makale Bilgileri

Geliş: 23.05.2015

Kabul: 23.11.2015

DOI:

10.17341/gummfd.04067

Anahtar Kelimeler:

Yüksek gerilim doğru akım sistemi, güç sistemi dengeleyicisi, bölgeler-arası salınım, sönümlendirme denetleyicisi

ÖZET

Bu çalışmada sırt-sırta bağlı yüksek gerilim doğru akım sistemlerinin (YGDA) bölgeler-arası salınımlarını sönümlendirmesi amacıyla bir güç sistemi dengeleyicisi tabanlı sönümlendirme denetleyicisi tasarlanmıştır. Sönümlendirme denetleyicisinin parametreleri, yaygın olarak kullanılan ve frekans bölgesine dayalı özdeğer analiz yönteminin aksine bu yöntemin zaman bölgesine uyarlanmasıyla elde edilmiştir. Zaman bölgesi tabanlı denetleyicinin tasarımı doğrusallaştırılmış güç sistemi modeline ve dolayısıyla sistem kutup bilgisine ihtiyaç duymamakta, bu sayede tasarımı sadece zaman bölgesi işaretlerine bağlı olarak kolay ve pratik olabilmektedir. Önerilen zaman bölgesi tabanlı tasarım yöntemi ile PSCAD ortamında bir sönümlendirme denetleyicisi tasarlanmış ve sırt-sırta bağlı, 2-seviyeli 6-darbeleri gerilim kaynaklı çevirgeçlerden oluşan bir YGDA sistemine uyarlanmıştır. Tasarlanan güç sistemi dengeleyicisi tabanlı sönümlendirme denetleyicisinin 2-alanlı bir güç sisteminde arıza sonrası oluşan bölgeler-arası salınımlarını sönümlendirmedeki başarımı benzetim çalışmasıyla doğrulanmıştır.

Damping inter-area oscillations with back-to-back high voltage direct current systems: time-domain based design

H I G H L I G H T S

- Back-to-back high voltage direct current systems
- Power system stabilizer based oscillation damping controller
- Time-domain based damping controller design

Article Info

Received: 23.05.2015

Accepted: 23.11.2015

DOI

10.17341/gummfd.04067

Keywords:

High voltage direct current system, power system stabilizer, inter-area oscillation, damping controller

ABSTRACT

In this study, a power system stabilizer based damping controller has been designed for back-to-back high voltage direct current (HVDC) systems to damp inter-area oscillations. Contrary to the commonly used and frequency-domain eigenvalue analysis method, the parameters of the damping controller have been obtained by the adaptation of this method to the time-domain. The design of the time-domain based controller does not require linearized power system model and accordingly system pole information, thus its design is easy and practical which depends upon only time-domain signals. A damping controller has been designed in PSCAD environment with the proposed time-domain design method, and adapted to a back-to-back HVDC system consisting of 2-level, 6-pulse voltage source converters. The performance of the designed power system stabilizer based damping controller on damping inter-area oscillations of a 2-area power system following after fault has been verified by simulation study.

1. GİRİŞ (INTRODUCTION)

İlk uygulamaları 1950'lere dayanan yüksek gerilim doğru akım (YGDA) sistemleri uzun mesafe güç iletiminde ve

asenكرون veya farklı frekanstaki şebekelerin bağlanmasında kullanılabilir [1]. Sırt-sırta bağlı YGDA sistemi ise DA taraflarından birbirlerine sırt-sırta bağlı çevirgeçlerden oluşan sıfır mesafe DA iletimli bir sistemdir [2]. Bu bağlantı

* Sorumlu Yazar/Corresponding author: mete.vural@gaziantep.edu.tr / 0342 317 2128

türü ise aynı veya farklı frekanstaki komşu ülkeler ile asenkron bağlantıya imkan tanır. Diğer taraftan bir elektrik güç şebekesinin geniş bir alanında gözlemlenebilen bölgeler-arası salınımlar bir bölgedeki bir grup jeneratörün bir başka bölgedeki jeneratör grubuna karşı 0,1-1,0 Hz aralığında salınım yapmaları sonucu ortaya çıkar [3]. Rastlantısal güç sistemi çalışma noktası değişimi veya arıza kaynaklı olabilen bu salınımlar frekans, aktif/reaktif güç, hat akımı veya bara gerilim açısı gibi güç sistemi büyüklüklerinde görülür. Türkiye-Avrupa şebekesi bağlantı sonrası enterkonnekte sistemde 0,15 Hz'lik bölgeler-arası bir salınım olabileceği benzetim çalışmasıyla gösterilmiştir [4]. Bölgeler-arası salınımlar güç sistemi kararlılığını olumsuz yönde etkiler ve etkin olarak denetlenmez iseler senkronizasyon kayıplarına, sistem ayrımlarına hatta büyük çaplı elektrik kesintilerine dahi neden olabilirler. Güç sistemi kendi dinamiği dahilinde bu salınımları doğal yoldan uzun bir zaman dilimi içerisinde sönmümlendirebilir. Bazı durumlarda ise bu dinamikler yeterli gelmeyip harici denetleyicilerin kullanılması gerekir. Jeneratör uyarım sistemine bağlı çalışan güç sistemi dengeleyicisi (GSD) bölgeler-arası salınımlar için yeterli gelmeyip yalnızca yerel salınımlarda etkili olabilmektedir. Literatürde ancak küresel ölçüm bilgileri kullanan çoklu GSD uygulamaları [5], [6] veya GSD'lerin esnek alternatif akım iletim sistemleri ile koordineli tasarımlarıyla başarı sağlanabilmiştir [7]. Diğer taraftan YGDA sistemleri ile güç akışı hem büyüklük hem de yön olarak hassas ve anlık olarak denetlenebildiğinden bölgeler-arası salınımların sönmümlendirilmesinde tek başlarına etkin rol alabilirler [8-10]. Bu çalışmada sırt-sırta bağlı YGDA sistemi için bir GSD tipi sönmümlendirme denetleyicisi (GSD-SD) tasarlanmıştır. Literatürde YGDA sistemleri için bu tip denetleyicilerin tasarımında yaygın olarak frekans bölgesine dayalı modal (özdeğer) analizi kullanılmıştır [8, 11-14]. Bu çalışmada ise sözkonusu yöntem baz alınarak zaman bölgesine dayalı bir tasarım sunulmuştur. Tasarımda zamana göre değişen sistem büyüklüklerinin salınım karakteristikleri kullanılmış, güç sisteminin doğrusallaştırılmış modeline, dolayısıyla sistem kutuplarının belirlenmesine olan ihtiyaç ortadan kalkmıştır. Bu bakımdan uygulaması basit ve pratik olan bir yöntemdir. Literatürde ise YGDA sistemleri için bu tarz bir sönmümlendirme denetleyicisi tasarımına rastlanmamıştır.

2. YGDA SİSTEMİ TASARIMI (HVDC SYSTEM DESIGN)

2.1. Güç Devresi (Power Circuit)

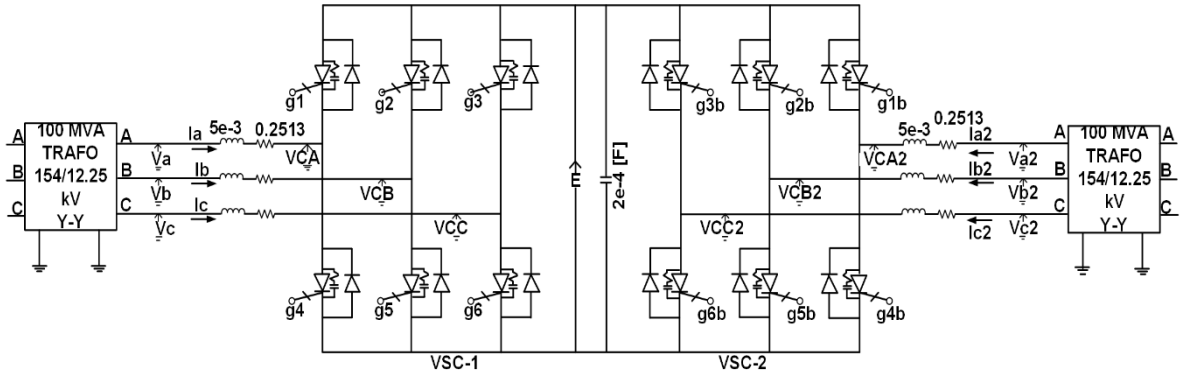
PSCAD'de modellenen YGDA sistemi Şekil 1'de gösterilen sırt-sırta bağlı 2-seviyeli 6-darbeleri gerilim kaynaklı çevirgeçlerden (VSC-1 ve VSC-2) oluşmuştur. YGDA sisteminin güç katı modeli 2-alanlı bir güç sisteminin iki barası arasına 50 MW güç transferi yapacak şekilde yerleştirilmiştir. Pratikte 50 MW ve daha yüksek güçler altında çalışan çoklu-çevirgeç yapıları tercih edilmektedir. Modüler yapı sayesinde YGDA sistemleri yüksek gerilim/güç altında çalışabilirler. Örneğin kaskat H-köprü [15] veya daha yeni topolojilerden modüler çok seviyeli

veya kaskat iki-seviyeli topolojiler son zamanlarda kullanılmaktadır. Güç sistemi kararlılık çalışmalarında benzetim süreleri genellikle 5-10 saniye veya katları şeklindedir. Bu sürelerde gerçekleşen yarı-iletken anahtarlamaları, aktif/reaktif güç gibi sistem parametreleri üzerinde etkisiz olacağından ihmal edilebilirler. Bu bakımdan her bir çevirgecin çıkışı, büyüklüğü ve faz açısı denetlenebilen ideal bir sinüzoidal gerilim kaynağı gibi düşünülebilir. Dolayısıyla çevirgeç topolojisi ve yarı-iletken anahtarlama tekniği benzetim sonuçlarını etkilemez. Literatürde düşük frekanslı salınım sönmümlendirme çalışmalarındaki genel yaklaşım bu yöndedir. Bu makalede ise çevirgeçler yerine kontrollü gerilim kaynakları kullanılmamıştır. Benzetim işlem süresini gereksiz yere uzatmamak için her bir çevirgeç en basit topoloji olan 2-seviyeli ve 6-darbeleri olarak modellenmiştir. Bu yaklaşımın ise şu avantajları vardır: (i) YGDA sisteminin PI denetleyicilerinin başarımı tüm benzetim süresi boyunca incelenebilmiş ve her çevirgecin modülasyon endeksi ve faz farkı parametreleri anlık olarak gözlemlenmiştir, (ii) DA bağı dinamikleri sönmümlendirme esnasında gözlemlenebilmiştir. Dolayısıyla makalenin yenilikçi kısmı, YGDA sisteminde değil, GSD-SD tasarımında olmuştur. YGDA sisteminin DA bağı gerilimi Denklem (1) kullanılarak $E=40$ kV olarak hesaplanmıştır. Burada V , çevirgeç hat-nötr çıkış geriliminin temel komponentini, m ise modülasyon endeksini ifade eder. DA bağı ise 200 μF 'lık bir kondansatörden oluşmuştur. $m=0,5$ için $V=12,25/\sqrt{3}$ kV olarak hesaplanmakta ve her bir kuplaj trafosunun hatlar-arası sekonder gerilimi 12,25 kV olarak seçilmiştir. Bu sayede m denetlenerek $0 < m < 0,5$ için kuplaj noktasından reaktif güç emilimi (endüktif mod), $0,5 < m \leq 1$ için ise kuplaj noktasına reaktif güç enjeksiyonu (kapasitif mod) yapılabilecektir. $m=0,5$ 'de ise reaktif kayıplar hariç ilgili çevirgeçten güç sistemine herhangi bir reaktif güç emilimi/enjeksiyonu olmayacaktır. Kuplaj trafolarının primer tarafının gerilimi ise yüksek gerilim iletim kademesine uygun olacak şekilde 154 kV olarak seçilmiştir. Her iki kuplaj noktasına ait seri direnç ve reaktörler, değerleriyle birlikte Şekil 1'de verilmiştir.

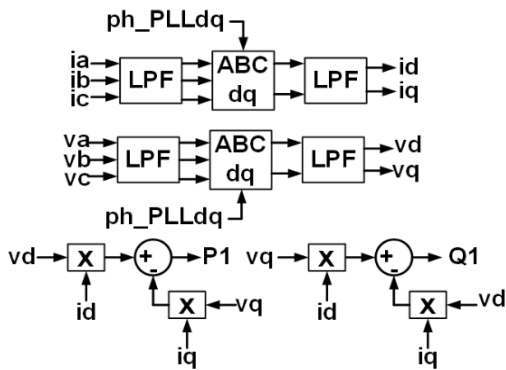
$$V = \frac{mE}{2\sqrt{2}} \quad (1)$$

2.2. Ölçüm Blokları (Measurement Blocks)

VSC-1 tarafındaki aktif P ve reaktif güç Q değerleri Şekil 2'de gösterildiği gibi d-q dönüşümü uygulanarak elde edilebilir. Aynı ölçüm mantığı VSC-2 tarafı için de geçerlidir. Anlık 3-faz hat-nötr gerilimleri (V_a, V_b, V_c) ile anlık 3-faz akım (I_a, I_b, I_c) değerleri giriş işaretleri olarak kullanılmıştır. Dönüşüm bloğu PLL'den gelen ph_PLLdq işareti ile çalışmakta olup, ikinci dereceden alçak geçiren süzgeçler (LPF) ise yazılım kaynaklı hesaplama gürültülerini azaltmaktadır. Pozitif P/Q yön olarak güç sisteminden çevirgeçe doğru bir güç akışını, negatif değerler ise ters yöndeki bir akışı gösterir.



Şekil 1. Sırt-sırta YGDA sisteminin PSCAD modeli (PSCAD model of back-to-back HVDC)



Şekil 2. VSC-1 için P-Q ölçümleri (P-Q measurements for VSC-1)

2.3. Denetleyiciler (Controllers)

YGDA sisteminde, VSC-1 tarafından $Q1$ ve $P1$, VSC-2 tarafından ise $Q2$ ve E olmak üzere aynı anda ve bağımsız olarak 4 büyüklük denetlenir. $P1$, YGDA sistemi üzerinden akan gücü ifade eder. YGDA sisteminin PI denetim döngüleri Şekil 3'de gösterilmiştir. PI denetleyicileri giriş hata işaretlerine göre ilgili çevirgece ait faz farkı ph_pwm ve m değerlerini üretirler. Bu işaretler ilgili çevirgece ait tetikleme işaretlerini üretmek için kullanılırlar. VSC-1, $P1$ 'i denetlediğinden $delP$ işareti aktif güç modülasyonu yapacak olan GSD-SD tarafından üretilecektir.

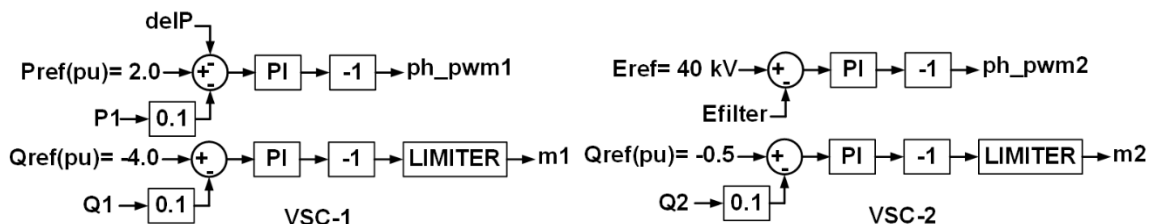
2.4. SDGM Bloğu (SDGM Block)

6-darbeleri çevirgeçlerde konumlandırılan IGBT'ler için tetikleme işaretlerini üreten PSCAD modeli Şekil 4'te

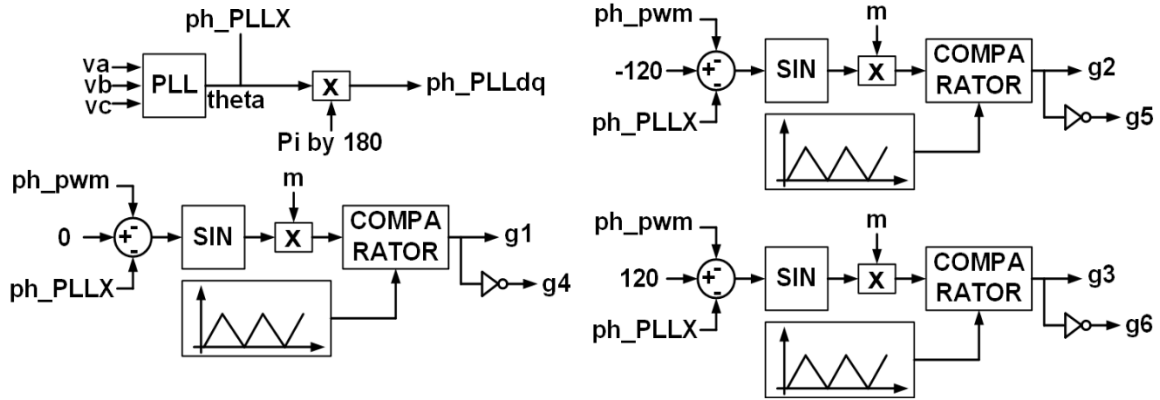
gösterilmiştir. Burada çok basit bir yöntem olan ve bir üçgen ile bir sinüs dalgasının karşılaştırılması esasına dayanan sinüzoidal darbe genişlik modülasyonu (SDGM) kullanılmıştır. Anahtarlama frekansı 1080 Hz olarak seçilmiştir. PSCAD çözüm zaman adımı ise 100 μ s olarak belirlenmiştir. PLL'in görevi ise çevirgeçleri her iki taraftaki güç sistemi gerilimleri ile senkronize çalıştırmaktır. Ancak bu sayede SDGM güç sistemi ile senkronize anahtarlama işaretleri üretmek YGDA sistemi için istenilen P-Q değerlerini elde edebilir.

3. GÜÇ SİSTEMİ (POWER SYSTEM)

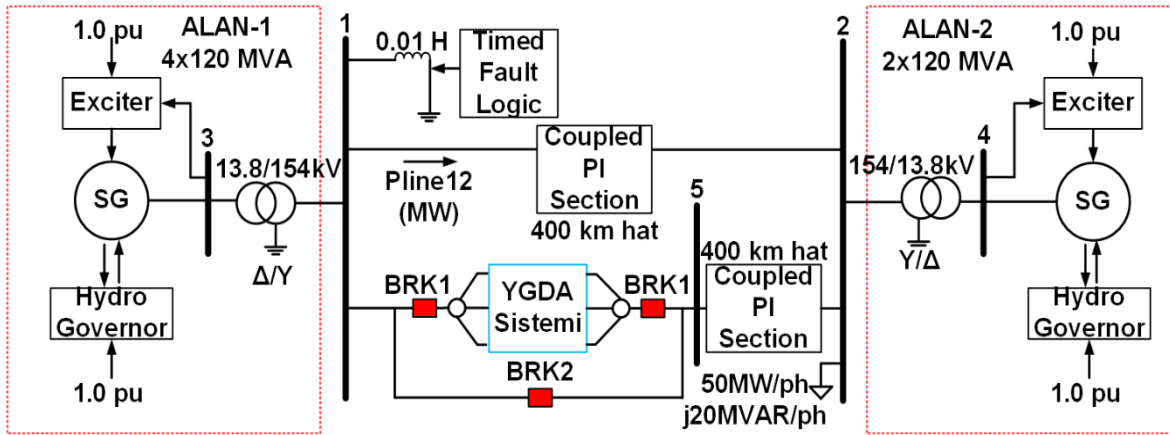
PSCAD ortamındaki YGDA sistemi ve yerleştirildiği 2-alanlı 5-baralı güç sistemi Şekil 5'de verilmiştir. 154 kV'luk 400 km paralel bir iletim hattıyla 2 üretim noktası (Alan-1 ve 2) birbirlerinden ayrılmıştır. İletim hattı yeterince uzun olduğundan sistem zayıf olmakta ve bölgeler-arası salınımların incelenmesine olanak vermektedir. Alan-1, her biri 13,8 kV-120 MVA kapasiteli 4 adet senkron jeneratörden oluşan 480 MVA'lık bir üretim merkezidir. Alan-2 ise herbiri 13,8 kV-120 MVA kapasiteli 2 adet senkron jeneratörden oluşan 240 MVA'lık bir üretim merkezidir. YGDA sistemi paralel iletim hatlarının birine seri olarak devre kesiciler (BRK1&2) ile bağlanmıştır. Devre kesiciler sayesinde YGDA sistemi devreye alınabilmekte veya by-pass yapılabilmektedir. Bara-2'ye 150+j60 MVA'lık üç-faz sabit bir yük yerleştirilmiştir. Bu yük durgun halde YGDA sistemi by-pass edildiğinde Alan-1'den Alan-2'ye doğru paralel iletim hatlarının her biri üzerinde 32,8 MW'lık bir aktif güç akışı sağlamaktadır. Her bir jeneratörün gerilim denetimi IEEE tipi SCRX katı hal uyarıcı ile yapılmakta olup, jeneratörlere mekanik tork ise



Şekil 3. YGDA sisteminin denetim döngüleri (Control loops of HVDC system)



Şekil 4. 6-darbeli çevirgeç için SDGM modeli (SDGM model for 6-pulse converter)



Şekil 5. 2-alanlı güç sisteminin PSCAD modeli (PSCAD model of 2-area power system)

IEEE tip-2 hidro governor ve türbin ile sağlanmaktadır. Alan-1'in atalet sabiti 3,117 saniye, Alan-2'nin atalet sabiti ise 2,0 saniye olarak seçilmiştir. Farklı atalet sabitlerinin seçilmesinin sebebi bölgeler-arası salınımı kuvvetlendirmek içindir. Her bölgeye ait baranın (Bara 3 veya 4) A-fazı hat-nötr gerilim işareti ($Ea1$ veya $Ea2$) hızlı Fourier dönüşüm bloğuna girilerek, ilk 7 harmonik ölçülmüş ve bu sayede Alan1-2'ye ait frekans ($f1, f2$) bilgileri elde edilmiştir.

Her bölgeye ait rotor mekanik hızları ($W1$ & $W2$) ise senkron makine bloklarının içinden alınmaktadır. Ayrıca iletim hatlarının P-Q akış değerleri standart PSCAD multimetre bloğuyla ölçülmüştür.

4. YGDA SİSTEMİ KAPALI DÖNGÜ TESTLERİ (HVDC SYSTEM CLOSED-LOOP TEST)

GSD-SD tasarımından önce YGDA sisteminin kapalı döngü başarımının test edilmesi ve denetleyicilerin birlikte kararlı çalıştıklarından emin olunması gerekir. 2 farklı kapalı döngü testi yapılarak benzetim sonuçları grafiksel olarak Şekil 6'da gösterilmiştir. Test-1'de $P1$ referansı 2. ve 4. sn'lerde değiştirilerek YGDA sisteminin kapalı döngü başarımı incelenmiştir. Test-2'de ise $Q2$ referansına 2.

sn'den itibaren her bir sn'de birim adım değişimi uygulanarak YGDA sisteminin kapalı döngü başarımı incelenmiştir. PI denetleyicileri basit yapılarına karşın aynı anda, birbirlerinden bağımsız ve kararlı çalışarak sistem parametrelerini referans değerlerinde değişim anlarındaki küçük oynamalar dışında tutabilmişlerdir. Bu bağlamda YGDA sisteminin PI denetleyicilerinin dinamik başarımları tatminkardır. PI denetleyici parametreleri deneme-yanılma yöntemiyle belirlenmiş ve Tablo 1'de verilmiştir.

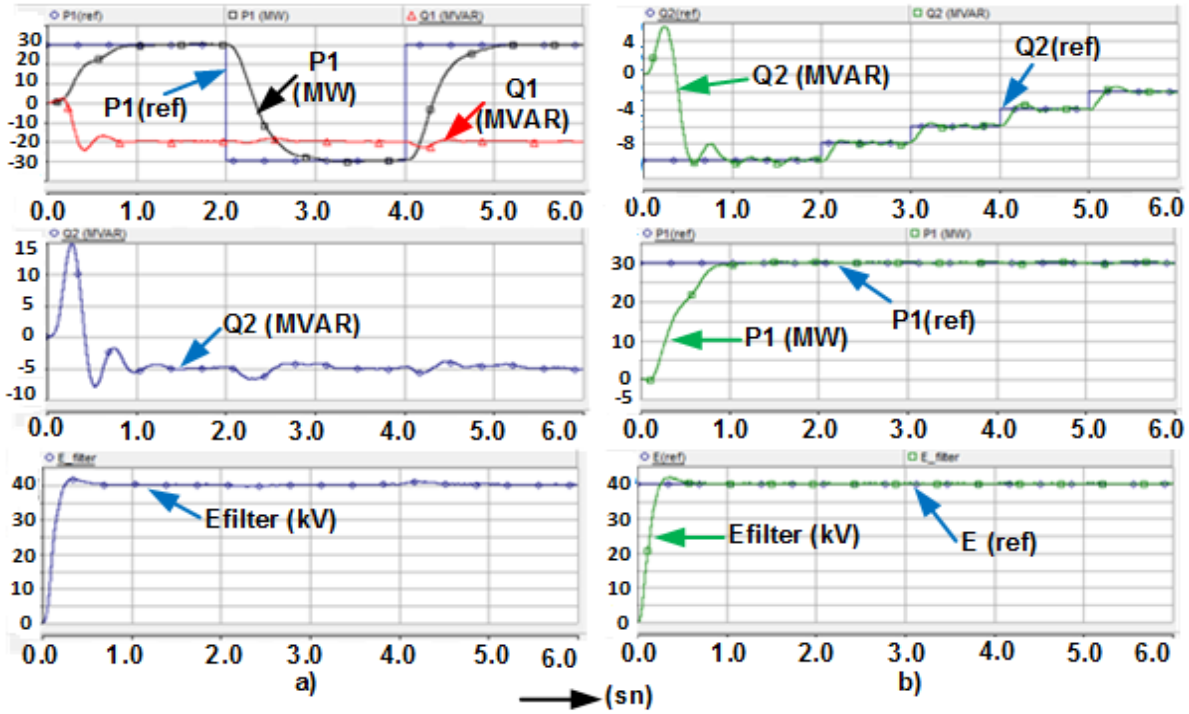
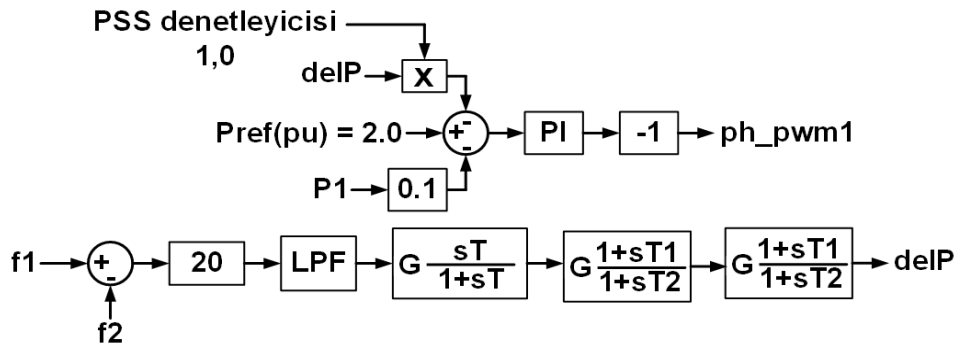
5. ÖNERİLEN GSD-SD TASARIMI (PROPOSED GSD-SD DESIGN)

GSD-SD'nin PSCAD modeli Şekil 7'de gösterilmiştir. GSD-SD'nin girişine 2-alan frekans farkı ($f1-f2$) uygulanarak aktif güç modülasyon işaretini ($delP$) üretmesi amaçlanmıştır. $delP$ işareti ise YGDA sisteminin aktif güç transfer denetleyicisinin hata işaretine ($Pref-P1$) eklenerek güç sisteminde oluşabilecek mekanik-elektriksel güç dengesizlikleri kaynaklı salınımlar bastırılacaktır.

GSD-SD, sırasıyla sabit kazanç bloğu (kd), 2. dereceden alçak geçiren süzgeç, washout süzgeci ve 2 aşamalı lead-lag kompanzator (LL-K)'den oluşmuştur [8]. kd parametresi

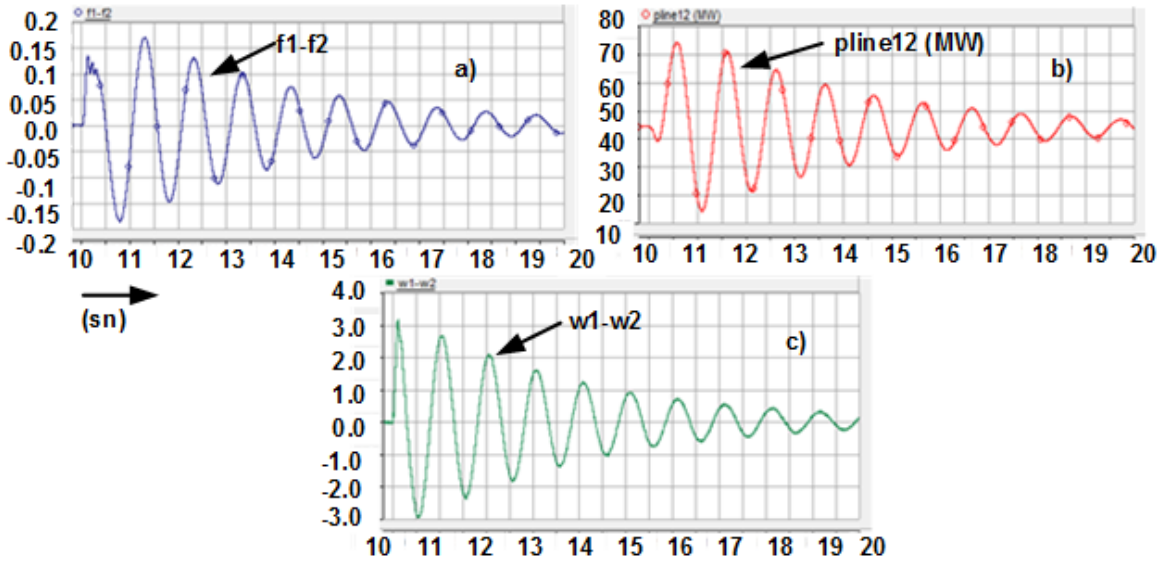
Tablo 1. PI denetleyici parametreleri (PI controller parameters)

VSC-1				VSC-2			
Aktif Güç Transfer Denetleyicisi (P1)		Reaktif Güç Denetleyicisi (Q1)		DA Bağı Gerilim Denetleyicisi (E)		Reaktif Güç Denetleyicisi (Q2)	
Kazanç	Integral zaman sabiti	Kazanç	Integral zaman sabiti	Kazanç	Integral zaman sabiti	Kazanç	Integral zaman sabiti
0,1	0,05	0,1	0,8	0,02	0,005	0,1	0,8

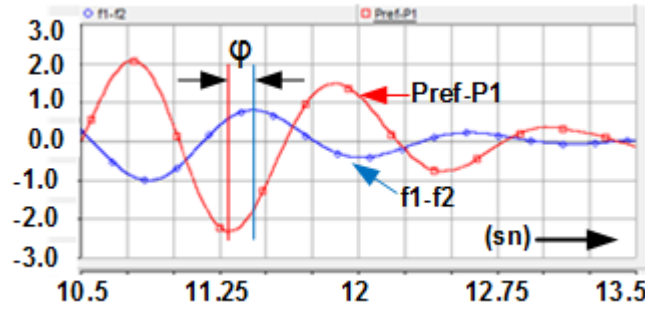
**Şekil 6.** (a) Test-1 benzetim sonuçları, (b) Test-2 benzetim sonuçları ((a) Test-1 simulation results, (b) Test-2 simulation results)**Şekil 7.** GSD-SD'nin PSCAD modeli (PSCAD model of GSD-SD)

tasarımın en son aşamasında belirlenecektir. Çünkü tasarım esnasında farklı kd değerleri denenerek optimum GSD-SD başarımının yakalanması gerekmektedir. Alçak geçiren süzgecin sönüm oranı 0,707 ile karakteristik frekansı 1,0 Hz alınmıştır. Washout süzgeci zaman sabiti 10 s olarak seçilmiştir. Bu bloğun görevi, GSD-SD'nin çevirgeçlerin durgun-hal çalışmalarını olumsuz etkilememesi için düşük frekanslı değişimleri süzmektir. GSD-SD'nin en kritik parametre seçimi LL-K'lerin zaman sabitleridir ($T1$, $T2$). Bu

makalede, literatürde bulunmayan ve yeni bir yaklaşım olarak frekans bölgesi tabanlı tasarım (modal veya özdeğer analizi) yerine, bu yöntemin bazı denklemlerini kullanan zaman bölgesi tabanlı tasarım yapılmıştır. Bu yaklaşımın avantajları şunlardır: (i) çok-makinalı ve baralı güç sistemlerinin doğrusallaştırılmış modeline ve özdeğerlere ihtiyaç duymaz, (ii) Faz ölçüm üniteleriyle ölçülebilecek frekans farkı işaretine dayalı pratik karşılığı olan bir yöntemdir.



Şekil 8. Bölgeler-arası salınım eğrileri (a) frekans salınımı (b) Bara 1-2 arası güç salınımı (c) jeneratörlerin hız farkı (Inter-area oscillation curves (a) frequency oscillation (b) Bus 1-2 power oscillation (c) speed difference of generators)



Şekil 9. Frekans farkı ve güç hata işaretleri arasındaki faz farkı ölçümü (Phase difference measurement of frequency difference and power error signals)

Tablo 2. GSD-SD'nin tasarım parametreleri (The design parameters of GSD-SD)

Sabit kazanç kd	Alçak geçiren filtre		Washout filtre	Lead-lag kompanzator-1		Lead-lag kompanzator-2	
	Sönüm oranı	Karakteristik frekans	Zaman sabiti	T1	T2	T1	T2
>10	0,707	1,0 Hz	10 sn	0,1446 sn	0,2369 sn	0,1446 sn	0,2369 sn

Tasarıma geçmeden önce sistem karakteristiği çıkarılmalı ve olası salınımlar yakalanmalıdır. Bunun için GSD-SD kapalı iken YGDA sistemi referans değerleri $P1_{ref}=20$ MW, $Q1_{ref}=-40$ MVAR, $Q2_{ref}=-5$ MVAR, $E_{ref}=40$ kV olarak alınarak ve PI denetleyicilere Tablo 1'deki değerler girilerek güç sistemine ait Bara-1'e 100 ms 3-faz-toprak arızası uygulanmıştır. Bozucu sonrası güç sisteminde Şekil 8'de gösterildiği gibi ~1,0 Hz bölgeler-arası salınım eğrileri elde edilmiştir. YGDA sistemi aktif ve arıza 100 ms içinde temizlenmiş olmasına rağmen salınımlar 20. sn'ye kadar devam etmiştir. YGDA sisteminin aktif güç transfer denetleyicisi salınım sönümlendirmede yetersiz kalmıştır. Sönüm oranları % 3,817 olarak ölçülen salınımlar, literatürdeki %5 sınır değerinden küçüktür [12]. Bu yüzden bu salınımlar kritik olarak adlandırılmakta ve ancak YGDA

denetim sistemine yapılacak bir modifikasyonla etkin bir biçimde söndürülebileceklerdir. Tasarımın ilk adımında LL-K bloklarının ne kadarlık faz farkı kaydırması yapacakları tesbit edilecektir. Bunun için GSD-SD'nin LL-K blokları kapatılarak $kd=10$ (kararlılık bozulmadan uygulanabilen en büyük değer) alınır ve $(f1-f2)$ ile $(Pref-P1)$ işaretleri arasındaki faz farkı daha önce uygulanan aynı tip bozucu etkisi altında görsel olarak ölçülür. Bu ölçüm için Şekil 9 kullanılmıştır. Salınım frekansı kd faktöründen dolayı 1,0 Hz'den 0,86 Hz'e düşmüştür. Şekil 9'da görüldüğü gibi $(f2-f1)$ işareti ($(f1-f2)$ işaretinin negatifi) $(Pref-P1)$ işaretinin gerisindedir ve aralarındaki faz farkı $\phi=28^\circ$ 'dir. LL-K'lerin parametreleri Denklem (2) kullanılarak $\phi=28^\circ$, $N=2$ (LL-K adedi) ve $w=2\pi*0,86$ için $T1=0,1446$ sn ve $T2=0,2369$ sn olarak hesaplanmıştır [8]. Hesaplanan bu zaman sabitleri ile

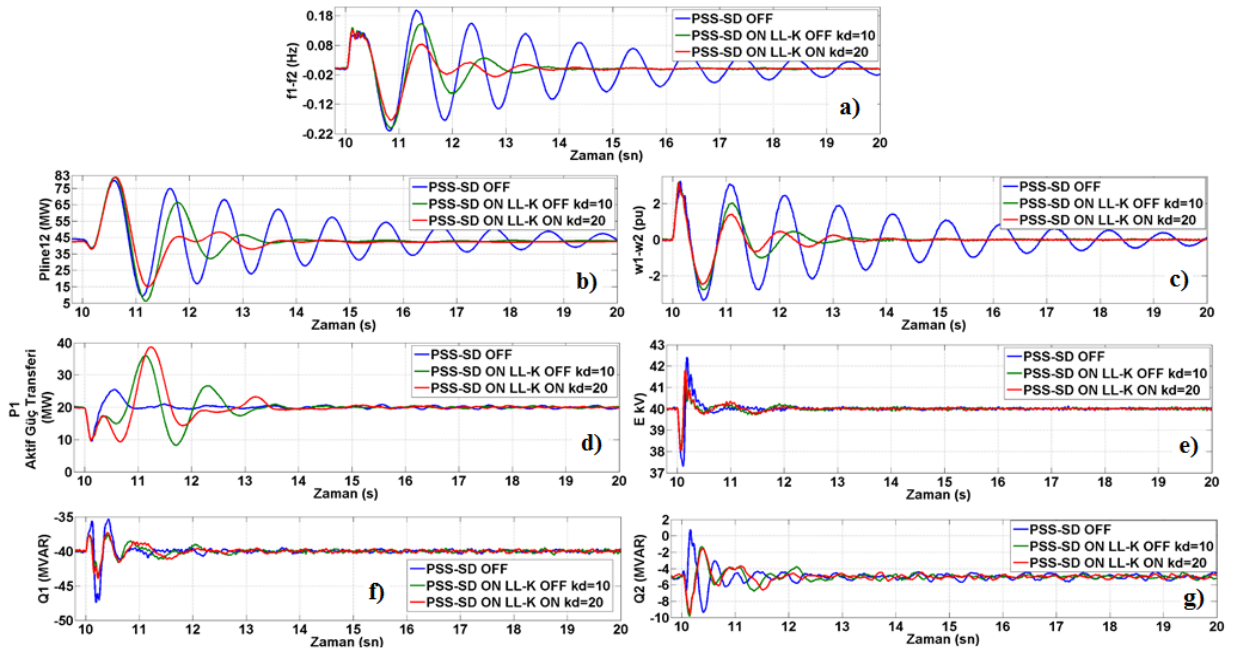
$\phi=0^\circ$ amaçlanmıştır. Başka bir deyişle ($f1-f2$)'nin artı tepe değeri ile ($P_{ref}-P1$)'in eksi tepe değeri tam olarak çakıştırıldığında (veya tam tersi) GSD-SD tarafından VSC-1'in aktif güç transfer denetleyicisine aktif güç modülasyon işareti ($delP$) sağlanarak salınım sonucu oluşan dalgalanmalar etkin bir biçimde sönümlendirilecektir. LL-K'lerin görevi ise bu iki işaret arasındaki faz farkını tam 180° yapmaktır. Yapılan benzetim çalışmalarında LL-K'lerin faz kaydırması yaparken aktif güç modülasyon işaretininin ($delP$) büyüklüğünü azalttıkları tesbit edilmiştir. Dolayısıyla LL-K'ler aktif iken sönümlendirme denetleyicisinin etkin bir sönümlendirme yapabilmesi için sabit kazanç bloğunun değerini $kd>10$ olarak seçmek gerekmektedir. GSD-SD'nin tüm parametreleri Tablo 2'de verilmiştir.

$$\left\{ \begin{array}{l} \alpha = \frac{T_1}{T_2} = \frac{1 - \sin\left(\frac{\varphi}{N}\right)}{1 + \sin\left(\frac{\varphi}{N}\right)} \\ T_2 = \frac{1}{w\sqrt{\alpha}} \end{array} \right. \quad (2)$$

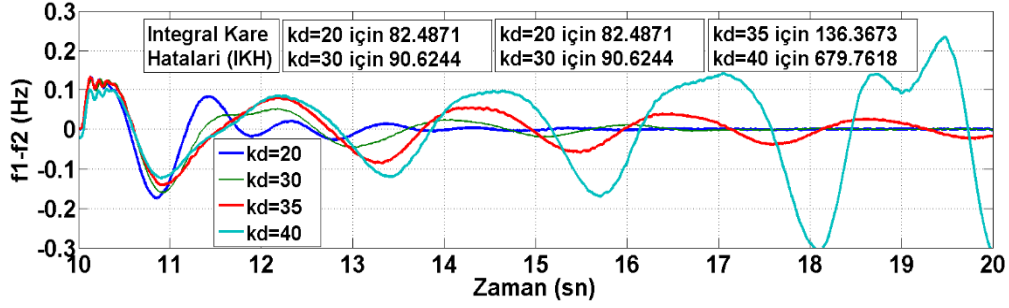
6. SALINIM SÖNÜMLENDİRME BENZETİM ÇALIŞMALARI (OSCILLATION DAMPING SIMULATION STUDIES)

Bu bölümde Tablo 2'deki GSD-SD'nin parametrelerinin test edilip doğrulanması amacıyla aynı iki bölgeyi güç sistemi üzerinde benzetim çalışmaları yapılmıştır. Bara-1'e 100 ms 3-faz-toprak arızası uygulanarak Şekil 10(a)'daki gibi bölgeler-arası frekans salınımı ve bu salınımın farklı GSD-SD konfigürasyonları ve parametreleri ile

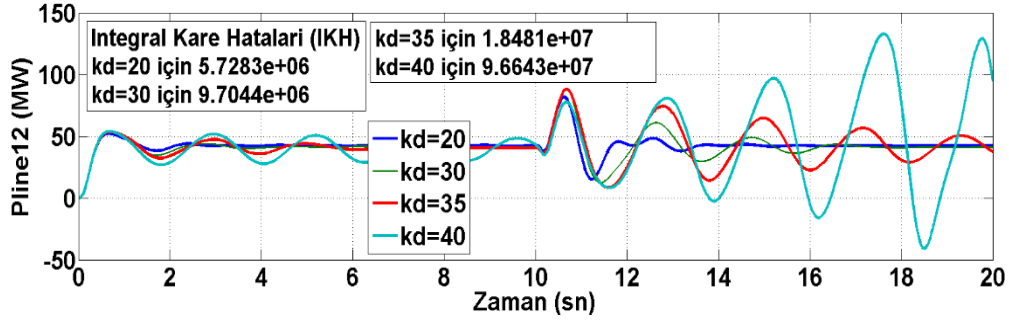
sönümlendirilmesi gösterilmiştir. GSD-SD devre dışı iken sönümlendirme oldukça zayıf kalmış, 20. sn'de bile salınımlar devam etmiştir. GSD-SD devreye alındığında, LL-K'ler kapalı durumda ve $kd=10$ için salınım yaklaşık 15. sn'de sıfırlanmıştır. LL-K'lerin aktif ve $kd=20$ durumunda ise LL-K'lerin kullanım avantajı açıkça ortaya çıkmış ve en etkin sönümlendirme kaydedilmiştir. Bu denetleyici konfigürasyonunda tam sönümlendirme yine 15. sn'de gerçekleşmesine rağmen bu zaman anından önceki tüm salınımların tepe değerlerinde belirgin düşmeler kaydedilmiş, dolayısıyla frekans için sönüm oranı LL-K kullanımıyla % 3,817'den % 23,01'e kadar yükselmiştir. Bu değer literatürde yeterli sönümlendirme başarımı için kabul edilen alt değerden yüksektir (sönüm oranı $\geq\%20$). Şekil 10(b) ve (c)'de ise farklı GSD-SD konfigürasyonları/parametreleri ile bölgeler-arası aktif güç salınımlarının ve Alan-1'deki jeneratör grubunun Alan-2'deki jeneratör grubuna göre hız salınımlarının sönümlendirilmesi gösterilmiştir. Grafiksel verilerden çıkan sonuç ise LL-K kullanımıyla GSD-SD tatminkar bir başarımla bölgeler-arası frekans salınımlarını yanında, bölgeler-arası aktif güç salınımlarını ve jeneratör hız salınımlarını etkin bir şekilde sönümlendirmiştir. YGDA sisteminin PI denetleyicilerinin başarımları da LL-K'ler aktif ve $kd=20$ için 10. sn'de uygulanan aynı tip arıza sonrası incelenmiş ve PSCAD benzetim sonuçları Şekil 10(d)-(g)'de gösterilmiştir. İlk olarak Şekil 10(d) ile aktif güç transfer denetleyicisi incelenmiştir. Burada göze çarpan husus, arıza sonrası 11. sn'den sonra aktif güç transfer denetleyicisinin referans değeri aktif güç modülasyonu sayesinde artarak durgun hal değeri 20 MW'dan, salınım karşı bir hareketle geçici olarak 40 MW'a kadar yükseltilmiştir. Bu durum şu şekilde açıklanabilir: Şekil 10(a)'da 11. sn sonrası $f1-f2=0,2$ Hz'e kadar yükselmiş dolayısıyla $f1>f2$, Alan-1'in frekansı



Şekil 10. GSD-SD testi sonuçları (Results of GSD-SD test)



Şekil 11. Farklı kd için frekans sönümlendirme başarımı (Performance of frequency damping for different kd)



Şekil 12. Farklı kd için bölgeler-arası aktif güç salınımı sönümlendirme başarımı (Inter-area active power oscillation damping performance for different kd)

Alan-2'den daha büyük olmuştur. Daha düşük frekansa sahip Alan-2'nin bu esnada daha fazla aktif güce gereksinimi olmuş ve aktif güç ihtiyacı YGDA sisteminin denetleyicisinin referans değeri artırılarak karşılanmıştır. Bu durumun tam tersi olduğu koşullarda ($f1-f2 < 0$) ise durgun hal değeri 20 MW olan aktif güç transferi bu değerden aşağı çekilerek $f1$ 'in artması ve dolayısıyla frekans farkının sıfıra yaklaşması sağlanmıştır. Sırasıyla Şekil 10(e)-(g)'de DA bağı gerilim denetleyicisi, VSC-1 ve VSC-2'nin reaktif güç denetleyicilerinin dinamik başarımları gösterilmiştir. Bu grafiklerden çıkan sonuç ise YGDA sisteminin tüm denetleyicileri arıza sonucu oluşan salınımlar esnasında tatminkar başarımlar göstererek denetledikleri büyüklükleri yaklaşık 2 sn içinde referans değerlerine getirmiş ve dinamik olarak kararlı çalışmışlardır. Benzetim çalışmalarında son olarak GSD-SD'nin kd değerinin salınım sönümlendirme başarımına olan etkisi incelenmiştir. Şekil 11 ve 12'de sırasıyla YGDA sisteminin farklı kd değerleri için frekans sönümlendirme başarımı ve bölgeler-arası aktif güç salınımı sönümlendirme başarımı gösterilmiştir. $kd > 20$ için, GSD-SD'nin sönümlendirme başarımı olumsuz etkilenmiş, frekans ve aktif güç salınımları artmıştır. Frekans farkı sıfır çizgisinden uzaklaşmış, Bara-1 ile 2 arasındaki aktif güç akışı ise durgun hal değeri olan 42,25 MW'dan uzaklaşmıştır. Şekillerde her bir kd kullanımına ait integral kare hatası (İKH) da hesaplanarak sayısal olarak başarımlar karşılaştırması yapılmıştır. Buna göre kd artırıldıkça İKH da artmıştır. $kd=40$ durumunda ise güç sistemi kararlılığını kaybetmiştir. Bu durum kd değerinin seçiminin güç sisteminin dinamik kararlılığı bakımından ne kadar önemli olduğunu göstermektedir. Bu nedenle GSD-

SD tasarımı yapılırken kd tasarımı en son aşamaya bırakılmalı ve LL-K'ler aktif durumda iken güç sisteminin kararlı çalışması koşuluyla kd 'nin alabileceği en büyük değer belirlenmelidir. Bu tarz bir tasarım GSD-SD'nin dinamik başarımlarını artıracaktır.

7. SONUÇLAR (CONCLUSIONS)

Gelişen ve büyüyen enterkonnekte güç sistemleri ile birlikte bölgeler-arası salınımların sönümlendirilmesi güç sistemlerinin güvenilirliği noktasında önem arz etmektedir. Bu makalede sırt-sırtta bağlı YGDA sistemi için bir GSD-SD tasarlanmıştır. LL-K'lerin zaman sabitlerinin seçiminde yaygın olarak kullanılan frekans bölgesine dayalı modal analiz aksine zaman bölgesine dayalı bir yol izlenmiştir. Tasarlanan GSD-SD'nin bölgeler-arası salınımları sönümlendirmedeki başarımı iki alanlı örnek bir güç sistemi üzerinde gerçekleştirilen benzetim çalışmalarıyla test edilerek doğrulanmıştır. Beklenildiği gibi aktif güç modülasyonu bölgeler-arası salınımları etkin bir şekilde sönümlendirmiştir. Önerilen PSCAD modelleri ile ortalama modelleme tekniğinin aksine YGDA sisteminin yarı-iletken tabanlı çevirgeçlerinin ve tüm denetleyicilerin dinamik başarımları da salınımlar esnasında incelenebilmiştir. Önerilen yöntemin dezavantajı ise ilgili işaretlerin faz farkının tam olarak belirlenemediği durumlarda ortaya çıkabilir. Bu durumda ise LL-K'ler pasif duruma getirilerek sadece sabit kazanç değerli bir GSD-SD de kullanılabilir. Bu durumda bile GSD-SD kullanmayan bir YGDA sisteminden daha iyi sönümlendirme başarımı elde edilecektir.

TEŞEKKÜR (ACKNOWLEDGEMENT)

Bu makalede sunulan çalışmalar, “Çok Seviyeli Modüler Çevirgeç Tabanlı Sırt-Sırta Bağlı Yüksek Gerilim Doğru Akım (YGDA) Sistemi Geliştirilmesi” isimli 113G099 nolu TÜBİTAK 1007 projesi kapsamında yürütülmüştür. Yazar, sağlanan destekten dolayı TÜBİTAK’a teşekkür eder.

KAYNAKLAR (REFERENCES)

1. Liu L., Liu C., VSCs-HVDC may improve the electrical grid architecture in future world, *Renewable Sustainable Energy Rev.*, 62, 1162-1170, 2016.
2. Qin J., Saedifard M., Predictive control of a modular multilevel converter for a back-to-back HVDC system, *IEEE Trans. Power Delivery*, 27 (3), 1538-1547, 2012.
3. Vural A.M., Contribution of high voltage direct current transmission systems to inter-area oscillation damping: a review”, *Renewable Sustainable Energy Rev.*, 57, 892-915, 2016.
4. Tor O.B., Gençoğlu C., Tamdir O., Cebeci M.E., Güven N., Investigation of necessary transmission enforcements at the Balkan region of ENTSO/E in the sense of inter-area oscillations after interconnection of Turkey”, 7th Int. Conf. on Electrical and Electronics Engineering (ELECO’2011), Bursa-Türkiye, 7-12, 1-4 Aralık 2011.
5. Dysko A, Leithead W.E., O’Reilly J., Enhanced power system stability by coordinated PSS design, *IEEE Trans. Power Syst.*, 25 (1), 413-422, 2010.
6. Su C., Hu W., Fang J., Chen Z., Residue-based coordinated selection and parameter design of multiple power system stabilizers (PSSs), 39th An. Conf. of the IEEE Industrial Electronics Society (IECON’2013), Viyena-Avusturya, 2157-2162, 10-13 Kasım 2013.
7. Simfukwe D.D., Pal B.C., Jabr R.A., Martins, N., Robust and low-order design of flexible ac transmission systems and power system stabilisers for oscillation damping, *IET Gener. Transm. Distrib.*, 6 (5), 445-452, 2012.
8. Hadjikypris M., Terzija V., Active power modulation assisting controller scheme implemented on a VSC-HVDC link establishing effective damping of low frequency power oscillations, *IEEE International Energy Conference, Cavtat-Hirvatistan*, 295-302, 13-16 Mayıs 2014.
9. Azad S.P., Iravani R., Tate J.E., Damping inter-area oscillations based on a model predictive control (MPC) HVDC supplementary controller, *IEEE Trans. Power Syst.*, 28 (3), 3174-3183, 2013.
10. Harnefors L., Johansson N., Lidong Z., Berggren B., Interarea oscillation damping using active-power modulation of multiterminal HVDC transmissions, *IEEE Trans. Power Syst.*, 29 (5), 2529-2538, 2014.
11. Mao X.M., Zhang Y., Guan L., Wu X.C., Zhang N., Improving power system dynamic performance using wide-area high-voltage direct current damping control, *IET Gener. Transm. Distrib.*, 2, 245-251, 2008.
12. Preece R., Milanovic J.V., Almutairi AM., Marjanovic O., Damping of inter-area oscillations in mixed AC/DC networks using WAMS based supplementary controller, *IEEE Trans. Power Syst.*, 28 (2), 1160-1169, 2013.
13. Latorre H.F., Ghandhari M., Improvement of power system Stability by using a VSC-HVdc, *International Journal of Electrical Power & Energy Systems*, 33 (2), 332-339, 2011.
14. Magaji N., Madugu J.S., Lawan A.U., Dan-Isa A, Mustafa M.W., HVDC controller for power system oscillations, 4th IEEE Int. Conf. on Adaptive Science & Technology (ICAST’2012), Kumasi-Gana, 132-136, 25-27 Ekim 2012.
15. Tuncer S., The Examination of the Effect of Carrier Waveform Variations on Output Voltage of Multilevel Inverters, *Journal of The Faculty of Engineering and Architecture of Gazi University*, 24 (4), 613-628, 2009.

