

Genelleştirilmiş sınırlı kararlılık bölgesi ile PI ve PID denetleyici tasarımı

Serdal ATİÇ^{*},¹ İbrahim KAYA²

¹ Batman Üniversitesi, Meslek Yüksekokulu, Elektrik ve Enerji Bölümü, Batman

² Dicle Üniversitesi, Elektrik ve Elektronik Mühendisliği Bölümü, Diyarbakır

Makale Gönderme Tarihi: 14.04.2016

Makale Kabul Tarihi: 10.06.2016

Öz

Bu çalışma, zaman gecikmeli kontrol sistemlerinin kararlılığı için tüm PI ve PID denetleyici parametre değerlerinin hesaplanmasında genelleştirilmiş bir yaklaşım önermektedir. Bu yaklaşımda yüksek mertebeden transfer fonksiyonlarının, birinci derece artı zaman gecikmeli transfer fonksiyonları ile modellenmesi gerekir. Elde edilen model ve denetleyici transfer fonksiyonları normalize edilerek PI denetleyici tasarımı için $(KK_c, KK_c(T/T_i))$ düzleminde sınırlı kararlılık bölgesi oluşturulur. Benzer şekilde PID denetleyici tasarımı için $(KK_c, KK_c(T_d/T))$, $(KK_c, KK_c(T/T_i))$ ve $(KK_c(T_d/T), KK_c(T/T_i))$ düzlemlerinde sınırlı kararlılık bölgeleri oluşturulur. PI ve PID denetleyici parametre değerleri, elde edilen sınırlı kararlılık bölgeleri ile belirlenir. Bu yaklaşım sayesinde transfer fonksiyonunun her değişmesi ile sınırlı kararlılık bölgelerinin yeniden oluşturulmasına ihtiyaç duyulmaz. Elde edilen genelleştirilmiş sınırlı kararlılık bölgeleri ile tüm PI ve PID denetleyici parametre değerleri hesaplanabilir. Böylelikle bu yaklaşım şimdiye kadar literatürde bildirilmiş çalışmalara göre avantaj sağlar. Önerilen yaklaşımın kullanılışılığını açıklamak için örnek benzetimler verilmiştir.

Anahtar Kelimeler: Kararlılık; PI denetleyici; PID denetleyici; Transfer fonksiyonu; Zaman gecikmesi; Modelleme;

Giriş

Endüstriyel kontrol sistemlerinde genellikle kullanılan PID (Oransal-İntegral-Türevsel) denetleyicilerin parametrelerinin belirlenmesi, hala araştırmacıların ilgi duyduğu konular arasındadır. PID denetleyiciler güçlü yapısı ve basitliği ile kontrol sistemlerin %90'ından fazlasında kullanılmaktadır. PI denetleyiciler de yaygın olarak kullanılmasına karşın, türevsel denetleyicilerin kullanım alanları daha azdır. Bu sebeple kontrol sistemlerinin kararlılığı için PI ve PID denetleyici tasarımı büyük önem taşımaktadır (Aström ve Hagglund, 2001).

Kontrol sistemlerinin kararlılığı için PID denetleyici parametrelerinin belirlenmesi ile ilgili en yaygın kullanılan metotlar; Ziegler ve Nichols (1942), Cohen ve Coon (1953) ve Aström ve Hagglund (1984) metotları sayılabilir. Ayrıca İntegral performans kriterine dayalı tasarım metotları (Zhuang and Atherton, 1993) da yaygın kullanılan yaklaşımlardır. IMC (Internal Model Control) (Morari and Zafiriou, 1989) ve denetleyici sentezi (Smith and Corripio, 1997) metotları da PID denetleyici parametrelerinin belirlenmesinde kullanılan diğer tasarım metotlarıdır.

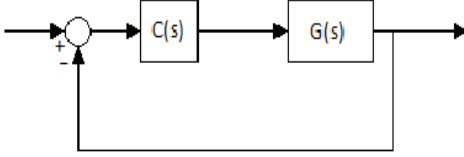
Son yıllarda Ho ve arkadaşlarının (1996, 1997a, 1997b, 1997c) çalışmaları ile kontrol sistemlerin kararlılığı için tüm PI ve PID denetleyici parametrelerinin belirlenmesi konusuna büyük bir ilgi oluşmuştur. Bu çalışmalar sonucunda sabit bir oransal kazanç değeri için tüm integral ve türev kazanç değerlerinin bir düzlemde gösterilmesi sağlanmıştır. Bu yöntemle, denetleyici kazancının geniş kapsamlı taranması gerektiğinden, bir kontrol sistemini kararlı yapan tüm PI ve PID denetleyici parametre değerlerinin belirlenmesi zaman almaktadır. Munro ve Söylemez (2000) ve Söylemez ve ark. (2003) geliştirdikleri alternatif bir metot ile kontrol sistemlerin kararlılığı için tüm PID denetleyici parametre değerlerinin hızlı bir şekilde hesaplanmasını sağlamışlardır. Shafiei ve Shenton (1997) ve Huang ve Wang (2000) tarafından yapılan çalışmalar ile kontrol sistemlerin kararlılığı için tüm denetleyici

parametre değerlerinin belirlenmesinde grafiksel çözümler ortaya konulmuştur. Tan ve ark. (2003) ve Tan (2005) kontrol sistemlerinin kararlılığı için tüm PI veya PID denetleyici parametre değerlerinin hesaplanmasında sınırlı kararlılık bölgesi çizilmesine dayalı yeni ve hızlı bir yaklaşım önermişlerdir. Kontrol sistemlerinin kararlılığı için PI ve PID denetleyici parametrelerinin belirlenmesi ile ilgili tüm bu çalışmalardaki dezavantaj sistem transfer fonksiyonunun her değişmesiyle sınırlı kararlılık bölgesinin yeniden çizilmesine ihtiyaç duyulmasıdır.

Bu çalışmada kontrol sistemlerinin kararlılığı için tüm PI ve PID denetleyici parametre değerlerinin elde edilmesinde yeni bir yaklaşım önerilmektedir. Bu yaklaşımda, yüksek mertebeden sistem transfer fonksiyonlarının modellenmesi ile elde edilecek birinci derece artı zaman gecikmeli (FOPDT) sistem transfer fonksiyon modelinin kullanılması gerekmektedir. Bu amaçla, FOPDT sistem transfer fonksiyon parametrelerinin belirlenmesi için Kaya ve Atherton (2001) tarafından önerilen röle geri beslemeli modelleme metodu kullanılmıştır. Bu modelleme metodu, ölçüm hatasının ve bozucuların olmadığı kabul edilirse, kesin kestirim sonuçları vermektedir. Denetleyicinin ve sistem transfer fonksiyon modelinin normalize edilmiş formu PI denetleyici için $(KK_c, KK_c(T/T_i))$ düzleminde sınırlı kararlılık bölgesinin oluşturulmasında, PID denetleyici için de $(KK_c(T_d/T), KK_c(T/T_i))$ düzleminde sınırlı kararlılık bölgesinin elde edilmesinde kullanılmıştır. Bu işlem, belirlenen normalize edilmiş zaman gecikmesi değeri, $\tau = \theta/T$, için yapılmaktadır. Burada θ ve T , sırasıyla, FOPDT modelin zaman gecikmesini ve zaman sabitini ifade etmektedir. Bu sayede, sistem transfer fonksiyonunun her değişmesinde sınırlı kararlılık bölgesinin yeniden oluşturulmasına gerek kalmamaktadır. Dolayısıyla, kontrol sistemlerinin kararlılığı için tüm PI ve PID denetleyici parametre değerlerinin hesaplanması kolaylaşmaktadır.

PI Denetleyici Tasarımı

Bu bölümde, Tan ve ark. (2003) ve Tan (2005) tarafından kullanılan metot adapte edilerek bir sistemin kararlılığı için tüm PI denetleyici parametre değerlerinin elde edilmesi açıklanmıştır. Şekil 1'de SGSC (sınırlı-giriş sınırlı-çıkış) bir kontrol sistemi gösterilmiştir.



Şekil 1. SGSC kontrol sistemi

Şekil 1'de $C(s)$ ve $G(s)$, sırasıyla, denetleyici ve sistem transfer fonksiyonlarını ifade etmektedir. İdeal PI denetleyici için transfer fonksiyonu

$$C(s) = K_c \left(1 + \frac{1}{T_i s} \right) \quad (1)$$

ve sistem transfer fonksiyonunun FOPDT modeli

$$G(s) = \frac{K e^{-\theta s}}{T_s s + 1} \quad (2)$$

ile verilmektedir. Denklem (1) ve denklem (2) için $T_s = \bar{s}$ dönüşümü kullanılarak aşağıdaki normalize edilmiş denetleyici ve sistem transfer fonksiyonları elde edilebilir:

$$C(\bar{s}) = K_c \left(1 + \frac{T}{T_i \bar{s}} \right) \quad (3)$$

$$G(\bar{s}) = \frac{K e^{-\frac{\theta}{T} \bar{s}}}{\bar{s} + 1} = \frac{K e^{-\tau \bar{s}}}{\bar{s} + 1} \quad (4)$$

Burada amaç Şekil 1'deki kontrol sisteminin kararlılığı için denklem (1)'deki denetleyici parametre değerlerini hesaplamaktır. Sistemin

kapalı çevrim karakteristik denklemi $1 + C(\bar{s})G(\bar{s})$ ile verilir. Denklem (3) ve denklem (4)'de normalize edilmiş denetleyici ve FOPDT model transfer fonksiyonları, sırasıyla $C(\bar{s})$ ve $G(\bar{s})$, karakteristik denklemde yerine yazılarak aşağıdaki denklem elde edilir:

$$\Delta(\bar{s}) = K K_c T_i \bar{s} e^{-\tau \bar{s}} + K K_c T e^{-\tau \bar{s}} + T_i \bar{s}^2 + T_i \bar{s}. \quad (5)$$

Denklem (2)'de verilen FOPDT model transfer fonksiyonu için pay ve payda polinomlarının tek ve çift kısımları ayrıştırılıp $\bar{s} = j\omega$ dönüşümü uygulanırsa aşağıdaki denklem elde edilir:

$$G(j\omega) = \frac{N_c(-\omega^2) + j\omega N_o(-\omega^2)}{D_c(-\omega^2) + j\omega D_o(-\omega^2)}. \quad (6)$$

Bundan böyle, ω üzerindeki çizgi karmaşaya yol açmamak için yazılmayacaktır. Böylece karakteristik denklem aşağıdaki şekilde yazılabilir:

$$\begin{aligned} \Delta(j\omega) &= j\omega K K_c T_i \cos(\omega\tau) \\ &\quad + \omega K K_c T_i \sin(\omega\tau) + K K_c T \cos(\omega\tau) \\ &\quad - j K K_c T \sin(\omega\tau) - \omega^2 T_i + j\omega T_i \\ &= R_\Delta + jI_\Delta = 0. \end{aligned} \quad (7)$$

Karakteristik denklemin reel ve sanal kısımları sıfıra eşitlenerek aşağıdaki denklemler elde edilebilir:

$$K K_c [\omega \sin(\omega\tau)] + \frac{K K_c T}{T_i} [\cos(\omega\tau)] = \omega^2 \quad (8)$$

$$K K_c [\omega \cos(\omega\tau)] + \frac{K K_c T}{T_i} [-\sin(\omega\tau)] = -\omega. \quad (9)$$

Aşağıdaki denklemlerde verilen eşitlikleri tanımlayalım:

$$\begin{aligned} Q(\omega) &= \omega \sin(\omega\tau), \\ R(\omega) &= \cos(\omega\tau), \\ X(\omega) &= \omega^2 \end{aligned} \quad (10)$$

ve

$$\begin{aligned} S(\omega) &= \omega \cos(\omega\tau), \\ U(\omega) &= -\sin(\omega\tau), \\ Y(\omega) &= -\omega. \end{aligned} \quad (11)$$

Buna göre, denklem (8) ve denklem (9) aşağıdaki gibi yeniden yazılabilir:

$$\begin{aligned} KK_c Q(\omega) + KK_c \frac{T}{T_i} R(\omega) &= X(\omega), \\ KK_c S(\omega) + KK_c \frac{T}{T_i} U(\omega) &= Y(\omega). \end{aligned} \quad (12)$$

Denklem (12) çözülerek,

$$KK_c = \frac{X(\omega)U(\omega) - Y(\omega)R(\omega)}{Q(\omega)U(\omega) - R(\omega)S(\omega)} \quad (13)$$

ve

$$KK_c \frac{T}{T_i} = \frac{Y(\omega)Q(\omega) - X(\omega)S(\omega)}{Q(\omega)U(\omega) - R(\omega)S(\omega)} \quad (14)$$

denklemleri elde edilir. Denklem (10) ve denklem (11), denklem (13) ve denklem (14)'te yerine yazılarak aşağıdaki eşitliklere ulaşılabilir:

$$KK_c = \omega \sin(\omega\tau) - \cos(\omega\tau), \quad (15)$$

$$KK_c \frac{T}{T_i} = \omega \sin(\omega\tau) + \omega^2 \cos(\omega\tau). \quad (16)$$

Denklem (15) ve denklem (16) kullanılarak belirlenen standartlaştırılmış zaman gecikmesi değeri τ için $(KK_c, KK_c(T/T_i))$ düzleminde sınırlı kararlılık bölgesi çizilebilir. Bu iki denklemin sağladığı avantaj sistem transfer fonksiyonunun her değişmesi ile sınırlı kararlılık bölgesinin yeniden çizilmesi gerekliliğini ortadan kaldırmasıdır. Eğer gerçek sistem transfer fonksiyonu, FOPDT model transfer fonksiyonu ile tam olarak eşleşirse Kaya ve Atherton (2001) tarafından önerilen modelleme metodu ile kesin parametre değerleri elde edilecektir. Dolayısıyla, elde edilen modele

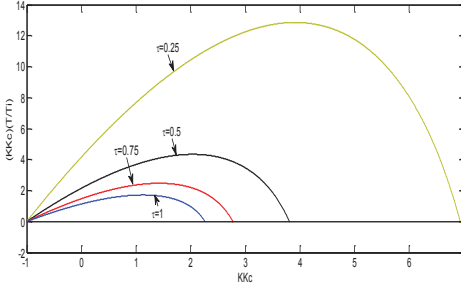
dayalı olarak çizilen sınırlı kararlılık bölgesi de hata içermeyecektir. Ancak, gerçek sistem transfer fonksiyonu yüksek mertebeden bir transfer fonksiyonu ise elde edilen FOPDT model ile oluşturulan sınırlı kararlılık bölgesi kritik frekans değeri ω_c civarında ihmal edilebilir hatalar içerebilir. Fakat sonraki örneklerde de gösterileceği gibi bu durum kontrol sistemlerinin kararlılığı için tüm PI ve PID denetleyici parametre değerlerinin belirlenmesi için önemli bir probleme sebep olmamaktadır.

Denetleyici $\omega \in [0, \omega_c]$ frekans değerleri aralığında çalıştığı için sınırlı kararlılık bölgesinin bu aralıklarda çizilmesi yeterli olacaktır (Tan, 2005). Burada ω_c , sistem transfer fonksiyonunun Nyquist diyagramının negatif reel eksenle kesiştiği frekans değeridir ve açık çevrim transfer fonksiyonun fazının -180° 'ye eşitlenmesiyle ω_c hesaplanabilir:

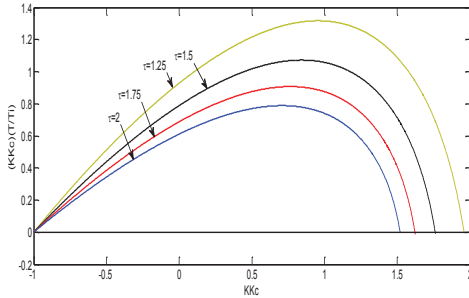
$$\tan^{-1}\left(\frac{\omega N_o}{N_e}\right) - \tan^{-1}\left(\frac{\omega D_o}{D_e}\right) - \omega\theta = -\pi \quad (17)$$

Denklem (15) ve (16) eşitlikleri FOPDT model ile modellenebilen herhangi bir sistem için genelleştirilmiş eşitliklerdir ve $(KK_c, KK_c(T/T_i))$ düzleminde sınırlı kararlılık bölgesinin elde edilmesinde kullanılabilir.

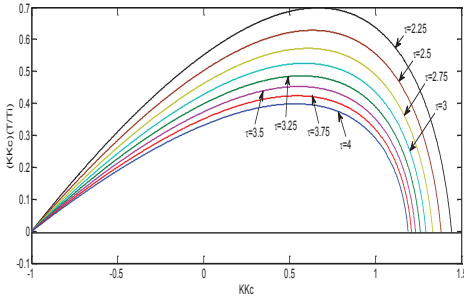
Şekil 2, Şekil 3 ve Şekil 4 normalize edilmiş zaman gecikmesinin $0.25 \leq \tau \leq 1$, $1.25 \leq \tau \leq 2$ ve $2.25 \leq \tau \leq 4$ aralıkları için sınırlı kararlılık bölgelerini göstermektedir. Bu şekiller, oldukça geniş normalize edilmiş zaman gecikmesi aralıkları için, tüm PI denetleyici parametre değerlerinin belirlenmesi için çözümler sunmaktadır. Sonraki örnekler metodun kullanılmasını göstermektedir.



Şekil 2. Standartlaştırılmış zaman gecikmesi aralığının $0.25 \leq \tau \leq 1$ olduğu değerler için kararlılık bölgeleri



Şekil 3. Standartlaştırılmış zaman gecikmesi aralığının $1.25 \leq \tau \leq 2$ olduğu değerler için kararlılık bölgeleri



Şekil 4. Standartlaştırılmış zaman gecikmesi aralığının $2.25 \leq \tau \leq 4$ olduğu değerler için kararlılık bölgeleri

Örnek 1

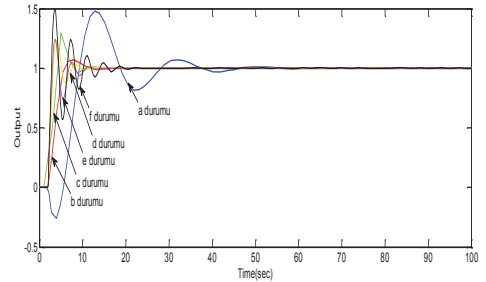
Transfer fonksiyonu $G(s) = e^{-s} / (s+1)$ olan bir sistemi göz önünde bulunduralım. Bu sistem için normalize edilmiş zaman gecikmesi değeri

$\tau = 1$ 'dir. Gerçek sistem transfer fonksiyonu tam olarak FOPDT model transfer fonksiyonu ile eşleştiği için, röle geri beslemeli modelleme metodu (Kaya ve Atherton, 2001) parametre değerlerini tam olarak vermektedir.

Şekil 2'deki sınırlı kararlılık bölgesi grafiğinde $\tau = 1$ ile verilen bölge söz konusu sistemin kararlılığı için tüm PI denetleyici parametre değerlerinin belirlenmesinde kullanılabilir. Tablo 1, kararlılık bölgesi içerisinde seçilen bazı noktalardan alınan değerler için PI denetleyici parametre değerlerini göstermektedir. Şekil 5 ise belirlenmiş PI denetleyici parametreleri için sistemin birim basamak cevaplarını vermektedir. Şekilden, negatif denetleyici kazancının sistemin ters cevap vermesine yol açtığı görülmektedir.

Tablo 1. Örnek 1 için alınan bazı noktalarda hesaplanan denetleyici parametre değerleri

Durum	Seçilen noktalar		Hesaplanan denetleyici parametreleri	
	KK_c	$(KK_c)(T/T_i)$	K_c	T_i
a	-0.5	0.2	-0.5	-2.5
b	0.25	0.4	0.25	0.625
c	0.5	0.5	0.5	1
d	1	0.7	1	1.4285
e	1.25	0.6	1.25	2.0833
f	1.5	0.8	1.5	1.875



Şekil 5. Örnek 1'de belirlenen PI denetleyici parametreleri için birim basamak cevapları

Örnek 2

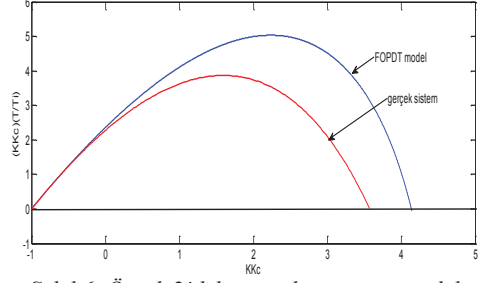
Bu örnekte yüksek mertebeden bir sistem transfer fonksiyonu olan $G(s) = 1 / (5s+1)(4s+1)(3s+1)(2s+1)(s+1)$ ele

alınmaktadır. Kaya ve Atherton (2001) tarafından önerilen röle geri beslemeli modelleme metodu kullanılarak, bu transfer fonksiyonunun FOPDT modeli $G_m(s) = e^{-6.8710s} / (15.1917s + 1)$ olarak elde edilebilir. Model sistem transfer fonksiyonu için normalize edilmiş zaman gecikmesi $\tau = 0.4523$ ile verilmektedir.

Sistemin kararlılığı için tüm PI denetleyici parametrelerinin belirlenmesinden önce, gerçek sistem transfer fonksiyonunun sınırlı kararlılık bölgesi ile hesaplanan model transfer fonksiyonunun sınırlı kararlılık bölgesinin benzerliğini göstermek uygun olacaktır. Şekil 6'da bu benzerlik gösterilmektedir. Görüldüğü üzere düşük frekans değerleri için oldukça yeterli bir eşleşme vardır. Kritik frekans değeri civarında ise eşleşme yetersiz gözükmektedir. Dolayısıyla, gerçek sistem transfer fonksiyonu yüksek mertebeden bir transfer fonksiyonu ise kararlılık bölgesinde seçilen noktalara dikkat etmek gerekmektedir. Bu durum için PI denetleyici parametre değerlerinin belirlenmesi için iki öneri verilecektir:

- 1) Bu noktalar kararlılık bölgesinin merkezine yakın seçilmelidir.
- 2) Geçerli normalize edilmiş zaman gecikmesi değeri yerine, normalize edilmiş zaman gecikmesinin bir önceki daha geniş değeri için oluşturulmuş bölge kullanılmalıdır.

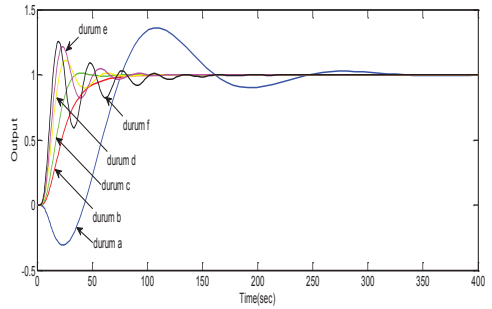
Örneğin, geçerli durum için normalize edilmiş zaman gecikmesi $\tau = 0.4523$ ile verilmektedir. Bu durumda, kapalı çevrim kontrol sisteminin kararsızlığına sebep olmamak için, Şekil 2'de normalize edilmiş zaman gecikmesi $\tau = 0.75$ 'e ait olan sınırlı kararlılık bölgesi kullanılmalıdır. $\tau = 0.75$ için oluşturulan sınırlı kararlılık bölgesi kullanılarak elde edilen PI denetleyici parametre değerleri Tablo 2'de verilmiştir. Şekil 7'de ise belirlen PI denetleyici parametreleri için birim basamak cevapları verilmiştir.



Şekil 6. Örnek 2'deki gerçek sistem ve model transfer fonksiyonları için kararlılık bölgeleri

Tablo 2. Örnek 2 için alınan bazı noktalarda hesaplanan denetleyici parametre değerleri

Durum	Seçilen noktalar		Hesaplanan denetleyici parametreleri	
	KK_c	$(KK_c)(T/T_i)$	K_c	T_i
a	-0.5	0.3	-0.5	-25.3195
b	0.3	0.6	0.3	7.5958
c	0.5	0.9	0.5	8.4398
d	1	1.2	1	12.6597
e	1.3	1.4	1.3	14.1065
f	2	1	2	30.3834



Şekil 7. Örnek 2'de belirlenen PI denetleyici parametreleri için birim basamak cevapları

Örnek 3

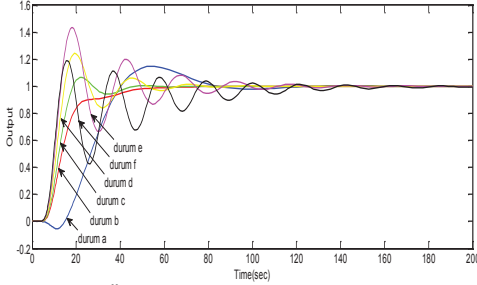
Bu örnekte yine yüksek mertebeden bir transfer fonksiyonu $G(s) = 1 / (s+1)^{10}$ ele alınmıştır. Röle geri beslemeli modelleme metodu kullanılarak (Kaya ve Atherton, 2001)

$G_m(s) = e^{-6.8899s} / (4.5642s + 1)$ FOPDT modeli elde edilebilir. Sistemin normalize edilmiş zaman gecikmesi $\tau = 1.5096$ ile verilmektedir.

2. örnekte önerilen ilkeler doğrultusunda normalize edilmiş zaman gecikmesi, geçerli normalize edilmiş zaman gecikmesinin bir önceki daha geniş değeri olan $\tau=1.75$ için oluşturulmuş sınırlı kararlılık bölgesi kullanılarak PI denetleyici parametre değerleri hesaplanabilir. Bu bölge Şekil 3'te gösterilmiştir. $\tau=1.75$ için oluşturulan sınırlı kararlılık bölgesi kullanılarak elde edilen PI denetleyici parametre değerleri Tablo 3'te verilmektedir. Şekil 8 ise belirlenen PI denetleyici parametreleri için birim basamak cevaplarını göstermektedir.

Tablo 3. Örnek 3 için alınan bazı noktalarda hesaplanan denetleyici parametre değerleri

Durum	Seçilen noktalar		Hesaplanan denetleyici parametreleri	
	KK_c	$(KK_c)(T/T_i)$	K_c	T_i
A	-0.2	0.2	-0.2	-4.5642
B	0.4	0.3	0.3	6.0856
C	0.5	0.4	0.5	5.7052
D	0.7	0.5	0.7	6.3898
E	0.9	0.6	0.9	6.8463
f	1.2	0.25	1.2	21.9081



Şekil 8. Örnek 3'de belirlenen PI denetleyici parametreleri için birim basamak cevapları

PID Denetleyici Tasarımı

İdeal PID denetleyici formu aşağıda verilmiştir:

$$C(s) = K_c \left(1 + \frac{1}{T_i s} + T_d s \right) \quad (18)$$

PI denetleyici tasarımı bölümünde kullanılan prosedürler takip edilerek, PID denetleyiciler için aşağıdaki eşitlikler elde edilebilir:

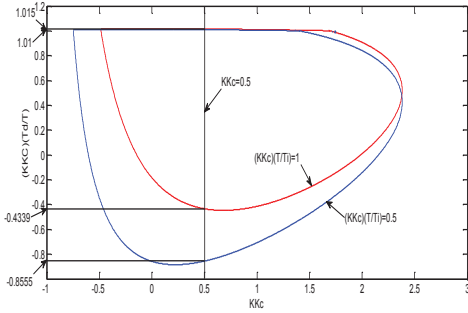
$$KK_c = \omega \sin(\omega\tau) - \cos(\omega\tau) \quad (19)$$

$$KK_c \frac{T}{T_i} = \omega \sin(\omega\tau) + \omega^2 \cos(\omega\tau) + \omega^2 KK_c \frac{T_d}{T} \quad (20)$$

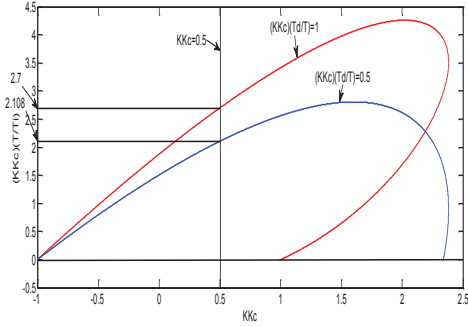
$$KK_c \frac{T_d}{T} = -\omega^{-1} \sin(\omega\tau) - \cos(\omega\tau) + \omega^{-2} KK_c \frac{T}{T_i} \quad (21)$$

Şekil 9'da $(KK_c, KK_c(T_d/T))$ düzleminde denklem (19) ve denklem (20) kullanılarak sabit $KK_c(T/T_i)$ değerleri için standartlaştırılmış zaman gecikmesinin $\tau=1$ olduğu sınırlı kararlılık bölgeleri çizilmiştir. Şekil 10'da $(KK_c, KK_c(T/T_i))$ düzleminde denklem (19) ve denklem (21) kullanılarak sabit $KK_c(T_d/T)$ değerleri için normalize edilmiş zaman gecikmesinin $\tau=1$ olduğu sınırlı kararlılık bölgeleri çizilmiştir. Şekil 11'de, Tan (2005) veya Tan ve arkadaşları (2006) tarafından detayları verilen yöntem takip edilerek, $(KK_c, KK_c(T_d/T))$ ve $(KK_c, KK_c(T/T_i))$ düzlemlerinde oluşturulan sınırlı kararlılık bölgeleri kullanılarak sabit bir KK_c değeri için $(KK_c(T/T_i), KK_c(T_d/T))$ düzleminde sınırlı kararlılık bölgesi çizilmiştir.

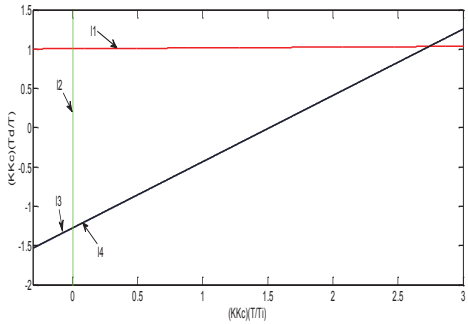
Kontrol sistemlerinin kararlılığı için tüm PID denetleyici parametre değerleri hesaplanırken ilk olarak bir denetleyici kazancı belirlenir. Daha sonra PID denetleyicilerin diğer iki parametresi T_i ve T_d hesaplanır. Genelleştirilmiş PID denetleyici tasarımı için $(KK_c(T/T_i), KK_c(T_d/T))$ düzleminde farklı normalize edilmiş zaman gecikmesi değerleri için sınırlı kararlılık bölgelerinin çizilmesi gereklidir. Bu sebeple Şekil 12'de standartlaştırılmış zaman gecikmesinin $\tau=0.5, 1, 1.5$ ve 2 değerleri için sınırlı kararlılık bölgeleri verilmiştir. Gerekirse farklı standartlaştırılmış zaman gecikmesi değerleri için de sınırlı kararlılık bölgeleri çizilebilir. Böylece yaklaşım daha da fazla geliştirilebilir.



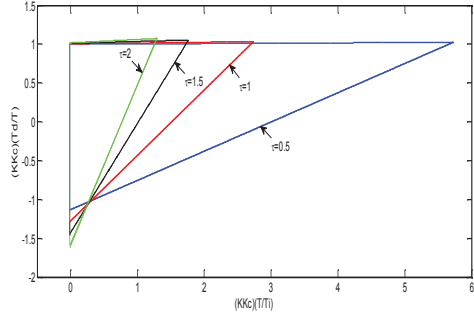
Şekil 9. Sabit bir $KK_c(T/T_i)$ değeri için $(KK_c, KK_c(T_d/T))$ düzleminde kararlılık bölgesi



Şekil 10. Sabit bir $KK_c(T_d/T)$ değeri için $(KK_c, KK_c(T/T_i))$ düzleminde kararlılık bölgesi



Şekil 11. $\tau=1$ ve $KK_c=0.5$ için $(KK_c(T/T_i), KK_c(T_d/T))$ düzleminde kararlılık bölgesi



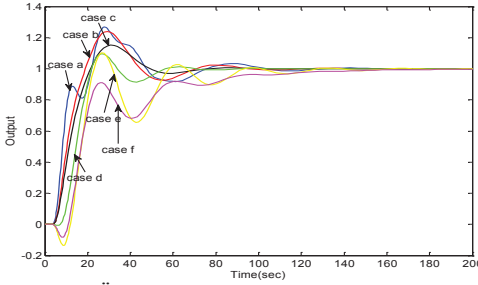
Şekil 12. Farklı standartlaştırılmış zaman gecikmesi değerleri ve $KK_c=0.5$ için $(KK_c(T/T_i), KK_c(T_d/T))$ düzleminde kararlılık bölgeleri

Örnek 4

Transfer fonksiyonu $G(s) = e^{-2s} / (2s+1)^5$ olan sistemi göz önünde bulunduralım. Bu sistem transfer fonksiyonunun FOPDT modeli $G_m(s) = e^{-7.42s} / (7.07s+1)$ olarak elde edilebilir (Kaya ve Atherton, 2001). Model sistem transfer fonksiyonu için standartlaştırılmış zaman gecikmesi $\tau=1.05$ 'tir. Gerçek sistemin kararlılık bölgesi FOPDT modelin kararlılık bölgesinden daha geniş olacaktır. Örnek 2'de önerilen ilkeler doğrultusunda sistemin kararlılığı için tüm PID denetleyici parametre değerlerini elde etmek için normalize edilmiş zaman gecikmesinin $\tau=1.5$ olduğu Şekil 12'deki sınırlı kararlılık bölgesi kullanılabilir. Elde edilen sınırlı kararlılık bölgeleri KK_c 'nin 0.5 olduğu değer içindir. Gerekirse farklı KK_c değerleri için benzer şekilde sınırlı kararlılık bölgeleri çizilebilir. Tablo 4'te şekil 12'deki normalize edilmiş zaman gecikmesi $\tau=1.5$ olan sınırlı kararlılık bölgesi kullanılarak belirlenen PID denetleyicinin diğer iki parametre değerleri verilmiştir. Şekil 13 belirlenen PID denetleyici parametreleri için birim basamak cevaplarını göstermektedir.

Tablo 4. Örnek 4 için alınan bazı noktalarda hesaplanan denetleyici parametre değerleri

Durum	Seçilen noktalar		Hesaplanan denetleyici parametreleri	
	$(KK_c)(T / T_i)$	$(KK_c)(T_d / T)$	T_i	T_d
a	1.2	0.8	2.9463	11.312
b	1	0.4	3.5360	5.656
c	0.8	0.3	4.4208	4.242
d	0.5	-0.1	7.0721	-1.414
e	0.3	-0.4	11.7924	-5.656
f	0.25	-0.3	14.1643	-4.242



Şekil 13. Örnek 4'de belirlenen PID denetleyici parametreleri için birim basamak cevapları

Sonuç

Bu çalışmada kontrol sistemlerinin kararlılığı için tüm PI ve PID denetleyici parametrelerinin belirlenmesi için genelleştirilmiş bir yaklaşım önerilmektedir. Eğer gerçek ve model sistem transfer fonksiyonları tam olarak eşleşirse oluşturulmuş sınırlı kararlılık bölgeleri de tam sonuç verir. Gerçek sistem transfer fonksiyonu yüksek mertebeden bir transfer fonksiyonu ise kararlılık bölgesinde seçilen noktalara dikkat etmek gerekir. Bu sebeple elde edilen modelin normalize edilmiş zaman gecikmesi değeri yerine normalize edilmiş zaman gecikmesinin bir önceki daha geniş değeri için oluşturulmuş bölge kullanılarak denetleyici parametre değerlerinin belirlenmesinde oluşabilecek hataların önüne geçilebilir. Sunulan yaklaşım sistem transfer fonksiyonunun her değişiminde

sınırlı kararlılık bölgesinin yeniden çizilme gerekliliğini ortadan kaldırmaktadır.

Kaynaklar

- Aström, K.J. ve Hagglund, T., (2001). The future of PID control, *Control Engineering Practice*, 9, 1163-1175.
- Åström, K.J. ve Hägglund, T., (1984). Automatic tuning of simple regulators with specifications on phase and amplitude margins, *Automatica*, 20, 645-651.
- Cohen, G.H. ve Coon, G.A., (1953). Theoretical considerations of retarded control, *Transactions of ASME*, 75, 827-834.
- Huang, Y.J. ve Wang, Y.J., (2000). Robust PID tuning strategy for uncertain plants based on the Kharitonov theorem, *ISA Transactions*, 39, 419-431.
- Ho M.T., Datta A., ve Bhattacharyya S.P., (1996). A new approach to feedback stabilization, *Proceedings of the 35th CDC*, 4, 4643-4648.
- Ho M.T., Datta A., ve Bhattacharyya S.P., (1997a). A linear programming characterization of all stabilizing PID controllers, *Proceedings of American Control Conference*, 6, 3922-3928.
- Ho M.T., Datta A., ve Bhattacharyya S.P., (1997b). A new approach to feedback design Part I: Generalized interlacing and proportional control, Department of Electrical Engineering, Texas A&M University, College Station, TX, Tech. Report TAMU-ECE97-001-A.
- Ho M.T., Datta A., ve Bhattacharyya S.P., (1997c). A new approach to feedback design Part II: PI and PID controllers, Dept. of Electrical Eng., Texas A&M Univ., College Station, TX, Tech. Report TAMU-ECE97-001-B.
- Kaya, I. ve Atherton, D.P., (2001). Parameter estimation from relay autotuning with asymmetric limit cycle data, *Journal of Process Control*, 11, 429-439.
- Morari, M. ve Zafiriou, E., (1989). Robust process control, Englewood Cliffs: Prentice-Hall, 1989.
- Munro, N. ve Söylemez, M.T., (2000). Fast calculation of stabilizing PID controllers for uncertain parameter systems, *Proceedings of Symposium on Robust Control*, Prague.
- Shafiei, Z. ve Shenton, A. T., (1997). Frequency domain design of PID controllers for stable and unstable systems with time delay, *Automatica*, 33, 2223-2232.

- Smith, C.A. ve Corripio, A.B., (1997). Principles and Practice of Automatic Process Control, John Wiley & Sons, New York, 1997.
- Söylemez, M.T., Munro, N., ve Baki, H., (2003). Fast calculation of stabilizing PID controllers, *Automatica*, 39, 121-126.
- Tan, N., Kaya, I., ve Atherton, D.P., (2003). Computation of stabilizing PI and PID controllers, Proceedings of the IEEE International Conference on the Control Applications (CCA2003), Istanbul, Turkey, 2003.
- Tan, N., (2005). Computation of stabilizing PI and PID controllers for processes with time delay, *ISA Transactions*, 44, 213-223.
- Zhuang, M. ve Atherton, D.P., (1993). Automatic tuning of optimum PID controllers, *IEE Proceedings-D: Control Theory Applications*, 140, 216-224.
- Ziegler, J.G. ve Nichols, N.B., (1941). Optimum settings for automatic controllers, *Transactions of the ASME*, 64, 759-768.

PI and PID controller design based on generalized stability boundary locus

Extended abstract

The paper introduces a generalized approach to identify all stabilizing PI and PID controllers. For this purpose, a stable first order plus dead time (FOPDT) model is used to model higher order plant transfer functions. In order to estimate the process transfer function parameters, relay feedback identification method given by Kaya and Atherton (2001) is used. The identification method, assuming no measurement errors and disturbances, results in exact estimations. After obtaining the plant transfer function model, normalized form of the process transfer function model and controller is used to plot stability boundary locus in $(KK_c, KK_c(T/T_i))$ plane for the PI controller and $(KK_c(T_d/T), KK_c(T/T_i))$ plane for the PID controller for a certain value of normalized dead time, $\tau = \theta/T$, where θ and T are, respectively, the time delay and time constant of the FOPDT model. By doing so, the need to compute the stability boundary locus for different plant transfer functions has been removed.

If the actual and the model transfer functions match exactly, then the proposed approach will give exact solutions. However, in the case of a mismatch between the actual and the model transfer functions, the approach will result in approximate solutions, especially for the frequencies near the critical frequency. Therefore, if the actual plant transfer function is a higher order one, then, one must pay attention with the points selected in the stability region. Here two suggestions are provided in order to ensure a stable closed loop response while selecting the points to be used in determining PI and PID controller parameters: 1) The points towards the centre of the stability region must be selected. 2) The stability region that corresponds to a previous larger normalized dead time than the current normalized dead time should be used.

The proposed approach can be extended to PID controllers as well. For the all stabilizing PID controller design the following procedure can be used. In the controller design, it is more usual to assume a controller gain and then to calculate the remaining other two tuning parameters, namely, T_i

and T_d . Stability region in the $(KK_c(T/T_i), KK_c(T_d/T))$ plane for a fixed value of KK_c can be obtained by using the stability regions obtained in $(KK_c, KK_c(T_d/T))$ and $(KK_c, KK_c(T/T_i))$ planes. Once the above cited stability boundary locus are obtained, plotting stability boundary locus in the $(KK_c(T/T_i), KK_c(T_d/T))$ plane for different values of normalized dead time ratios can be carried out.

The proposed approach brings the advantage of not requiring to plot the stability boundary locus each time as the process transfer function changes, which is the case for the so far reported studies in the literature. Simulation examples are provided to illustrate the usefulness of the proposed approach.

Keywords: Stabilization, PI control, PID control, transfer function, time delay, modeling