

Atıf İçin: Hataş, H. (2025). Tek Kaynaktan 27 Seviye Üreten Çok Girişli Transformatör Tabanlı Evirici Tasarımı ve Kontrolü. *İğdır Üniversitesi Fen Bilimleri Enstitüsü Dergisi*, 15(3), 861-871.

To Cite: Hataş, H. (2025). Design and Control of Multi-Input Transformer Based Inverter Producing 27 Levels from a Single Source. *Journal of the Institute of Science and Technology*, 15(3), 861-871.

Tek Kaynaktan 27 Seviye Üreten Çok Girişli Transformatör Tabanlı Evirici Tasarımı ve Kontrolü

Hasan HATAŞ*

Öne Çıkanlar:

- Yüksek frekans bağlantısı ile tek kaynak kullanımı
- Çok girişli transformatör tasarımı
- Optimizasyon Yöntemi ile Düşük THB

Anahtar Kelimeler:

- Yüksek Frekans Bağlantısı
- Çok Seviyeli Evirici
- Evirici
- Çok Girişli Transformatör

ÖZET:

Çok seviyeli eviricilerde (ÇSE) çoklu DA bara gerilimlerine duyulan ihtiyaç, sistemin maliyetini ve karmaşıklığını artırmaktadır. Bu soruna yönelik bir çözüm yolu, Yüksek Frekans Bağlantısı (YFB) kullanılarak gerilimlerin izole olarak sisteme dahil edilmesidir. YFB'nin alışlagelmiş kullanım şeklinde, kare dalga sinyali bir H-köprüsü tarafından üretilir. Bu çalışmada ise, YFB öncesinde kullanılan H-köprü iki tane kullanarak transformatör 3 birincil sargılı ayarlanmıştır. Böylece YFB'den elde edilen voltaj çeşitlendirilerek, 7 seviye üretebilen PUC devresinden 27 seviye çıkış alınmıştır. Ayrıca evirici gerilim THB'sinin minimum olması için transformatör sargı sayıları guguk kuşu optimizasyon algoritması kullanılmıştır. Önerilen 27 seviyeli topoloji, bir endüktif filtre kullanılarak farklı frekans ve genlik değerlerindeki çıkışlarla test edilmek suretiyle doğrulanmıştır. Simülasyon bulguları, önerilen topolojideki çok girişli transformatörün yenilikçi ve rekabetçi diğer ÇSE devrelerine uygulanabilirliğini göstermektedir.

Design and Control of a Multi-Input Transformer-Based Inverter Producing 27 Levels from a Single Source

Highlights:

- Use of Single Source with High-Frequency Link
- Multi-Input Transformer Design
- Low THD with Optimization Method

Keywords:

- High-Frequency Link
- Multi-Level Inverter
- Inverter
- Multi-Input Transformer

ABSTRACT:

The need for multiple DC bus voltages in multi-level inverters (MLIs) increases the cost and complexity of the system. A solution to this problem is to include the voltages in the system in isolation by using High Frequency Link (HFL). In the conventional usage of HFL, the square wave signal is generated by an H-bridge. In this study, the transformer is set to 3 primary windings by using two H-bridges used before HFL. Thus, the voltage obtained from HFL is diversified and 27 level output is obtained from the PUC circuit that can produce 7 levels. In addition, the cuckoo optimization algorithm is used for the transformer winding numbers to minimize the inverter voltage THD. The proposed 27-level topology is verified by testing it with outputs at different frequencies and amplitudes using an inductive filter. Simulation findings show that the multi-input transformer in the proposed topology can be applied to other innovative and competitive MLI circuits.

GİRİŞ

Çok Seviyeli İnvertörler (ÇSE'ler), çıkışlarında sinüzoidal bir gerilim dalga formu meydana getiren yapılardır ve bu, belirli açılarda devreye alınan DA bara gerilimleri ile mümkün olmaktadır. ÇSE'ler, endüstriyel ekipmanlarda makine tahrikleri, esnek AA iletim sistemi cihazları, statik senkron kompensatörler ve yenilenebilir enerji kaynakları gibi alanlarda yaygın olarak kullanılır ve sürekli geliştirilmektedir (Memis ve Karakılıç, 2025). ÇSE'ler, düşük toplam harmonik bozulma (THB), düşük elektromanyetik girişim, anahtarlar üzerindeki düşük voltaj stresi gibi avantajlarla iki seviyeli eviricilere kıyasla öne çıkar. Bu topolojiler, anahtarlar üzerindeki yüksek voltaj stresi sorununu çözmek ve anahtarlar ile devre cihazları gibi bileşenlerin sayısını azaltmak amacıyla geliştirilmiştir (Karakılıç, 2025). Yüksek gerilim uygulamalarında anahtarlama kayıpları önemli bir zorluktur. Bu nedenle, yüksek gerilimler ve özellikle güç üretimi ve iletimi için modüler çok seviyeli dönüştürücüler (MMC'ler) tasarlanmıştır. MMC'lerde çıkış gerilim seviyeleri kolayca genişletilebilse de, DA bağlantısında çok sayıda kapasitör bulunması voltaj dengesizliğine neden olabilir. Ayrıca, çok sayıda anahtarın kullanımı, yüksek iletim kayıplarına yol açarak MMC topolojisinin bir diğer dezavantajını oluşturur (Chen vd., 2024).

1970'lerde ve 1980'lerde önerilen ilk MLI topolojisi, kademeli H köprüsü (CHB) idi. CHB, orta ve yüksek gerilim uygulamaları için uygun olmakla birlikte, çok sayıda anahtar ve DA kaynağı gerektirir. Bu durum, CHB'deki anahtarlama kayıplarını önemli ölçüde artırır (Yarlagadda ve Verma, 2022). İkinci ÇSE topolojisi olan nötr nokta sıkıştırılmalı topoloji (NPC), DA bağlantısında çok sayıda anahtar ve kapasitör kullanımı nedeniyle kapasitör voltaj dengesinde sorunlar yaşar ve yüksek anahtarlama kayıplarına sahiptir (Li vd., 2012). Üçüncü ÇSE topolojisi olan uçar kapasitör (FC), kapasitör voltaj dengesi sorununu çözmek amacıyla geliştirilmiştir (Venkataramanaiah vd., 2017). Yarı iletken kayıplarını azaltmak için aktif nötr nokta sıkıştırılmalı tabanlı topolojiler önerilmiştir. Bu topolojilerde, çıkış voltaj seviyelerinin sayısı arttıkça, anahtar ve kapasitör sayısı da artar (Modeer vd., 2020). Bu durum, kapasitörlerin voltaj dengesini bozabilir ve yüksek anahtar sayısı nedeniyle anahtarlama kayıplarını artırabilir (Murshid vd., 2022).

MLI'lerde anahtarlardaki THB ve gerilim stresini azaltmak için uygun sayıda DA kaynağı ve DA kaynak değeri kullanmak büyük önem taşır. Kaynak kullanımı dengeli güç için simetrik ya da daha az kullanmak için asimetrik olabilir. CHB topolojileri, her H köprüsü için izole edilmiş bir DA kaynağı gerektirir. Çıkış seviyelerinin sayısını artırmak ve THB değerini düşürmek için anahtar ve DA kaynak sayısının artırılması gerekir (Mahto vd., 2024). Çoklu kaynakların mevcudiyeti, şarj süreçlerinde mühim zorluklar teşkil etmektedir. Gereksinim duyulan DA bara gerilimlerinin dolaylı yoldan tek bir kaynaktan üretilmesi, önemli bir avantaj olarak öne çıkar. Fakat, mobil uygulamaların şarj pratikliği göz önüne alındığında, tek bir DA kaynağının kullanılması zaruri bir hal almaktadır. Bu nedenlerden ötürü, YFB gibi tek bir DA kaynağına dayanan ÇSE topolojilerinin ehemmiyeti artış göstermiştir. YFB, tek bir DA kaynağından çok sayıda kaynak elde etmek için mükemmel bir çözüm alternatifi sunmaktadır (Pereda ve Dixon, 2011).

YFB kullanılan topolojilerde, ana güç kaynağı da sisteme entegre edilerek transformatör sisteminin güç gereksinimleri azaltılır (Aktar, 2025). (Hatas ve Almali, 2023a)'de, bir baypas diyot devresi bir H köprüsü ile evrildikten sonra, birim bara gerilimleri başka bir tam köprü devresi vasıtasıyla toplanarak çıkışa aktarılmaktadır. Ek olarak, DA baralar için transformatör girişinde de bir tam köprü devresi kullanılmaktadır. Önerilen bu devrede, 14 adet anahtar, 10 adet diyot ve bir adet transformatör ile 21 seviyeli bir çıkış elde edilebilmektedir (Karakılıç vd., 2023). (Samuel Carvallho Silva Junior vd., 2022)'te, 7 seviyeli çıkış üretebilen iki adet PUC devresi asimetrik bir şekilde

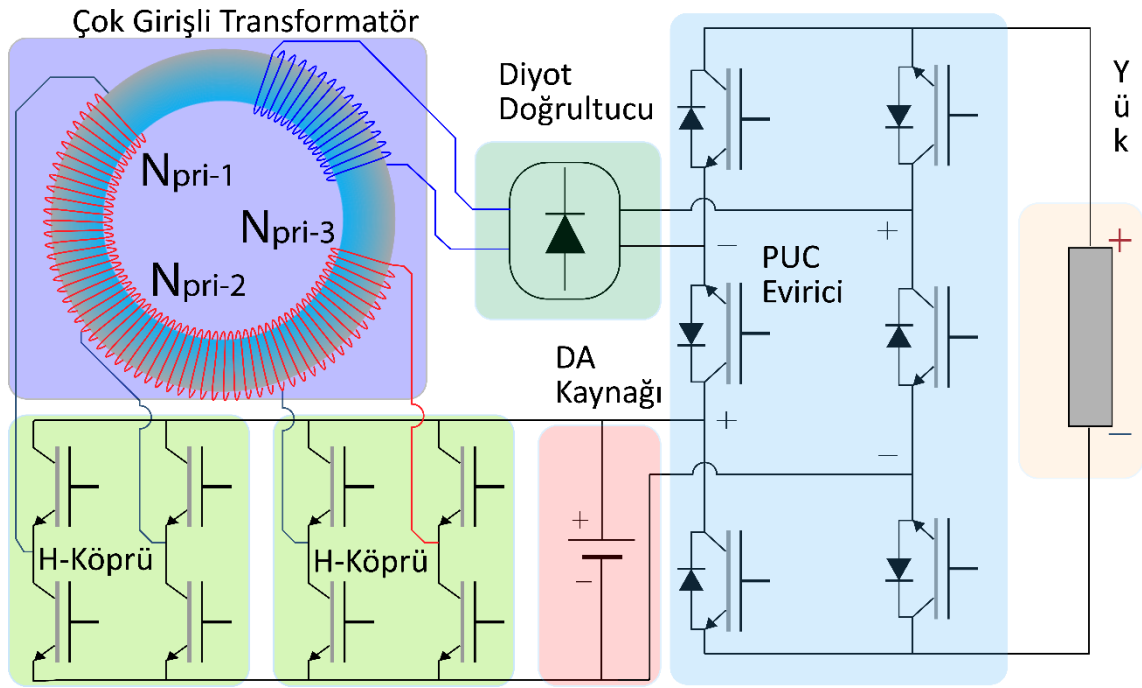
birleştirilerek 49 seviyeye ulaşılmıştır. Toplamda 16 adet anahtar, 12 adet diyot ve 1 adet transformatör kullanılmıştır. (Samuel C.S. Junior vd., 2021)'te, baralardan bir tanesi kapasitör aracılığıyla elde edilmiştir. Bara kapasitörle oluşturulduğu için, bu PUC devresi 5 seviye çıkış sağlayabilmektedir. Bu düzenekle, 16 adet anahtar, 8 adet diyot, 1 adet transformatör ve 1 adet kondansatör kullanılarak 35 seviyeli çıkış elde edilmiştir. (Hatas ve Almali, 2023a)'te, baypas diyot devresinin 3 kademeli gerilimleri tek bir kaynaktan temin edilmektedir. 31 seviyeli bir çıkış elde etmek için toplam 12 adet anahtar, 8 adet diyot ve 1 adet transformatör kullanılmıştır. (Hatas ve Almali, 2023b)'de YFB uygulamaları için yeni bir devre tasarlanmış ve 35 seviyeli bir çıkış elde edilmiştir. Bahsedilen çalışmaların tümünde, bir H-köprü devresi kare dalga sinyali üretmiş ve lüzumlu sayıdaki sekonder sargıdan, sarım oranına bağlı olarak doğrultularak sadece bir adet DA gerilim barası meydana getirilmiştir. Yapılan tetkikler neticesinde, transformatöre birden fazla primer sargı eklenerek çıkıştaki sekonder gerilimlerin katlanabileceği anlaşılmıştır.

Bu makalede geleneksel olarak tek kullanılan primer sargısı 3 adet birbirine bağlı olarak kullanılmış ve böylece sekonderde farklı gerilimler elde edilmiştir. YFB bağlantısı için kullanılan H-köprü sayısı bu makalede 2'ye yükseltilmiş ve sekonder gerilimi çeşitlendirilmiştir. Bu sayede, transformatör çıkışındaki her bir ayrı DA barası, 6 farklı gerilim seviyesi ile çeşitlendirilmektedir. Netice itibarıyla, 1 H-köprüsü kullanılarak elde edilen tek tip DA gerilimi temin ederek, PUC devresi ile 7 seviye elde edilirken, aynı devre üzerinde yalnızca 1 H-köprü daha kullanılarak 27 seviye elde edilmesi mümkün kılınmaktadır. Önerilen topolojide diğer alışlagelmiş ÇSE'lerden farklı olarak çıkış seviyeleri maksimum seviye kaygısı nedeniyle eşit değildir. Primer sargı sayıları oranı seviye aralıklarını ve THB'yi belirlediği için bu çalışmada transformatörün sarım oranlarını belirleme sürecinde bir optimizasyon algoritması kullanılmıştır. Optimizasyon algoritması, THB değerinin en düşük seviyede olduğu sarım oranını bulmak için kullanılmaktadır.

Makalenin geri kalan bölümleri şu şekilde yapılandırılmıştır: Materyal ve Metot kısmı önerilen topolojinin işleyiş prensiplerini, çalışma modlarını, çıkış voltaj seviyelerinin sentezini, optimizasyon metodunu ve önerilen anahtarlama stratejilerini detaylı bir şekilde izah etmektedir. Bulgular ve Tartışma bölümü, simülasyon ve deneysel çalışma sonuçları gösterilmektedir. Son olarak, makale sonuç bölümü ile sonlandırılmıştır.

MATERYAL VE METOT

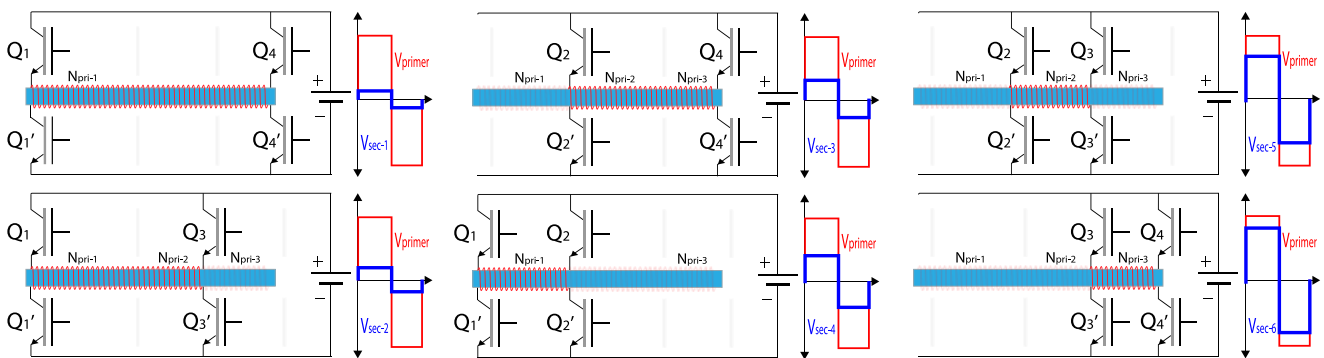
Çalışmanın temel konfigürasyonu Şekil 1'de şematik olarak sunulmaktadır. Transformatörün sarım oranları vasıtasıyla, tek bir DA güç kaynağından 6 farklı genlik değerine sahip kare dalga sinyalleri oluşturulmaktadır. Üretilen bu 6 farklı bara gerilimi, tam köprü doğrultucu devresi aracılığıyla doğrultularak, giriş gerilimi ile birlikte PUC devresine iletilmektedir. PUC devresi, diyot doğrultucu tarafından oluşturulan 6 ayrı gerilimi, ana kaynak ve referans sinyaline bağlı olarak işleyerek güç devresine aktarmaktadır.



Şekil 1. Önerilen topolojinin genel yapısı

Trafonun çalışma prensibi

Şekil 2, farklı genliklere sahip sinyallerin, çeşitli çalışma modlarına göre ortaya çıkan kare dalga şekillerini görselleştirmektedir. Transformator öncesinde kullanılan anahtarlarında ters akım diyotlarının bulunmaması gerekmektedir. Transformator çıkışında kare dalga formu elde edebilmek için, %50 görev çevrimine sahip ve birbirini tümleyen 2 sinyal çifti, yüksek taraf anahtarlarından herhangi ikisine uygulanmaktadır. Ek olarak, bu sinyallerin evrilmiş (ters fazlı) versiyonları, %50 görev çevrimine sahip olan yüksek taraf anahtarlarının hemen altındaki düşük taraf anahtarlarına uygulanmaktadır. En düşük genlik değerine sahip kare dalga şekli, Q_1 ve Q_4 anahtarlarının eş zamanlı tetiklenmesiyle üretilirken, en yüksek genlikli kare sinyal ise, Q_3 ve Q_4 sinyallerinin uygulanmasıyla meydana gelmektedir.



Şekil 2. Kullanılan transformatorün çalışma modları

Şekil 2'de gösterilen gerilimlerin genlik değerleri, transformatorün sarım oranlarına doğrudan bağlıdır.

$N_{pri}/N_{sec}=V_{pri}/V_{sec}$ formülü esas alınarak, transformatordeki çıkış genlik değerleri Çizelge 1'de verilmiştir.

Çizelge 1. Anahtarlama durumlarına göre transformatör çıkış gerilimleri

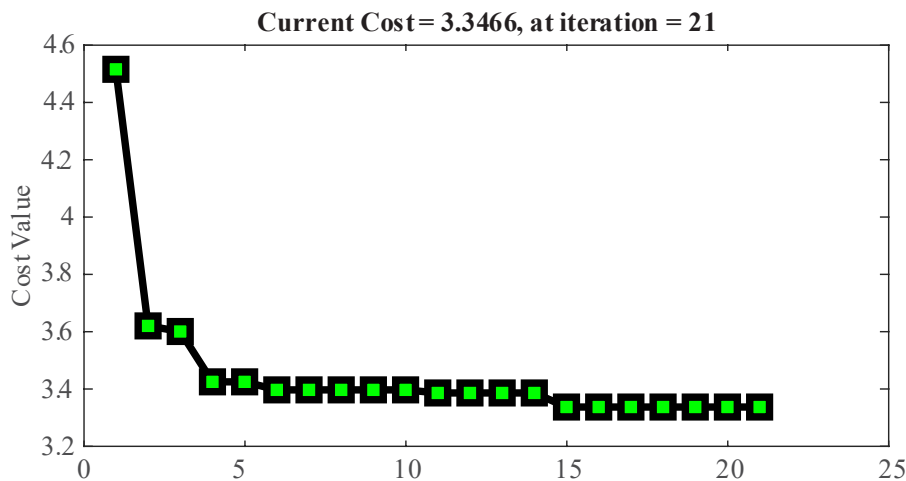
Transformatör Çıkış Gerilimi	Kullanılan Anahtarlar	Transformatör Sekonder Gerilim Hesabı
$V_{sec-1} = 15.2 \text{ V}$	Q_1, Q_1', Q_4, Q_4'	$N_{sec} \times V_{main} / (N_{pri-1} + N_{pri-2} + N_{pri-3})$
$V_{sec-2} = 20.7 \text{ V}$	Q_1, Q_1', Q_3, Q_3'	$N_{sec} \times V_{main} / (N_{pri-1} + N_{pri-2})$
$V_{sec-3} = 25.9 \text{ V}$	Q_2, Q_2', Q_4, Q_4'	$N_{sec} \times V_{main} / (N_{pri-2} + N_{pri-2})$
$V_{sec-4} = 37.1 \text{ V}$	Q_1, Q_1', Q_2, Q_2'	$N_{sec} \times V_{main} / (N_{pri-1})$
$V_{sec-5} = 47 \text{ V}$	Q_2, Q_2', Q_3, Q_3'	$N_{sec} \times V_{main} / (N_{pri-2})$
$V_{sec-6} = 57.7 \text{ V}$	Q_3, Q_3', Q_4, Q_4'	$N_{sec} \times V_{main} / (N_{pri-2})$

Burada bahsedilen sarım sayısı, V_{sec} gerilimlerinin eşit aralıklarla artış göstereceği şekilde optimize edilmelidir. Bu ideal durum her zaman mümkün olmadığından, seçilecek sarım sayıları, eviricinin çıkış gerilimi dalga formunu sinüzoidal ideale olabildiğince yakın bir şekilde ayarlayacak değerler olmalıdır. Bu optimizasyon görevini gerçekleştirmek için en uygun yaklaşımlardan birisi, bir optimizasyon algoritmasından yararlanmaktır.

Guguk Kuşu Optimizasyon Algoritması ile Sargı Sayısı

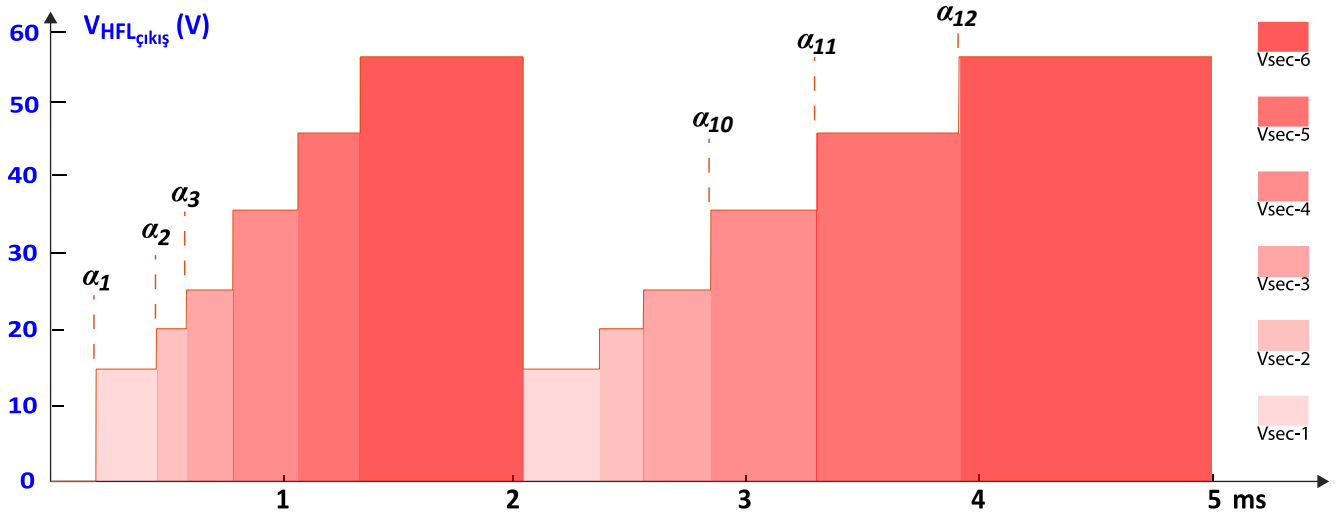
Guguk Kuşu Optimizasyon Algoritması'nda (COA), guguk kuşu popülasyonunun büyüklüğü başlangıç aşamasında tanımlanır ve yuva sahibi kuşlar, yumurtalarının bir kısmını diğer kuşların yuvalarına bırakma davranışı sergilerler. Ebeveyn kuş tarafından bırakılan ve ev sahibi kuşun yumurtalarına benzer özellikler taşıyan yumurtaların bir bölümü, hayatta kalma ve olgunlaşma olasılığına sahip olmaktadır. Habitatın popülasyon yoğunluğu, düzgün dağılımlı bir rastgele matris ile belirlenmektedir. COA, denge durumuna erişen guguk kuşu sayısı ve yalnızca daha fazla kaynağa erişimi olan bireyler varlıklarını sürdürmektedir. COA'da maliyet fonksiyonu maksimize edildiğinde, incelenen problemle ilgili parametrelere optimum düzeyde ulaşılması hedeflenmektedir.

COA metodolojisinde kullanılan temel parametreler N_{pri-1} , N_{pri-2} , N_{pri-3} ve N_{sec} sayılarıdır. Maliyet fonksiyonu olarak, evirici çıkış geriliminin THB değeri esas alınmaktadır. Optimizasyon algoritmasının işleyiş akışı Şekil 3'te diyagramatik olarak gösterilmiştir. Algoritma, 20 iterasyon boyunca çalıştırılmış ve 18. iterasyonun sonunda en düşük THB değerini sağlayan sargı sayıları elde edilmiştir.

**Şekil 3.** COA'nın maliyet fonksiyonu – iterasyon grafiği

Transformatör sekonder sargısında üretilen gerilimlerin, sarım sayısı ile doğru orantılı olmasını temin etmek amacıyla, çalışma frekansı ve sarım oranı, transformatörün kesit alanı ve manyetik akı yoğunluğu gibi tasarım parametrelerine göre dikkatlice seçilmelidir. Optimizasyon süreciyle elde edilen sargı sayısı oranları muhafaza edilerek, en düşük sarım sayısına sahip olan N_{pri-3} sargısı için gerekli hesaplamalar gerçekleştirilir. Optimizasyon algoritması tarafından bulunan sonuçlar orantılanır ve $N_{pri-1} = 38$, $N_{pri-2} = 30$, $N_{pri-3} = 24$ ve $N_{sec} = 20$ tur bulunur. Üretilen voltaj formlarının kare sinyaller

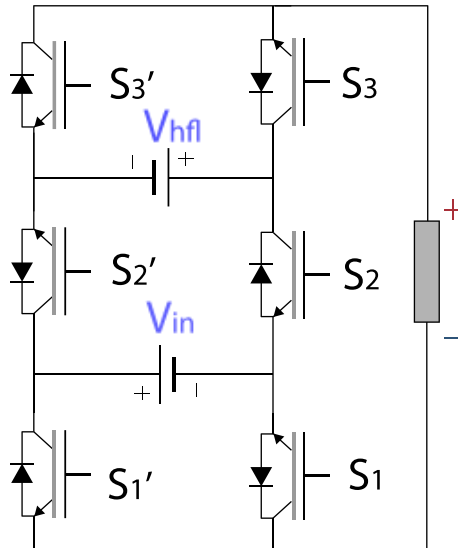
olması transformatörün doyuma ulaşmadığını gösterir. Giriş voltajının 70 V olarak seçilmesiyle transformatör çıkışında oluşturulan voltaj kademeleri Şekil 4'te gösterilmiştir. Minimum voltaj yaklaşık 15.2 V ve maksimum voltaj yaklaşık 57.7 V olarak gözlenmiştir.



Şekil 4. Adım açılara göre doğrultulmuş transformör gerilimleri

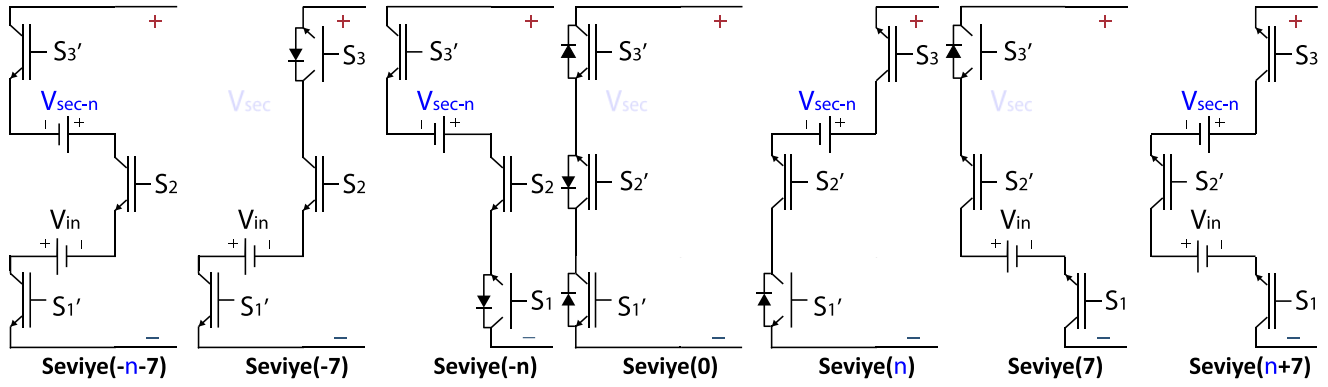
İki girişli PUC devresi

Şekil 5'te iki girişli bir PUC devresi gösterilmektedir. PUC devresi giriş voltajlarını çıkışta hem pozitif hem negatif olarak ayrı ayrı veya giriş voltajlarının toplamını hem negatif hem pozitif olarak görüntüler. Bu devre, aynı genliğe sahip giriş voltajlarını seçerek 5 seviyeli bir çıkış elde ederken, giriş voltajlarını 1 ve 2 ile ölçekleyerek 7 seviyeli bir çıkış elde eder. Önerilen topolojide, PUC devresinin ilk girişi YFB çıkışına ayarlanırken, ikinci girişi 70 V'a ayarlanır. Bu şekilde, asimetrik kullanımda bile 7 seviye elde eden bir devreden 27 seviye elde edilmiştir.



Şekil 5. İki girişli toplayıcı PUC devresi

Önerilen topolojideki PUC devresinin çalışma modları Şekil 6'da ve bu modlar için gereken anahtarlama sinyalleri Çizelge 2'de gösterilmiştir.



Şekil 6. Önerilen topoloji ile PUC devre çalışma modları

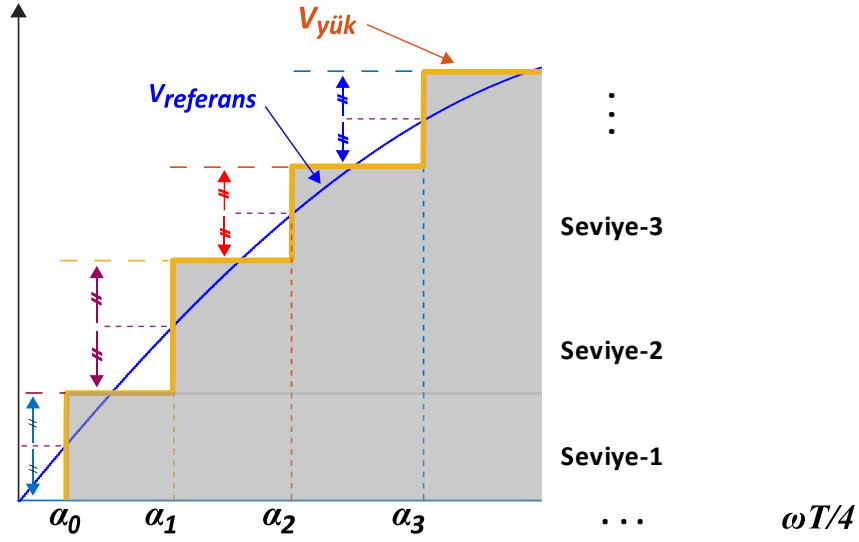
Çizelge 2. Seviyeler için gerekli anahtarlama deseni

Seviye	S1S2S3	Kullanılan YFB Anahtarları	YFB Çıkışı
-13	010	Q_3, Q_3', Q_4, Q_4'	V_{sec-6}
-12	010	Q_2, Q_2', Q_3, Q_3'	V_{sec-5}
-11	010	Q_1, Q_1', Q_2, Q_2'	V_{sec-4}
-10	010	Q_2, Q_2', Q_4, Q_4'	V_{sec-3}
-9	010	Q_1, Q_1', Q_3, Q_3'	V_{sec-2}
-8	010	Q_1, Q_1', Q_4, Q_4'	V_{sec-1}
-7	011	x	x
-6	110	Q_3, Q_3', Q_4, Q_4'	V_{sec-6}
-5	110	Q_2, Q_2', Q_3, Q_3'	V_{sec-5}
-4	110	Q_1, Q_1', Q_2, Q_2'	V_{sec-4}
-3	110	Q_2, Q_2', Q_4, Q_4'	V_{sec-3}
-2	110	Q_1, Q_1', Q_3, Q_3'	V_{sec-2}
-1	110	Q_1, Q_1', Q_4, Q_4'	V_{sec-1}
0	000	x	x
1	001	Q_1, Q_1', Q_4, Q_4'	V_{sec-1}
2	001	Q_1, Q_1', Q_3, Q_3'	V_{sec-2}
3	001	Q_2, Q_2', Q_4, Q_4'	V_{sec-3}
4	001	Q_1, Q_1', Q_2, Q_2'	V_{sec-4}
5	001	Q_2, Q_2', Q_3, Q_3'	V_{sec-5}
6	001	Q_3, Q_3', Q_4, Q_4'	V_{sec-6}
7	100	x	x
8	101	Q_1, Q_1', Q_4, Q_4'	V_{sec-1}
9	101	Q_1, Q_1', Q_3, Q_3'	V_{sec-2}
10	101	Q_2, Q_2', Q_4, Q_4'	V_{sec-3}
11	101	Q_1, Q_1', Q_2, Q_2'	V_{sec-4}
12	101	Q_2, Q_2', Q_3, Q_3'	V_{sec-5}
13	101	Q_3, Q_3', Q_4, Q_4'	V_{sec-6}

* x : fark etmez

NLC kontrol yöntemi

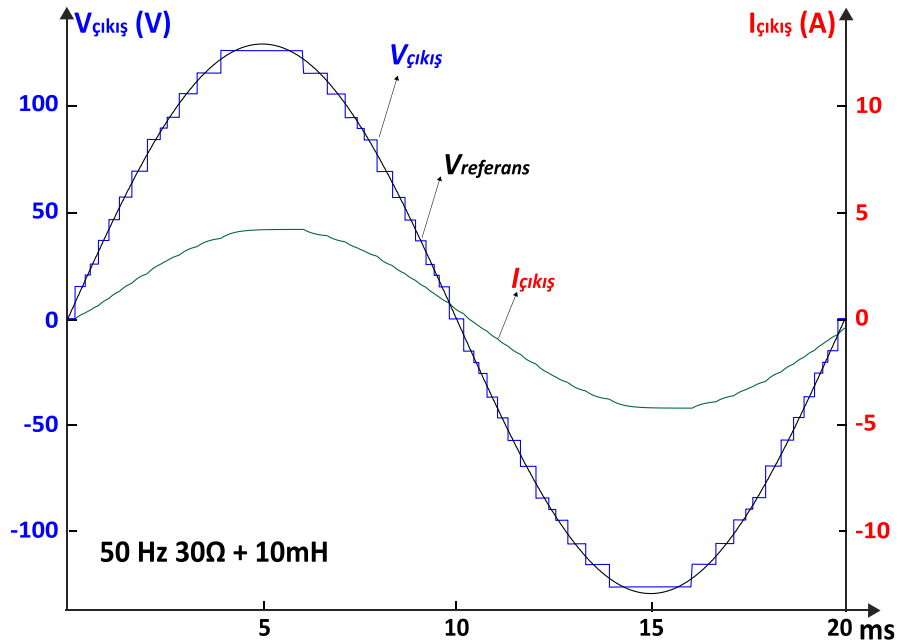
Şekil 7'de, anahtarlama tetikleyicileri NLC yöntemine göre ayarlanır ve ÇSE referans voltajına en yakın adım aralıkları ayarlanır. Voltajların eşit olmaması durumunda, anahtarlama tetikleyicisinin alt ve üst voltajların tam ortasından geçecek şekilde yapılmasıyla referans sinyali bulunur. NLC yöntemi ile evirici düşük frekansta çalışır, kontrol kolaylığı sağlar ve genel verimliliği artırır.



Şekil 7. NLC yöntemine göre anahtarlama açıları

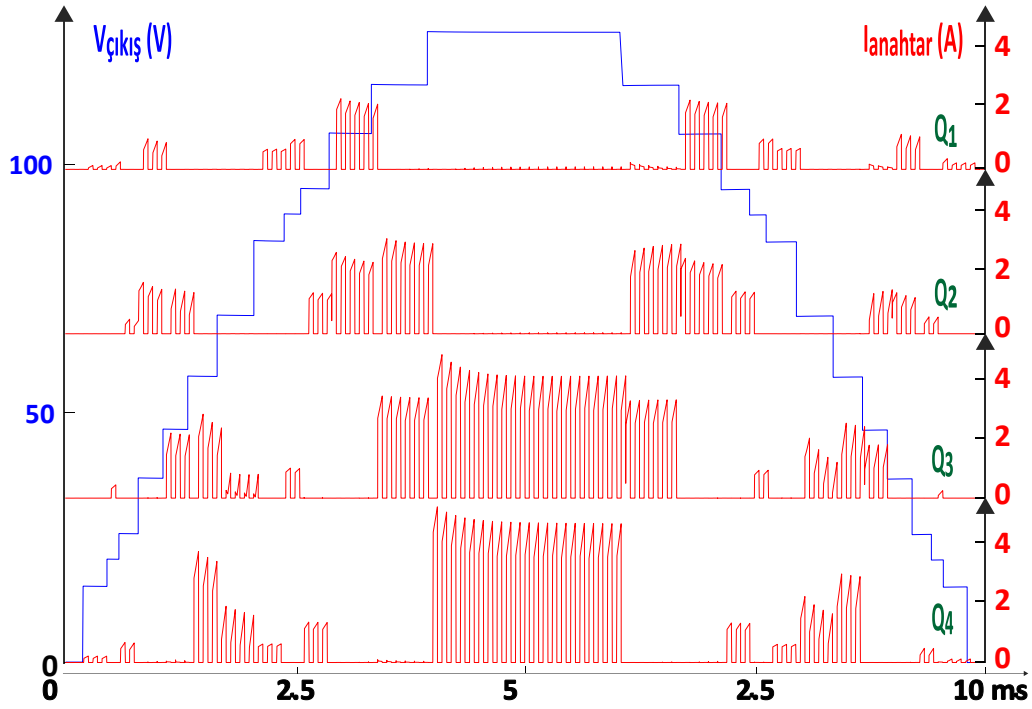
BULGULAR VE TARTIŞMA

Önerilen topolojinin performansı, MATLAB/Simulink yazılım ortamında gerçekleştirilen simülasyon çalışmaları vasıtasıyla kapsamlı bir şekilde değerlendirilmiştir. 50 Hz frekansında ve 123 V genlik değerinde, 27 seviyeli bir ÇSE'nin çıkış gerilimi dalga formu ve 30 Ω direnç değerine sahip bir yük üzerinde 10 mH endüktans ile filtrelenmiş çıkış akımı Şekil 8'de görsel olarak sunulmaktadır.

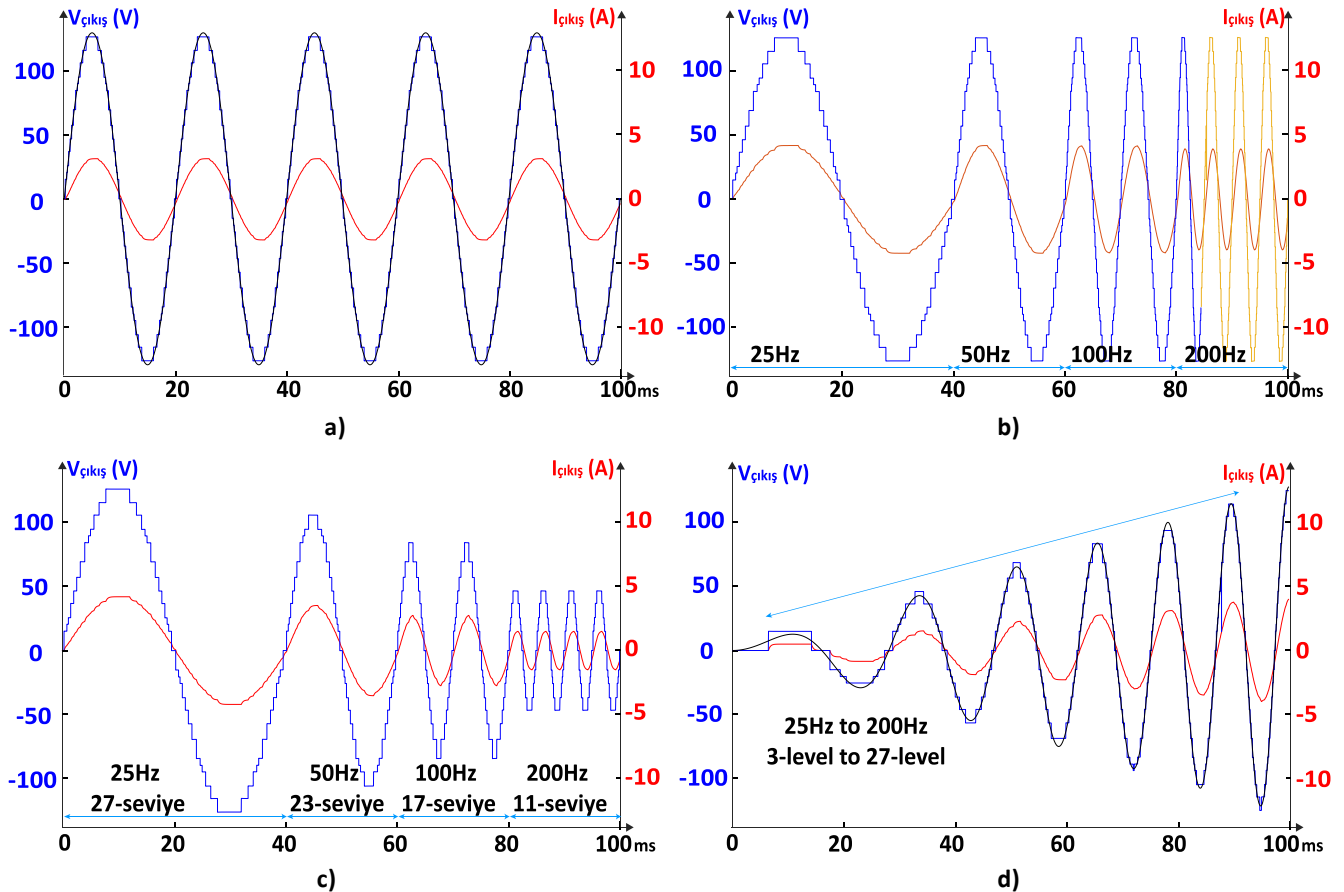


Şekil 8. Önerilen topolojinin referans sinyale göre çıkış akım ve gerilimi

Transformör sargılarına kare sinyal verilmesi neticesinde oluşan anahtarlama akımları Şekil 9'da gösterilmiştir. Burada belli zaman aralıklarında bazı iki anahtarın akımlarının aynı olduğu görülmektedir. Aslında anahtarların aynı akıma sahip olması ilgili anahtarların verilen sinyallerle seri bir yol oluşturduğu anlamına gelmektedir. Çıkış gerilimi arttıkça anahtar çiftlerinin akımın da arttığı gözlemlenmektedir.



Şekil 9. Çıkış gerilimi ve HFL anahtarlar akımları



Şekil 10. Önerilen topolojinin çıkış gerilimi ve akımı: 50 Hz, 27 seviye (a), 27 seviye 25 Hz'den 200 Hz'e basamaklı geçiş (b), 27 seviye 25 Hz'den 11 seviye 200 Hz'e basamaklı geçiş (c), Chirp fonksiyonu (d)

Şekil 10(a), önerilen topolojinin 50 Hz frekandaki çıkış gerilimi ve akımını göstermektedir. Şekil 10(b)'de ise eviricinin çıkış voltajı sabit tutulurken, ÇSE'nin çıkış frekansının 30 Ω - 10 mH yük değişikliğine verdiği tepki görülmektedir. Bu durum, önerilen ÇSE topolojisinin frekans değişikliği

gerektiren uygulamalara uygunluğunu ortaya koymaktadır. Şekil 10(c)'de frekans ve seviye geçişlerinin tüm durumlarda düzgün ve kademeli bir şekilde gerçekleştiği açıkça izlenmektedir. Şekil 10(d)'de ise genlik ve frekansı artan bir chirp fonksiyonunun önerilen topolojiye referans olarak uygulanması sonucunda oluşan akım ve gerilim dalga formları gösterilmiştir. Bu grafik, önerilen topolojinin gerektiğinde daha düşük voltajlarda bile sinüzoidal voltaj ve akım sağlayabildiğini ortaya koymaktadır. Ayrıca, gerilimdeki farklı frekans ve genlik geçişleri, topolojinin dinamik uygulamalarda da etkin bir şekilde kullanılabileceğini göstermektedir.

SONUÇ

Bu çalışmada, ÇSE'ler için geliştirilmiş bir YFB devresi önerilmiştir. Transformatör çıkışında transformatörden önce kullanılan bir H köprü devresi ile tek seviyeli DA gerilim çubuğu elde edilirken, önerilen yöntemle transformatörden önce iki H-köprü devresi kullanılarak transformatörden sonra 6 seviyeli DA gerilim çubuğu elde edilmiştir. Böylece ÇSE çıkışında 7 seviye üreten PUC devresinden 27 seviye elde edilmiştir. Bu şekilde anahtarlardaki artışa kıyasla çok daha yüksek seviye artışına sahip bir topoloji elde edilmiştir. Ayrıca, transformatörün birincil ve ikincil sargılarının optimizasyonu, evirici gerilim adımlarını sinüzoidal dalga formuna çok yakın hale getirerek THB'yi en aza indirmiştir.

YFB kullanılarak farklı frekans ve genliklerde gerilim elde edilmesi hem sistemin kontrol esnekliğini artırır hem de gerilim seviyelerinin istenilen uygulamaya göre ayarlanmasına olanak tanımıştır. Bu esneklik özellikle geniş yelpazedeki endüstriyel uygulamalar için büyük bir avantaj sağlar. Farklı yük koşullarında ve çeşitli çalışma modlarında frekans ve genlik ayarlamaları yapılabilmesi güç transferini daha verimli hale getirir ve enerji kayıplarını minimumda tutar. Ayrıca çalışmada YFB'nin mevcut sistemlere uygulanabilirliği incelenmiş ve maliyet ve verimlilik açısından diğer çalışmalarla karşılaştırmalar yapılmıştır. Önerilen topolojinin daha az anahtarlama elemanı kullanması ve düşük THB sağlaması özellikle yüksek güç ve hassas gerilim gerektiren uygulamalar için uygun olduğunu göstermiştir. Bu nedenle önerilen YFB destekli ÇSE topolojisinin endüstriyel motor sürücülerinde, yenilenebilir enerji uygulamalarında ve elektrikli araç şarj sistemlerinde kullanıma uygun bir alternatif olarak değerlendirilebileceği düşünülmektedir.

KAYNAKLAR

- Aktar, A. K. (2025). Energy transition in smart grids: Combining hydrogen, methanation and electric vehicles for sustainable heat and power. *International Journal of Hydrogen Energy*, 140, 787-802. doi:10.1016/J.IJHYDENE.2025.05.363
- Chen, J., Zhang, J., Zhou, J., Shi, G., Jia, Y., Wang, H., Cai, X. (2024). Enhanced Modular Multilevel Converter with Multiple MVac Ports Based on Active Fundamental-Frequency Circulating Current Injection to Realize Full-Range Operation. *IEEE Transactions on Power Electronics*. doi:10.1109/TPEL.2024.3519892
- Hatas, H., Almali, M. N. (2023a). Design and control of bypass diode multilevel inverter using a single DC source. *Electric Power Systems Research*, 216. doi:10.1016/j.epsr.2022.109039
- Hatas, H., Almali, M. N. (2023b). Design and control of a novel topology for multilevel inverters using high frequency link. *Electric Power Systems Research*, 221. doi:10.1016/j.epsr.2023.109458
- Junior, Samuel Carvallho Silva, Jacobina, C. B., Fabricio, E. L. L., Felinto, A. S. (2022). Asymmetric 49-Levels Cascaded MPUC Multilevel Inverter Fed by a Single DC Source. *IEEE Transactions on Industry Applications*, 58(6). doi:10.1109/TIA.2022.3202875

- Junior, Samuel C.S., Jacobina, C., Fabricio, E. L. L. (2021). A Single-Phase 35-levels Cascaded PUC Multilevel Inverter Fed by a Single DC-Source. **2021 IEEE Energy Conversion Congress and Exposition, ECCE 2021 - Proceedings**,. doi:10.1109/ECCE47101.2021.9595834
- Karakılıç, M. (2025). A Novel Enhanced Switched Capacitor (ESC) Unit and ESC Based 9L MLI Topology. *Journal of Electrical Engineering and Technology*, 1-16. doi:10.1007/S42835-025-02202-9/FIGURES/25
- Karakılıç, M., Hataş, H., Nuri Almalı, M. (2023). Design of a 21-level multilevel inverter with minimum number of devices count. *International Journal of Circuit Theory and Applications*, 51(12). doi:10.1002/cta.3730
- Li, J., Huang, A. Q., Liang, Z., Bhattacharya, S. (2012). Analysis and design of active NPC (ANPC) inverters for fault-tolerant operation of high-power electrical drives. *IEEE Transactions on Power Electronics*, 27(2), 519-533. doi:10.1109/TPEL.2011.2143430
- Mahto, K. K., Das, P., Das, D., Mittal, S., Mahato, B. (2024). A New Criss-Cross-Based Asymmetrically Configured T-Type Multi-level Inverter. *Lecture Notes in Electrical Engineering*, 1148 LNEE, 1-14. doi:10.1007/978-981-97-0154-4_1
- Memis, M., Karakilic, M. (2025). 7-Level Soft Charging Switched Capacitor Multilevel Inverter. *IEEE Access*. doi:10.1109/ACCESS.2025.3560576
- Modeer, T., Pallo, N., Foulkes, T., Barth, C. B., Pilawa-Podgurski, R. C. N. (2020). Design of a GaN-Based Interleaved Nine-Level Flying Capacitor Multilevel Inverter for Electric Aircraft Applications. *IEEE Transactions on Power Electronics*, 35(11), 12153-12165. doi:10.1109/TPEL.2020.2989329
- Murshid, S., Tayyab, M., Sarwar, A., Tariq, M., Al-Durra, A., Tomar, A. (2022). Self-Balanced Twenty Five Level Switched Capacitor Multilevel Inverter with Reduced Switch Count and Voltage Boosting Capability. *IEEE Transactions on Industry Applications*, 58(2), 2183-2194. doi:10.1109/TIA.2021.3136802
- Pereda, J., Dixon, J. (2011). High-frequency link: A solution for using only one DC source in asymmetric cascaded multilevel inverters. *IEEE Transactions on Industrial Electronics*, 58(9). doi:10.1109/TIE.2010.2103532
- Venkataramanaiah, J., Suresh, Y., Panda, A. K. (2017). A review on symmetric, asymmetric, hybrid and single DC sources based multilevel inverter topologies. ***Renewable and Sustainable Energy Reviews***. doi:10.1016/j.rser.2017.03.066
- Yarlagadda, A. K., Verma, V. (2022). Trinary asymmetric cascaded H bridge (1:3:9) multilevel inverter with self-balanced capacitor. *Journal of Power Electronics*, 22(9). doi:10.1007/s43236-022-00467-1