



Experimental setup of a DSP based electronic power transformer using type-2 neuro-fuzzy controller

Hakan Açıkgöz^{1*}, Mustafa Şekkelî²

¹Department of Electrical and Electronics Engineering, Gaziantep Islam Science and Technology University, Gaziantep, 27260, Turkey

²Department of Electrical and Electronics Engineering, Kahramanmaraş Sütçü İmam University, Kahramanmaraş, 46040, Turkey

Highlights:

- Experimental realization of three-phase EPT
- Controlling the input stage of EPT with type-2 neural fuzzy controller
- Investigation of the effect of intelligent controller structure on the performance of EPT

Keywords:

- Power Transformers
- Electronic Power Transformer
- Type-2 neuro-fuzzy controller
- Robust Control

Article Info:

Research Article
Received: 23.04.2019
Accepted: 26.05.2020

DOI:

10.17341/gazimmfd.557277

Acknowledgement:

This work was financially supported by the Kahramanmaraş Sütçü İmam University Scientific Research Projects Unit under Project No: 2016/3-52D.

Correspondence:

Author: Hakan Açıkgöz
e-mail: hakan.acikgoz@gibtu.edu.tr
phone: +90 342 909 75 00

Graphical/Tabular Abstract

In this study, an experimental setup is built for a three-phase Electronic Power Transformer (EPT) consisting of input, isolation and output sections. Three-phase Pulse Width Modulation (PWM) based rectifier structure is used in the input stage of the proposed EPT structure. This rectifier has high unit power factor, bidirectional power flow, low harmonic distortion and constant DC-bus voltage. In addition, the uncertainties and disturbances in grid are first compensated in this stage. For this reason, the control of input stage of EPT is very important. Type-2 Neuro-Fuzzy Controller (T2NFC) has been proposed for the control of both DC-bus voltage and dq-axis currents at the input stage. Experimental scenarios have been realized to evaluate the success of the proposed controller in EPT structure.

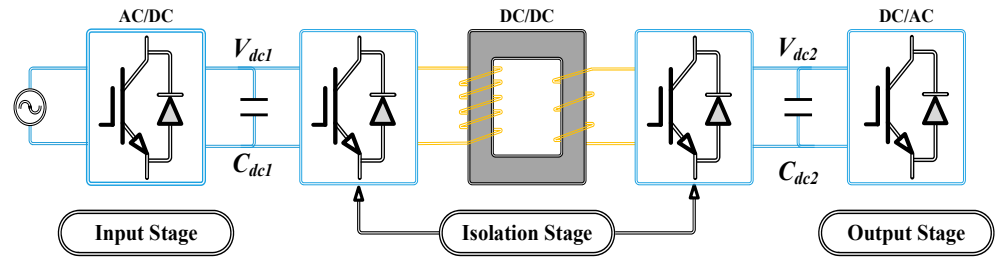


Figure A. General block diagram of power electronic transformer

Purpose: In this study, it is aimed to develop and experimentally design a transformer structure consisting of electronic components that can perform all the characteristics of classical transformers on a single circuit. In addition, the second purpose of the study is to improve the performance of the proposed intelligent transformer and to increase its durability against disturbances using T2NFC.

Theory and Methods: The dSPACE DS1104 controller card, which can work simultaneously with Matlab/Simulink, is used for experimental studies. T2NFC is used to control the DC-bus voltage and the dq-axis currents of input stage at EPT. In the isolation stage, a DC-DC converter is used, which is controlled by an external hardware. PI controllers are preferred in the three-phase inverter structure used in the output stage.

Results: The proposed controller structure is applied to the developed EPT structure. In addition, the performance of the proposed controller in different scenarios is experimentally analyzed. According to the obtained experimental results, the proposed controller has been improved the performance and durability of EPT against disturbances.

Conclusion: In this study, Type-2 neuro-fuzzy controller, which is one of the intelligent control structures, has been proposed for controlling the EPT structure. Experimental studies clearly indicate that the performance of EPT based on the proposed controller is quite satisfactory against disturbances.



Tip-2 sinirsel bulanık denetleyici kullanarak DSP tabanlı bir elektronik güç transformatörünün deneysel kurulumu

Hakan Açıkgoz^{1*}, Mustafa Şekkel²

¹Gaziantep İslam, Bilim ve Teknoloji Üniversitesi, Mühendislik ve Doğa Bilimleri Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 27260, Gaziantep

²Kahramanmaraş Sütçü İmam Üniversitesi, Mühendislik-Mimarlık Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 46000, Kahramanmaraş, Türkiye

Ö N E Ç İ K A N L A R

- Üç fazlı EGT'nin deneysel olarak gerçekleştirilmesi
- Tip-2 sinirsel bulanık denetleyici ile EGT'nin giriş kısmının denetlenmesi
- Akıllı denetleyici yapısının EGT'nin performansı üzerindeki etkisinin araştırılması

Makale Bilgileri

Araştırma Makalesi
Geliş: 23.04.2019
Kabul: 26.05.2020

DOI:

10.17341/gazimmfd.557277

Anahtar Kelimeler:

Güç transformatörü,
elektronik güç
transformatörü,
tip-2 sinirsel bulanık
denetleyici,
dayanıklı denetim

ÖZET

Güç elektroniği ve mikroişlemci teknolojisindeki gelişmelerle birlikte, yakın bir gelecekte klasik güç transformatörlerinin yerini alması beklenen Elektronik Güç Transformatörlerinin (EGT'ler) uygulama alanlarının artması düşünülmektedir. EGT'lerin en önemli yeteneklerinden biri de ek filtre elemanlarına ihtiyaç duymadan reaktif güç kompanzasyonunu gerçekleştirebilmesidir. Ayrıca, EGT'ler uygun tasarım ve denetim algoritmaları ile şebeke kısmındaki bozucu girişlere karşı oldukça dayanıklı olabilmektedirler. Bu çalışmada, giriş, izolasyon ve çıkış kısımlarından oluşan üç-fazlı bir EGT yapısı laboratuvar ortamında geliştirilmiştir. EGT yapısı ile şebekedeki bozucu girişler, EGT'nin giriş kısmında kompanze edilebilmektedir. Bu nedenle EGT'nin giriş kısmında üç fazlı Darbe Genişlik Modülasyonu (DGM) tabanlı doğrultucu yapısı tercih edilmiştir. Bu doğrultucu yapısının denetimi için klasik PI ya da PID denetleyici yerine Tip-2 Sinirsel Bulanık Denetleyici (T2SBD) önerilmiştir. Önerilen denetleyici yapısı DGM tabanlı doğrultucunun hem DA-bara geriliminin hem de dq-eksen akımlarının denetiminde kullanılmıştır. Ayrıca, önerilen denetleyici yapısı ile EGT'nin bozulmalara karşı performansının iyileştirilmesi de amaçlanmıştır. EGT'nin giriş ve çıkış kısımları için geliştirilen denetim algoritmaları dSPACE DS1104 denetleyici kartı ile sağlanmıştır. EGT'nin gerilim çökmesi, yükselmesi, harmonik ve reaktif güç kompanzasyonu performansını göstermek için gerçek zamanlı çalışma durumları hazırlanmış ve deneysel sonuçlar elde edilmiştir.

Experimental setup of a DSP based electronic power transformer using type-2 neuro-fuzzy controller

H I G H L I G H T S

- Experimental realization of three-phase EPT
- Controlling the input stage of EPT with type-2 neural fuzzy controller
- Investigation of the effect of intelligent controller structure on the performance of EPT

Article Info

Research Article
Received: 23.04.2019
Accepted: 26.05.2020

DOI:

10.17341/gazimmfd.557277

Keywords:

Power transformer,
electronic power
transformer,
type-2 neuro-fuzzy
controller,
robust control

ABSTRACT

With the developments in power electronics and microprocessor technology, it is considered that the application areas of Electronic Power Transformers (EPTs), which are expected to replace classical power transformers in the near future, will increase. One of the most important capabilities of EPTs is the ability to perform reactive power compensation without the need for additional filter elements. In addition, EPTs can be highly robust to disturbances in grid with appropriate design and control algorithms. In this study, a three-phase EGT structure consisting of input, isolation and output stages is developed in the laboratory. With EPT structure, the disturbances in the grid can be compensated in the input stage of EPT. For this reason, three phase Pulse Width Modulation (PWM) based rectifier structure is preferred in the input stage of EPT. Type-2 Neuro-Fuzzy Controller (T2NFC) is proposed instead of the classical PI or PID controller to control this rectifier structure. The proposed controller structure is used to control both the DC link voltage and the dq-axis currents of the PWM based rectifier. Furthermore, it is aimed to improve the performance of EPT against disturbances by the proposed controller structure. The control algorithms developed for the input and output stages of EPT are provided with the dSPACE DS1104 controller card. In order to evaluate the voltage sag and swell, harmonic and reactive power compensation performances of EPT, real-time operating conditions are prepared and experimental results are obtained.

*Sorumlu Yazar/Corresponding Author: *hakanacikgoz@kilis.edu.tr, mesekkel@ksu.edu.tr / Tel: +90 342 909 75 00

1. GİRİŞ (INTRODUCTION)

Elektrik enerjisinin iletimi ve dağıtımında en önemli rolü güç transformatörleri sağlamaktadır. Güç transformatörleri, akım ve gerilim dönüşümünün yanı sıra galvanik izolasyon ve gürültü dekaplajı gibi ek görevleri de yerine getirebilmektedir. Ayrıca güç transformatörlerinin en önemli özelliklerinden biri de yüksek verim ve güvenilirliktir [1, 2]. Günümüzde, bu transformatörlerin performans ve verimlerinin artırılması üzerine çalışmalarda bulunmaktadır [3]. Güç transformatörlerinin, bazı olumsuz özellikleri de mevcuttur. Güç transformatörlerinin yapıları oldukça büyüktür ve taşınmaları da zordur. Transformatörler pasif bir eleman olarak düşünülebilir. Bu nedenle, gerilim çökmesi ve yükselmesi durumlarına karşı istenilen performansı gösterememekte ve ek bileşenlere gereksinim duymaktadırlar. Ayrıca, transformatörün çıkış kısmında harmoniklerin bulunması giriş kısmını etkileyebilmekte ve transformatörün kayıplarını arttırabilmektedir [1, 2].

Son yıllarda, mikroişlemci ve güç elektroniğindeki yeniliklere paralel olarak yarıiletken devreler içeren güç elektroniği tabanlı cihazların endüstriyel alanlardaki kullanımları günden güne artmaktadır. Bu yeniliklerden faydalanılarak şebekenin karmaşıklığını en aza indirebilecek yeni bir transformatör yapısı McMurray [4] tarafından ortaya atılmıştır. Tamamen güç elektroniği elemanları ile gerçekleştirilen bu yapı Elektronik Güç Transformatörü (EGT) olarak bilinmektedir [4]. EGT'lerin temel amacı, klasik güç transformatörlerinin tüm özelliklerini gerçekleştirmek ve ek özellikleri yapısında bulundurmasıdır. EGT yapısı ile güç sisteminin enerji kalitesini ve bozucu girişlere karşı dayanıklılığını arttırmak en temel görevlerden biridir. Ayrıca EGT yapılarıyla, gerilim çökmesi veya yükselmesi kompanzasyonu, anlık gerilim regülasyonu, sabit çıkış gerilimi, harmonik kompanzasyon, düşük boyut ve hacim, birim güç faktörü, reaktif güç kompanzasyonu, kısa devre koruması, değişken frekanslı çıkış, çift yönlü güç akışı gibi ek kazanımlarda elde edilebilmektedir [5-7].

EGT yapıları için birçok farklı tasarım ve denetim algoritmaları önerilmiş ve EGT'lerin verimleri ile performanslarının iyileştirilmesi amaçlanmıştır [8-10]. EGT'lerin klasik transformatörlerden üstün özelliklere sahip olabilmeleri için uygun tasarımlara ihtiyaç duyulmaktadır. EGT'ler için uygun tasarım olmadığı takdirde EGT yapısı daha büyük hacim ve yapıya sahip olmakla birlikte kullanılan elektronik elemanlardan kaynaklanan kayıplardan dolayı düşük verime sahip olacaktır. EGT yapıları için genellikle DA-baralı ya da DA-barasız yapılara sahip tasarımlar mevcuttur [11]. DA-baralı EGT yapısında bulunan kapasitörler ile reaktif güç kompanzasyonu gerçekleştirilebilmektedir. Bu nedenle DA-baralı EGT yapıları sıklıkla tercih edilmektedir [12]. Uygun tasarım topolojisi belirlendikten sonra EGT yapısının her bir kısmı için en uygun denetim yönteminin uygulanması gerekmektedir. Bu sayede, EGT yapısı hem klasik transformatöre göre daha üstün özelliklere sahip olacak hem

de bozucu girişlere karşı daha kararlı bir yapıda olacaktır. Literatürde EGT'ler için genel olarak farklı topolojiler ve denetim yöntemleri bulunmaktadır. Liu vd. [13] matris çevirici tabanlı bir EGT yapısı için model öngörülü bir denetim metodu geliştirmişlerdir. Önerilen EGT yapısında DA-baralar bulunmamakta ve direkt AA-AA dönüşümler gerçekleştirilmektedir. Benzetim ve deneysel çalışmalar yapılarak önerilen denetleyicinin performansı analiz edilmiştir. Adabi vd. [14] üç kısımdan oluşan EGT yapısı için benzetim çalışması gerçekleştirmişlerdir. Önerilen EGT yapısının giriş kısmında modüler çok seviyeli çevirici yapısı önermişlerdir. Bu çevirici yapısındaki DA-bara gerilimlerinin ve dq-eksen akımlarının denetiminde klasik PI denetleyiciler kullanılmıştır. Farklı çalışma durumları oluşturularak giriş kısmındaki çevirici yapısının EGT'nin performansına etkisi incelenmiştir. Beiranvand ve Rokrok [15], üç fazlı EGT yapısı için Lyapunov yöntemi tabanlı bir denetleyici önermişlerdir. Bu denetleyici için detaylı modeller yapılarak benzetim çalışmaları Matlab/Simulink ortamında gerçekleştirilmiştir. Çalışmanın temel amacı ise EGT'nin giriş kısmındaki enerji kalitesinin iyileştirilmesidir. Ahmed vd. [16] ise giriş, izolasyon ve çıkış kısımlarından oluşan EGT yapısını Matlab/Simulink ortamında modellemişlerdir. EGT yapısının giriş ve izolasyon kısmının denetimi için bulanık mantık ayarlamalı PI denetleyiciler tasarlanmıştır. Benzetim çalışmaları ile önerilen denetleyici yapısının performansı analiz edilmiştir. Açıkgöz vd. [17, 18], üç fazlı ve üç kısımdan oluşan EGT yapısı için ayarlamalı denetim metodlarını önermişlerdir. Önerilen denetleyicilerin performansını incelemek için Matlab/Simulink ortamında benzetim çalışmalarını gerçekleştirmişlerdir.

EGT'lerin giriş kısmının denetimi, reaktif gücün, gerilim çökmesi/yükselmesi durumlarının ve gerilim harmoniklerinin kompanze edebilmesinden dolayı çok önemlidir. Mevcut çalışmaların birçoğunda klasik Oransal+İntegral (PI) denetleyiciler kullanılmaktadır ya da akıllı denetleyici yapıları kullanılsa da sadece benzetim çalışmaları gerçekleştirilmektedir. Klasik PI denetleyicilerin yavaş cevap, yüksek aşım, salınım ve denetlenecek sistemin matematiksel modeline ihtiyaç duyma gibi olumsuz özellikleri bulunmaktadır. Bu nedenle, EGT yapılarının geçici ve sürekli durumlardaki dinamik cevaplarını ve kararlılıklarını arttırmak için akıllı denetleyici yapılarına ihtiyaç duyulmaktadır. Bu denetleyici yapılarından biri de Bulanık Mantık Denetleyici (BMD)'lerdir. BMD'ler ilk olarak 1965 yılında L. Zadeh tarafından ortaya atılmıştır [19]. BMD'ler günümüzde birçok alanda kullanılmakta ve oldukça tatmin edici sonuçlar sağlamaktadırlar [20-22]. BMD'lerin klasik denetim yöntemlerine göre en büyük üstünlüğü denetlenecek olan sistemin matematiksel modeline gereksinim duymadan uzman kişinin deneyiminden yararlanarak çıkarım yapabilmesidir. BMD'ler, tip-1 ve tip-2 olmak üzere iki denetleyici yapısına sahiptir [23, 24]. Tip-2 BMD (T2BMD)'ler, tip-1 BMD (T1BMD)'lerin eksikliklerini azaltmak için geliştirilmiştir. T1BMD'ler, üyelik değeri olarak [0,1] arasındaki keskin

değerlere sahip kümeleri kullanmaktadır [25, 26]. Fakat T2BMD'ler [0,1] arasında sonsuz değerdeki bulanık kümeleri kullanır. Bu sayede, T2BMD'ler belirsizliklerle baş etmeyi mümkün kılan belirsizliğin ayak izini sağlar. T1BMD'lerde kullanılan üyelik fonksiyonlarının parametrelerinin belirlenmesi sistem denetimi için oldukça önemlidir [27]. T2BMD'lerin en önemli avantajlarından biride T1BMD'lerde kullanılan üyelik fonksiyonlarının yerlerinin kesin olarak belirlenemediği durumlarda ortaya çıkmaktadır. Böylece, T2BMD'lerin kullanımı ile sistemdeki belirsizlikler, parametre değişimleri ve sistem üzerindeki gürültülerin etkileri azaltılabilir [25-27]. T2BMD'lerden daha iyi performans elde etmek için Yapay Sinir Ağları (YSA) ile elde edilen Tip-2 Sinirsel Bulanık Denetleyici (T2SBD) yapıları tasarlanmaktadır. T2BMD'nin ve YSA'nın tüm özellikleri tek bir denetleyici yapısında birleştirilerek daha güçlü bir denetleyici yapısı sağlanmaktadır. Bu denetleyici yapısı, DGM doğrultucuların gerilim [28] ve akım denetiminde [29, 30], zamanla değişen sistemlerde [31] ve ultrasonik motorların denetimi [32] gibi birçok uygulamada başarılı sonuçlar sağlamıştır. Literatür çalışmalarından da görüleceği üzere EGT yapılarının denetimlerinde akıllı denetleyicilerin kullanımları oldukça azdır. Ayrıca, akıllı denetleyicilerle denetlenen EGT yapılarının deneysel uygulamalarda çok az analiz edildiği de görülmektedir. Bu çalışmada ise üç fazlı EGT yapısında akıllı denetleyicinin kullanılması üzerine odaklanılmıştır. 3 kW güç değerine kadar çalışabilen EGT yapısının giriş kısmında kullanılan üç fazlı Darbe Genişlik Modülasyonu (DGM) tabanlı doğrultucunun DA-bara gerilimi ile dq-eksen akımlarının denetiminde T2SBD yapıları kullanılmış ve EGT'nin bozucu girişlere karşı performansının iyileştirilmesi amaçlanmıştır. Tasarlanan T2SBD yapısının gerçek zamanlı uygulamalarda kullanılabilmesi için yüksek performanslı denetleyici karta gereksinim duyulmaktadır. Bu amaç için, Matlab/Simulink ortamında çalışabilen ve denetim algoritmalarını çok hızlı bir şekilde deneysel düzenek ile eşzamanlı derleyebilen DS1104 denetleyici kart kullanılmıştır. İzolasyon kısmında kullanılan DA-DA dönüştürücü için gerekli olan tetikleme sinyalleri donanımsal olarak harici bir devreden sağlanmıştır. Önerilen denetleyici yapısına sahip EGT için üç farklı deneysel senaryo oluşturulmuş ve EGT yapısının performansı değerlendirilmiştir. Çalışmanın diğer bölümleri ise şu şekilde özetlenebilir. EGT yapısının genel özellikleri ve

matematiksel modeli ikinci bölümde sunulmuştur. Üçüncü bölümde önerilen denetleyici yapısında bulunan katmanlar hakkında bilgiler verilmiş ve eğitim için gerekli olan matematiksel modellemeler üzerinde durulmuştur. Dördüncü bölümde ise önerilen denetleyici tabanlı EGT yapısı için deneysel kurulum gerçekleştirilmiş ve farklı çalışma senaryoları oluşturulmuştur. Son bölümde, deneysel çalışmalardan elde edilen bilgiler ışığında değerlendirmeler yapılmıştır.

2. ELEKTRONİK GÜÇ TRANSFORMATÖRLERİ (ELECTRONIC POWER TRANSFORMERS)

EGT'ler ilk olarak 1970'li yıllarda ortaya çıkmıştır [4]. EGT yapıları bu yıllarda yarıiletken teknolojisindeki eksikliklerden dolayı yeterli ilgiyi görememiştir. Daha sonraki yıllarda ise güç elektroniği tabanlı cihazların yaygınlaşmasıyla birlikte yüksek frekanslı yüksek güç dönüştürmelerinin gerçekleştirilmesine olanak sağlanmıştır. Şekil 1'de verilen EGT yapısı, DA-bara'ya sahip giriş, izolasyon ve çıkış kısımlarından oluşmaktadır. Giriş kısmında kullanılan DGM tabanlı doğrultucu sayesinde DA-bara gerilimi ve dq-eksen akımları denetlenmektedir. Böylece sabit DA-bara gerilimi ve sinüzoidal dalga şekline sahip akımlar elde edilebilmektedir [15-16]. İzolasyon kısmında DA-DA dönüştürücü bulunmaktadır. Bu kısmında, girişten elde edilen yüksek gerilim kullanıcılar için uygun gerilimlere düşürülmekte ve çıkış kısmı beslenmektedir. Çıkış kısmı eviriciden oluşmakta ve böylece çıkış gerilimi anlık olarak denetlenmektedir [17, 18]. EGT yapısının giriş kısmı için gerilim eşitlikleri:

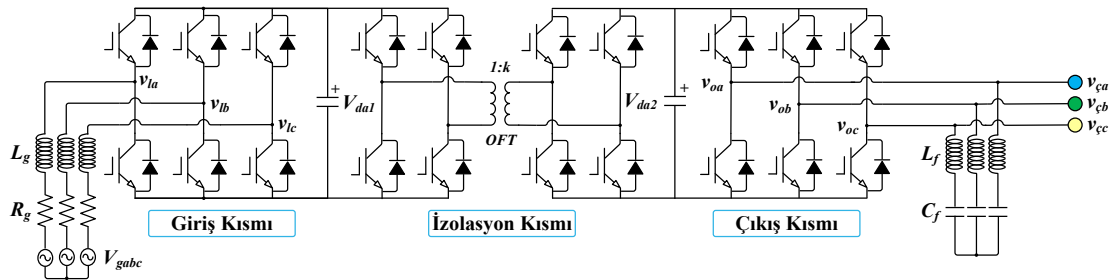
$$v_g = L_g \frac{di_g}{dt} + R_g i_g + v_l \quad (1)$$

$$i_g = [i_{ga} \quad i_{gb} \quad i_{gc}]^T \quad (2)$$

$$v_l = [v_{la} \quad v_{lb} \quad v_{lc}]^T \quad (3)$$

$$v_g = \begin{bmatrix} v_{ga} \\ v_{gb} \\ v_{gc} \end{bmatrix} = \sqrt{2} V_m \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 120^\circ) \\ \sin(\omega t + 120^\circ) \end{bmatrix} \quad (4)$$

(Eş. 1-Eş. 4) olarak ifade edilebilir. Burada, v_g , i_g ve v_l matrisleri sırasıyla şebeke gerilimi, şebeke akımı ve üç fazlı



Şekil 1. Üç kısımdan oluşan EGT'nin genel yapısı (General structure of EPT consisting of three stages)

doğrultucunun giriş gerilimleridir. L_g ve R_g hat endüktansı ve bu endüktansın iç direncidir. V_m şebeke geriliminin genliğidir. Ayrıca ω , şebekenin açılal frekansdır. Üç fazlı DGM tabanlı doğrultucudaki IGBT anahtarlarının üzerindeki gerilimler:

$$\begin{bmatrix} v_{ra} \\ v_{rb} \\ v_{rc} \end{bmatrix} = \frac{1}{2} V_{da1} \begin{bmatrix} 1 + \rho_a \\ 1 + \rho_b \\ 1 + \rho_c \end{bmatrix} \quad (5)$$

Eş. 5 olarak yazılabilir. V_{da1} , giriş kısmındaki kondansatörünün (C_{da1}) depoladığı gerilimdir ve ρ_i aşağıdaki gibi elde edilebilir. (Eş. 6)

$$\rho_i = \begin{cases} 1 & S_i(\text{Kapalı}) \\ -1 & \bar{S}_i(\text{Kapalı}) \end{cases}, \quad i = a, b, c \quad (6)$$

Burada, S_i , IGBT anahtarlarının durumlarını ve ρ_i ise anahtarlama fonksiyonlarını gösterir. Doğrultucu yapısının akımları aşağıdaki gibi yazılabilir: (Eş. 7)

$$i_{ga} + i_{gb} + i_{gc} = 0 \rightarrow i_1 = \frac{1}{2} \rho^T i_g \quad (7)$$

Eş. 8'de verilen Park dönüşümü yardımıyla dönen dq-referans eksenindeki eşitlikler sağlanabilir.

$$T = \frac{1}{2} \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 120^\circ) & \cos(\omega t + 120^\circ) \\ -\sin(\omega t) & -\sin(\omega t - 120^\circ) & -\sin(\omega t + 120^\circ) \end{bmatrix} \quad (8)$$

Park dönüşümü aşağıdaki eşitliklere uygulanarak dq-eksenindeki ifadeler:

$$Tu = \begin{bmatrix} v_{gd} \\ v_{gq} \end{bmatrix}, Ti_g = \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix}, T\rho = \begin{bmatrix} \rho_{1d} \\ \rho_{1q} \end{bmatrix} \quad (9)$$

$$T \frac{di_g}{dt} = \frac{d}{dt} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} - \omega \begin{bmatrix} i_{gd} \\ -i_{gd} \end{bmatrix} \quad (10)$$

(Eş. 9, Eş. 10) olarak elde edilir. Böylece tüm eşitliklere Park dönüşümü uygulanabilir ve aşağıdaki eşitlikler elde edilebilir. (Eş. 11, Eş. 12)

$$Tv_g = \frac{1}{6} V_{da1} TK\rho \quad (11)$$

$$\begin{bmatrix} v_{gd} \\ v_{gq} \end{bmatrix} = Tv_g = \frac{1}{6} V_{da1} TK\rho = \frac{1}{2} V_{da1} T\rho = \frac{1}{2} V_{da1} \begin{bmatrix} \rho_{1d} \\ \rho_{2d} \end{bmatrix} \quad (12)$$

Park dönüşümleriyle giriş kısmının çıkış akımı;

$$\begin{aligned} i_1 &= \frac{1}{2} \rho^T i_g = \frac{1}{2} \rho^T \left(\frac{3}{2} T^T \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} \right) = \frac{1}{2} (T\rho)^T \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} \\ &= \frac{3}{4} (\rho_{1d} i_{gd} + \rho_{1q} i_{gq}) \end{aligned} \quad (13)$$

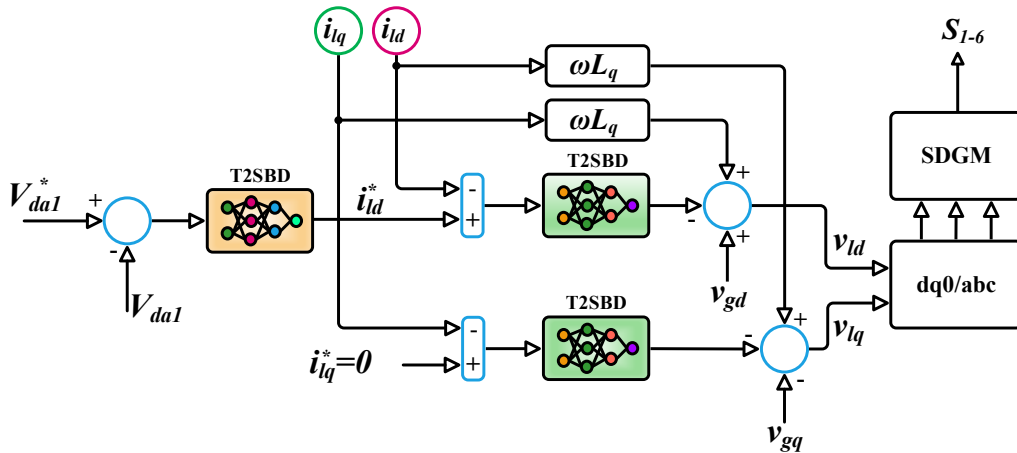
(Eş. 13) olarak elde edilir.

Park dönüşümünün Eş. 1'e uygulanıp ve Eş. 12-Eş. 14 yardımıyla aşağıdaki dq-eksenindeki gerilim ve akımlar bulunabilir.

$$\begin{bmatrix} v_{gd} \\ v_{gq} \end{bmatrix} = L_g \frac{d}{dt} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} - L_g \omega \begin{bmatrix} i_{gq} \\ -i_{gd} \end{bmatrix} + R_g \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} + \begin{bmatrix} v_{ld} \\ v_{lq} \end{bmatrix} \quad (14)$$

$$\frac{d}{dt} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} = \frac{-R_g}{L_g} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} + \omega \begin{bmatrix} i_{gq} \\ -i_{gd} \end{bmatrix} - \frac{1}{L_g} \begin{bmatrix} v_{ld} \\ v_{lq} \end{bmatrix} + \frac{1}{L_g} \begin{bmatrix} v_{gd} \\ v_{gq} \end{bmatrix} \quad (15)$$

Şekil 2'de giriş kısmının denetim yapısı verilmiştir. Şekilden de görüldüğü gibi referans DA-bara gerilimi ile DA-baradan ölçülen gerilim karşılaştırılarak aradaki hata değeri önerilen denetleyici yapısına uygulanmaktadır. T2SBD'nin çıkışından ise d-ekseni referans akım bileşeni (i_{d}^*) elde edilmiştir. Akım döngüsünde ise dq-eksen akımları ile referans değerleri karşılaştırılarak aralarındaki hata değerleri T2SBD'lere giriş olarak iletilir. Birim güç faktörü elde etmek için q-ekseni akım bileşenin referans değeri sıfır olarak ayarlanmıştır. Denetleyicilerin çıkışlarına dekuplaj terimleri eklenerek dq-eksenindeki gerilim değeri elde edilir. Bu değerler üç fazlı abc-koordinatlarındaki değerlerine



Şekil 2. Giriş kısmının denetim şeması (Control scheme of the input stage)

dönüştürülerek Sinüzoidal DGM (SDGM) yöntemi ile gerekli olan tetikleme sinyalleri elde edilmiştir. İzolasyon kısmında bulunan DA-DA dönüştürücü için aşağıdaki matematiksel eşitlikler verilebilir [15-16]. (Eş. 16-Eş. 18)

$$i_c = i_1 - \frac{1}{k} i_{da2} \quad (16)$$

$$\frac{dV_{da1}}{dt} = \frac{3}{4C} (i_{gd}\rho_{1d} + i_{gq}\rho_{1q}) - \frac{3}{4kC} (i_{cd}\rho_{2d} + i_{cq}\rho_{2q}) \quad (17)$$

$$\frac{V_{da1}}{V_{da2}} = k, \frac{i_1}{i_2} = \frac{1}{k}, C = C_{da1} + \frac{1}{k^2} C_{da2} \quad (18)$$

Burada k , DA-DA dönüştürücünün primer ile sekonder gerilimlerinin ya da transformatörün dönüştürme oranı olarak tanımlanabilir. EGT'nin çıkış kısmındaki üç fazlı eviricinin diferansiyel eşitlikleri;

$$-v_\varphi + R_\varphi i_\varphi + L_\varphi \frac{d}{dt} i_\varphi + v_y = 0 \quad (19)$$

$$C_\varphi \frac{d}{dt} v_y = i_\varphi - i_y \quad (20)$$

(Eş. 19, Eş. 20) olarak elde edilir. Park dönüşümünü Eş. 19 ve Eş. 20'ye uygulayarak, çıkış kısmındaki yük akımının ve geriliminin dq-eksenindeki eşitlikleri bulunabilir. (Eş. 21, Eş. 22)

$$\frac{d}{dt} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} = -\frac{R_\varphi}{L_\varphi} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} + \omega \begin{bmatrix} i_{cq} \\ -i_{cd} \end{bmatrix} + \frac{1}{L_\varphi} \begin{bmatrix} v_{td} \\ v_{tq} \end{bmatrix} - \frac{1}{L_\varphi} \begin{bmatrix} v_{yd} \\ v_{yq} \end{bmatrix} \quad (21)$$

$$\frac{d}{dt} \begin{bmatrix} v_{yd} \\ v_{yq} \end{bmatrix} = \frac{1}{C_\varphi} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} + \omega \begin{bmatrix} v_{yq} \\ -v_{yd} \end{bmatrix} - \frac{1}{C_\varphi} \begin{bmatrix} i_{yd} \\ i_{yq} \end{bmatrix} \quad (22)$$

Burada, v_φ ve v_y ; filtrelemeden önce ve sonraki eviricinin üç fazlı gerilimleridir. L_φ ve C_φ , LC filtre elemanlarıdır. Böylece, EGT'nin genel diferansiyel eşitlikleri aşağıdaki gibi oluşturulabilir. (Eş. 23-Eş. 26)

$$\frac{d}{dt} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} = -\frac{R_g}{L_g} \begin{bmatrix} i_{gd} \\ i_{gq} \end{bmatrix} + \omega \begin{bmatrix} i_{gq} \\ -i_{gd} \end{bmatrix} - \frac{1}{2} \begin{bmatrix} V_{da1} \\ L_g \\ V_{da1} \\ L_g \end{bmatrix} \begin{bmatrix} v_{1d} \\ v_{1q} \end{bmatrix} + \frac{1}{L_g} \begin{bmatrix} v_{gd} \\ v_{gq} \end{bmatrix} \quad (23)$$

$$\frac{d}{dt} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} = -\frac{R_\varphi}{L_\varphi} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} + \omega \begin{bmatrix} i_{cq} \\ -i_{cd} \end{bmatrix} + \frac{1}{2} \begin{bmatrix} V_{da2} \\ L_\varphi \\ V_{da2} \\ L_\varphi \end{bmatrix} \begin{bmatrix} v_{2d} \\ v_{2q} \end{bmatrix} - \frac{1}{L_\varphi} \begin{bmatrix} v_{yd} \\ v_{yq} \end{bmatrix} \quad (24)$$

$$\frac{d}{dt} \begin{bmatrix} v_{yd} \\ v_{yq} \end{bmatrix} = -\frac{1}{C_\varphi} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} + \omega \begin{bmatrix} v_{yq} \\ -v_{yd} \end{bmatrix} + \frac{1}{C_\varphi} \begin{bmatrix} i_{yd} \\ i_{yq} \end{bmatrix} \quad (25)$$

$$\frac{dV_{da1}}{dt} = \frac{3}{4C} (i_{gd}v_{1d} + i_{gq}v_{1q}) - \frac{3}{4kC} (i_{cd}v_{2d} + i_{cq}v_{2q}) \quad (26)$$

Burada, i_{cd} ve i_{cq} ; dq-eksenindeki çıkış akımlarını, i_{yd} ve i_{yq} ; dq-eksenindeki yük akımlarını göstermektedir. L_φ ve C_φ ise çıkış kısmında kullanılan LC filtrenin bileşenleridir.

3. TİP-2 SİNİRSEL BULANIK DENETLEYİCİ (TYPE-2 NEURO-FUZZY CONTROLLER)

Bilindiği gibi denetim sistemlerinde genellikle sabit parametrelili PI ya da PID denetleyiciler kullanılmaktadır. Bu denetleyicilerin kazanç parametreleri belirlenirken denetlenecek olan sistemin matematiksel modeline ihtiyaç duyulmakta ya da uzman kişinin deneyimi ile denemeyanılma yöntemi kullanılmaktadır. Bu denetleyicilerin kazanç parametreleri (P, I ve D) sabit olduğu için değişen durumlar altında istenilen performansı sağlayamamaktadırlar. Son yıllarda, akıllı denetim yapıları önerilmekte ve birçok uygulamada tatmin edici sonuçlar sağlamaktadır. BMD'ler akıllı denetleyicilerden biridir ve L. Zadeh tarafından ortaya atılmıştır [19]. BMD'ler tip-1 ve tip-2 olmak üzere iki denetleyici yapısına ayrılmaktadır. Tip-2 bulanık küme kavramı, L. Zadeh tarafından tip-1 bulanık küme kavramının bir uzantısı olarak önerilmiştir [23].

Tip-2 bulanık küme, tip-1 bulanık üyelik fonksiyonları ile tanımlanabilir. Bu kümenin her bir elemanı için üyelik değeri [0,1] aralığında bulanık bir sayıdır [24-25]. Bu çalışmada kullanılan beş katmana sahip olan T2SBD'nin içyapısı Şekil 3'de gösterilmiştir.

İki girişli ve tek çıkışlı bir T2SBD için EĞER-O HALDE kuralı şu şekilde ifade edilebilir:(Eş. 27)

$$R_f = EĞER \ x_1^1, \tilde{A}_1^j \ ve \ x_2^1, \tilde{A}_2^j \ O \ HALDE \ y_1, [w_{Rk}^A, w_{Lk}^A] \quad (27)$$

Burada; x_1^1 ve x_2^1 T2SBD'nin girişleridir. k alt indisi ise kural sayıdır. \tilde{A}_i^j ise i .girişin j .kuralı için tip-2 üyelik fonksiyonudur [31]. T2SBD'nin katmanlarının açıklamaları aşağıda kısaca özetlenmiştir.

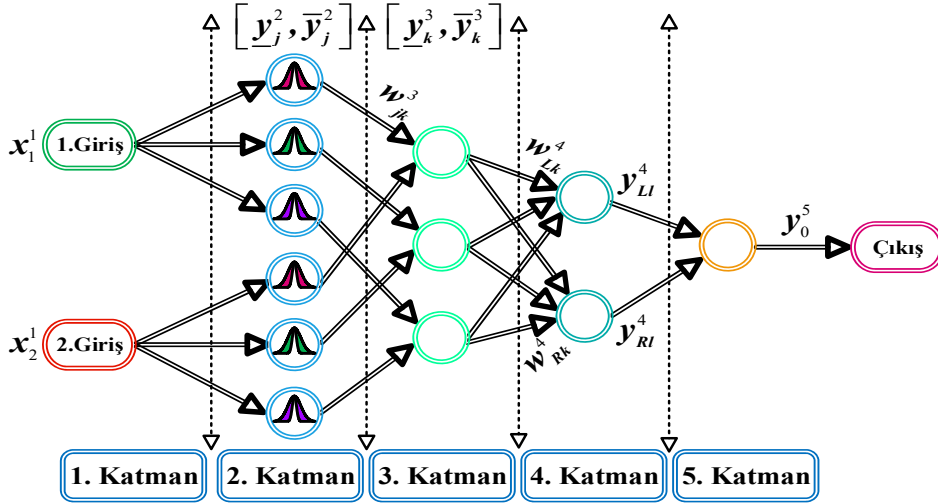
1.Katman: Bu katman giriş katmanı olarak isimlendirilmektedir [31-32]. Bu katmandaki her bir düğüm için net giriş ve çıkışlar aşağıdaki gibi yazılabilir. (Eş. 28)

$$net_i^1(N) = x_1^1 \ ve \ x_2^1, \quad y_i^1 = f_i^1(net_i^1(N)) \quad i = 1,2 \quad (28)$$

Bu çalışmada, T2SBD'nin girişleri hata (e) ve hatadaki değişim (Δe) olarak belirlenmiştir.

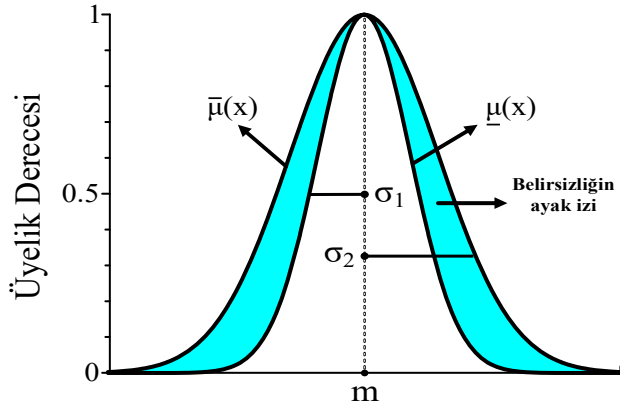
2.Katman: Bu katmanda, her bir düğüm aralıklı tip-2 üyelik fonksiyonlarını temsil etmektedir [31-32]. Bu çalışmada Gaussian üyelik fonksiyonu tercih edilmiştir. Bu katmandaki her bir düğüm için aşağıdaki Gaussian üyelik fonksiyonu yazılabilir. (Eş. 29)

$$net_j^2(N) = \exp \left[-\frac{1}{2} \left(\frac{x_i^2 - m_i^j}{\sigma_i^j} \right)^2 \right] \quad (29)$$



Şekil 3. T2SBD'nin genel yapısı (General structure of T2NFC)

Burada; m ve σ parametreleri Gaussian üyelik fonksiyonunun sırasıyla merkezini ve genişliğini ifade etmektedir. Ayrıca bu çalışmada kullanılan Gaussian üyelik fonksiyonunun yapısı Şekil 4'te verilmiştir.



Şekil 4. Gaussian üyelik fonksiyonu (Gaussian membership function)

3.Katman: Bu katman kural tabanı olarak bilinmektedir ve \prod sembolü ile simgelenmiş düğümlerden oluşmaktadır [31-32]. Bu katmandaki her bir düğüm kendisine gelen işaretleri çarparak çıkışına iletir. Bu katmanın çıkışı aşağıdaki gibi yazılabilir. (Eş. 30, Eş. 31)

$$net_k^3(N) = \prod_j w_{jk}^3 x_j^3(N) \quad (30)$$

$$y_k^3(N) = f_k^3(net_k^3(N)) \quad (31)$$

Burada, w_{jk}^3 2.katman ile 3.katman arasındaki ağırlıkları temsil eder.

4.Katman: Bu katmanda tip indirgeme işlemi gerçekleştirilmektedir. Tip indirgemedede Ref. [32]'de önerilen yöntem kullanılmıştır. Bu katmanda tip indirgeme çıkışı ise;

$$net_l^4(N) = \frac{\sum_{k=1}^n w_k^4 y_k^3(N)}{\sum_{k=1}^n y_k^3(N)} \quad (32)$$

$$y_l^4(N) = f_l^4(net_l^4(N)) = \begin{cases} y_R^4 = \frac{\sum_{k=1}^n w_{Rk}^4 y_{Rk}^3(N)}{\sum_{k=1}^n y_{Rk}^3(N)} \\ y_L^4 = \frac{\sum_{k=1}^n w_{Lk}^4 y_{Lk}^3(N)}{\sum_{k=1}^n y_{Lk}^3(N)} \end{cases} \quad (33)$$

Eş. 32, Eş. 33 olarak ifade edilebilir.

5.Katman: Bu katman çıkış katmanı olarak bilinmektedir ve y_L^4 ile y_R^4 girişlerinin doğrusal birleşimini gerçekleştirir. Bu katmanın çıkışı aşağıdaki gibi hesaplanmaktadır. (Eş. 34)

$$y_0^5 = \frac{y_R^4 + y_L^4}{2} \quad (34)$$

Burada; y_0^5 , T2SBD'nin çıkışını göstermektedir. T2SBD'de yapısında bulunan tip-2 bulanık denetleyici, YSA ile öğrenme ve uyarlama yeteneğini kazanır. Böylece daha dayanıklı bir denetleyici yapısı elde edilir. T2SBD'nin YSA gibi eğitilerek parametrelerinin güncellenmesi gerekmektedir. Literatürde birçok öğrenme algoritması bulunmaktadır. Bu çalışmada, geriye yayılım algoritması ile örneksel öğrenme yönteminin kullanıldığı melez bir öğrenme yöntemi kullanılmıştır [32]. Bu yöntem ile giriş ve çıkış parametrelerinin güncellenmesi için karesel hata (E) aşağıdaki gibi belirlenmiştir. (Eş. 35)

$$E = \frac{1}{2} e^2(t) \quad (35)$$

Daha sonra zincir kuralı ile her bir katman için parametrelerin güncelleme işlemi gerçekleştirilir. 5. ve 4.katmanlar için hata terimi, (Eş. 36, Eş. 37)

$$\delta^5 = -\frac{\partial E}{\partial y_0^5} = \left[-\frac{\partial E}{\partial e} \frac{\partial e}{\partial y_0^5} \right] = \left[-\frac{\partial E}{\partial e} \frac{\partial e}{\partial a} \frac{\partial a}{\partial y_0^5} \right] \quad (36)$$

$$\delta^4 = -\frac{\partial E}{\partial net_i^4} = \left[-\frac{\partial E}{\partial y_0^5} \frac{\partial y_0^5}{\partial net_i^4} \right] = \frac{1}{2} \delta^5 \quad (37)$$

olarak hesaplanır. Ayrıca ağırlıklandırılmış aralık faktörleri ise aşağıdaki eşitliklerle güncellenir. (Eş. 38, Eş. 39)

$$\Delta w_{Rk}^4 = \alpha_w \delta^4 = \frac{y_k^3}{\sum_{k=1}^n y_k^3} \quad (38)$$

$$\Delta w_{Lk}^4 = \alpha_w \delta^4 = \frac{y_k^3}{\sum_{k=1}^n y_k^3} \quad (39)$$

3.katman için ise hata teriminin yayılımı aşağıdaki gibi elde edilir. Burada, w_{RLk}^4 değeri w_{Rk}^4 ve w_{Lk}^4 olarak iki farklı değer olarak düşünülebilir. (Eş. 40)

$$\delta^3 = \delta^4 \frac{(w_{RLk}^4 \times \sum_{k=1}^n y_k^3)}{(\sum_{k=1}^n y_0^5)^2} \quad (40)$$

Bu çalışmada kullanılan Gaussian tipi üyelik fonksiyonunun parametrelerinin güncellenmesi aşağıdaki eşitliklerle sağlanmıştır.(Eş. 41-Eş. 43)

$$\Delta \bar{m}_{ij} = \alpha_m \delta^3 y_j^2 \frac{(x_i^2 - \bar{m}_{ij})}{(\sigma_{ij})^2} \quad (41)$$

$$\Delta m_{ij} = \alpha_m \delta^3 y_j^2 \frac{(x_i^2 - \bar{m}_{ij})}{(\sigma_{ij})^2} \quad (42)$$

$$\Delta \sigma_{ij} = \alpha_\sigma \delta^3 y_j^2 \frac{(x_i^2 - m_{ij})}{(\sigma_{ij})^2} \quad (43)$$

Burada; α_w , α_m ve α_σ değerleri sırasıyla 5., 4. ve 3.katmanlarının öğrenme oranı parametreleridir. Ayrıca, bu çalışmada kullanılan Gaussian üyelik fonksiyonunun parametreleri için aşağıdaki güncelleme eşitlikleri kullanılabilir. (Eş. 44)

$$\begin{bmatrix} w_{Lk}^4(N+1) \\ w_{Rk}^4(N+1) \\ \bar{m}_{ij}(N+1) \\ \underline{m}_{ij}(N+1) \\ \sigma_{ij}(N+1) \end{bmatrix} = \begin{bmatrix} w_{Lk}^4(N) \\ w_{Rk}^4(N) \\ \bar{m}_{ij}(N) \\ \underline{m}_{ij}(N) \\ \sigma_{ij}(N) \end{bmatrix} + \begin{bmatrix} \Delta w_{Lk}^4 \\ \Delta w_{Rk}^4 \\ \Delta \bar{m}_{ij} \\ \Delta \underline{m}_{ij} \\ \Delta \sigma_{ij} \end{bmatrix} \quad (44)$$

Burada; N iterasyon sayısını temsil etmektedir. $\partial d / \partial y_0^5$ değeri sistem dinamiğinin belirsizliklerinden dolayı tam olarak belirlenemez [31, 32]. Bu problemi çözmek için delta uyarılma yöntemi aşağıdaki eşitliğe göre kabul edilmiştir. (Eş. 45)

$$\delta^5 = e + B \Delta e \quad (45)$$

Burada; B pozitif bir sayıdır.

4. DENEYSEL KURULUMUN GERÇEKLEŞTİRİLMESİ (IMPLEMENTATION OF THE EXPERIMENTAL SETUP)

Bu çalışmada EGT'nin deneysel olarak tasarımı gerçekleştirilmiş ve deneysel kurulum ile denetim yapısı

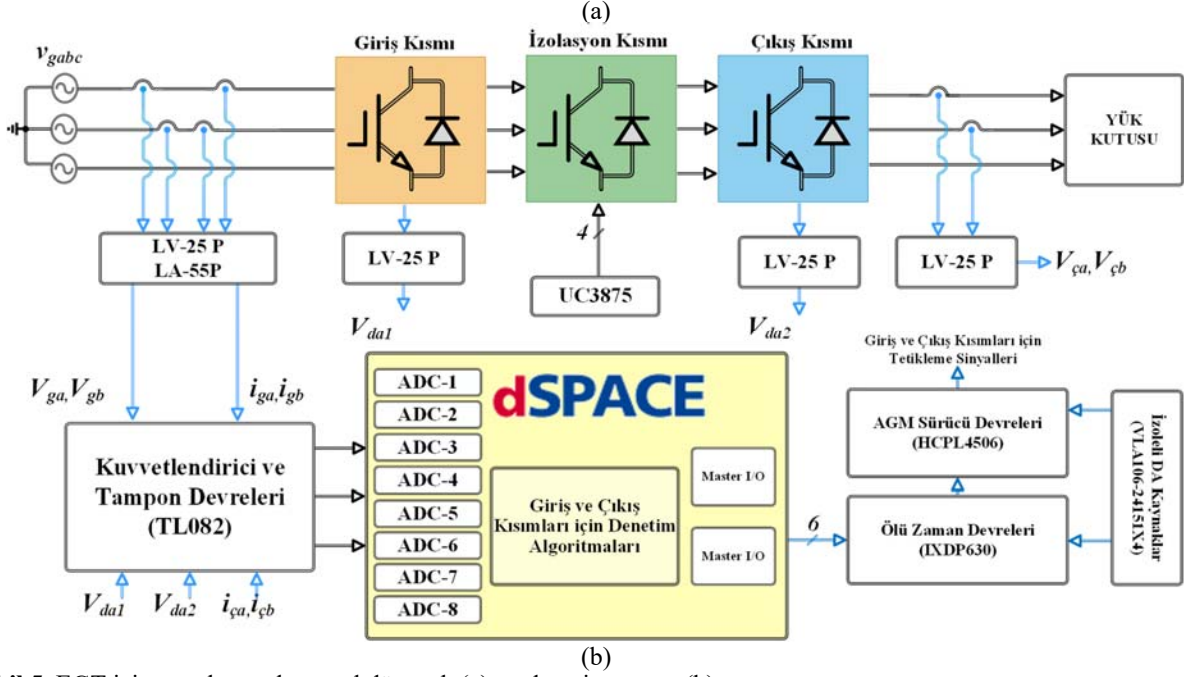
Şekil 5'de gösterilmiştir. Daha öncede bahsedildiği gibi EGT yapısı giriş, izolasyon ve çıkış kısımlarından oluşmaktadır. Giriş kısmında, üç fazlı DGM tabanlı doğrultucu devresi ile şebeke tarafındaki AA gerilimler DA gerilime dönüştürülmektedir. İzolasyon kısmında ise giriş kısmından elde edilen DA gerilim daha düşük seviyedeki bir DA gerilime dönüştürülmektedir. Çıkış kısmındaki üç fazlı evirici devresiyle de yük için gerekli olan güç ve gerilim sağlanmaktadır.

Tablo 1'de deneysel çalışmalarda kullanılan elektriksel parametreler verilmiştir. Şekil 5'de görüldüğü gibi deney düzeneği; üç fazlı varyak, akım ve gerilim için ölçümleme devresi, şarj dirençleri, üç fazlı hat endüktansı, PM75CLA120 Akıllı güç modülleri (AGM), ölü zaman ekleme devreleri, DS1104 denetleyici kartı, DA-bara gerilimi ölçümleme devreleri, ölçüm toplama birimi, anahtarlamalı güç kaynakları, DA-bara kondansatörleri ve AGM sürücü devrelerinden oluşmaktadır. EGT yapısının giriş ve çıkış kısımları için oluşturulan devrelerde PM75CLA120 AGM'ler kullanılmıştır. Bu AGM'ler sayesinde DA-baraların ilk şarj işlemi sağlanmıştır. Bu şarj işlemi ek bir doğrultucu devresi kullanılarak elde edilebilmektedir. Fakat AGM'lerde bulunan IGBT'lere paralel olarak bağlanmış altışar adet 75 A değerine sahip diyotlar bulunmaktadır.

Tablo 1. Deneysel çalışmalarda kullanılan elektriksel parametreler (Electrical parameters used in experimental studies)

Parametre	Değer
Şebeke gerilimi	60 V
Hat endüktansı ve iç direnci	3 mH - 0,2 Ω
DA-bara gerilimleri	200 V-100 V
DA-bara kapasitörleri	3300 µF
Anahtarlama frekansları	1,25 kHz - 2 kHz
IGBT ölü zaman süreleri	4,5 µs
Örnekleme süresi	200 µs

DA-bara gerilimlerinin ilk şarj işlemi bu diyotlar sayesinde gerçekleştirilmiştir. Ayrıca, burada bulunan kondansatörlerin aşırı akımlardan etkilenmemesi için 1kΩ/100W değerinde direnç grubu kullanılmıştır. Şarj işlemi sonrasında ise bu direnç grubu paralel bağlı bir anahtar ile kısa devre edilerek devreden çıkartılmıştır. Üç fazlı DGM tabanlı doğrultucunun çalışabilmesi için şebeke ile doğrultucu arasında bir bağlantı endüktansının bulunması gerekmektedir. Bu çalışmada her bir faz için 3 mH endüktanslar kullanılmıştır. Üç fazlı şebeke gerilimlerinin ve akımlarının ölçülmesi için LA 55-P hall etkili akım ve LV 25-P gerilim algılayıcıları tercih edilmiştir. AGM'lerin çıkış uçlarına bağlanan kondansatörlerden elde edilen gerilimlerin de ölçülmesi gerekmektedir. Bu amaç için LV 25-1000 algılayıcısı kullanılmıştır. PM75CLA120 AGM'lerde altışar tane IGBT anahtarlar bulunmaktadır. Bu anahtarların aynı anda iletme girmemesi için ölü zaman devresine ihtiyaç duyulmaktadır. IXYS firmasının IXDP630PI sayısal ölü-zaman entegresi yardımıyla yaklaşık 4,5 µs'lik bir ölü zaman süresi donanımsal olarak sağlanmıştır. PM75CLA120



Şekil 5. EGT için tasarlanan deneysel düzenek (a) ve denetim yapısı (b) (Experimental setup and control structure designed for EPT)

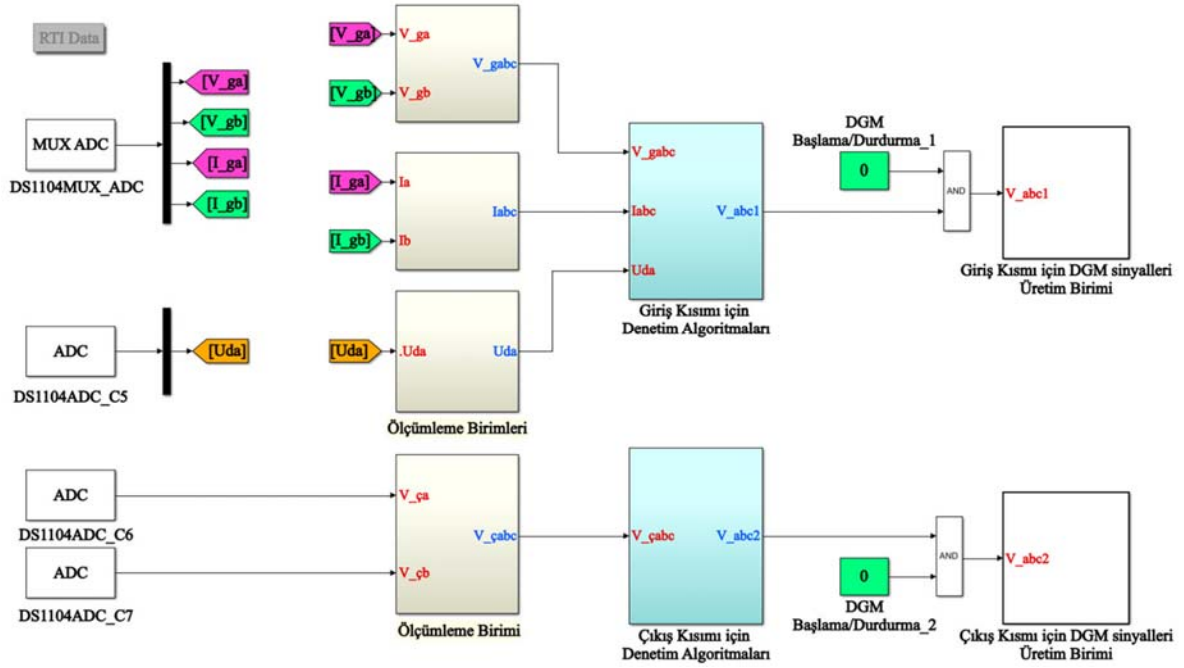
AGM'ler için DS1104 denetleyici kartın I/O çıkışlarından üçer adet tetikleme sinyalleri üretilmiştir. Bu sinyaller IXDP630PI entegrelerine uygulanmıştır. Bu sinyaller ile terslenmiş sinyalleri arasına ölü zaman eklenerek AGM'lerin sürücü devrelerine iletilmiştir.

Bu çalışmanın giriş ve çıkış kısımlarında bulunan üç fazlı DGM tabanlı doğrultucu ve üç fazlı evirici devrelerinin deneysel çalışmaları için Matlab/Simulink ortamı kullanılarak gerçek zamanlı bir arayüz (RTI) modeli hazırlanmış ve bu model DS1104 denetleyici kartına yüklenmiştir. Şekil 6'da giriş ve çıkış kısımları için tasarlanan Matlab/Simulink modeli verilmiştir. Gerçek zamanlı çalışma için gerekli olan denetim algoritmaları bu

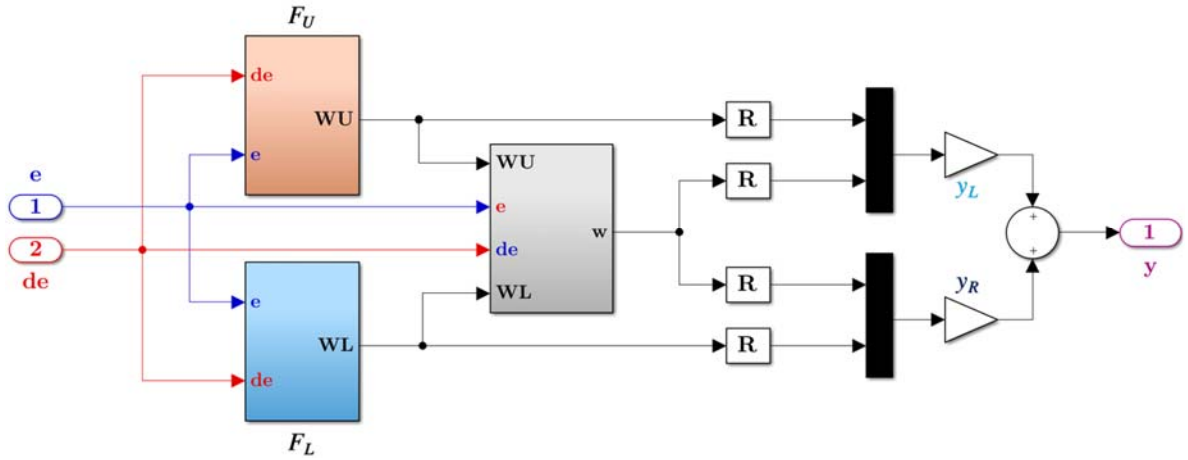
model tarafından sağlanmıştır. Bu model giriş ve çıkış kısımları için iki farklı algoritmaya sahiptir. Giriş kısmındaki "Ölçümleme Birimi-1" bloklarında gerilim ve akım bilgileri ilk olarak 1000 Hz'lik alçak geçiren filtrelerden geçirilerek yüksek frekanslı harmonikler yok edilmiştir. Daha sonra bu bilgiler gerçek zamanlı değerlerine dönüştürülmek için belirli kazanç değerleriyle çarpılmıştır. Dengeli sistemlerde üç faz gerilimlerinin ya da akımlarının toplamı sifıra eşit olduğu için üçüncü faz bilgileri ölçülmemiştir ve diğer faz bilgileri ölçülen gerilim ve akım bilgileri birbirinden çıkartılarak elde edilmiştir. DA-bara gerilimi ise sadece alçak geçiren filtreden geçirilmiş ve gerçek zamanlı değerinin elde edilmesi için belirli kazanç değeriyle çarpılmıştır.

Giriş kısmındaki üç fazlı akım, gerilim ve DA-bara gerilimine ait bilgiler “Giriş Kısmı için Denetim Algoritmaları” bloğuna iletilmiştir. Bu blok ise dq-eksen dönüşümlerinden, faz kilitleme döngüsü ile akım ve gerilim denetim biriminden oluşmaktadır. Faz kilitleme döngüsü şebeke ile üç fazlı DGM tabanlı doğrultucu devresinin eşzamanlı olarak çalışmasını sağlamak için gerekli olan açısız frekansın elde edilmesinde kullanılmıştır. Açısız frekans ve akım bilgileri dq-eksen akımları için hazırlanan denetim algoritmalarına uygulanmıştır. DA-bara geriliminin ve dq-eksen akımlarının denetimi için T2SBD’ler kullanılmıştır. Deneysel çalışmalar için Matlab/Simulink ortamında tasarlanan T2SBD yapısı Şekil 7’de verilmiştir.

İlk olarak DA-bara gerilimi ve dq-eksen akımlarının ölçülen değerleri ile referans değerleri birbiriyle karşılaştırılır. Aralarında hata değerleri ise T2SBD’lere uygulanmaktadır. Önerilen denetleyicinin girişleri hata ve hatadaki değişim olarak belirlenmiştir. Bu girişler için üçer tane Gaussian üyelik fonksiyonu kullanılmıştır. AGM sürücü devresi için gerekli olan tetikleme sinyalleri “Giriş Kısmı için DGM sinyalleri Üretim Birimi” bloğunda kullanılan dijital I/O’lar ile sağlanmıştır. Çıkış kısmındaki “Ölçümleme Birimi-2” bloğunda gerilim bilgilerinin denetim algoritmalarında kullanılmadan önce belirli kazanç değerleri ile çarpılarak gerçek zamanlı değerleri elde edilmiştir. Üç fazlı evirici ile şebekenin eşzamanlı çalışması için faz kilitleme döngüsü bu



Şekil 6. EGT’nin giriş ve çıkış kısımları için RTI blokları ile geliştirilen denetim yapısı (Control structure developed with RTI blocks for input and output stages of EPT)



Şekil 7. Deneysel çalışmalar için geliştirilen T2SBD yapısı (T2NFC structure developed for experimental studies)

denetim algoritmasında da kullanılmıştır. Bu kısım için gerekli olan dönüşümlerden sonra “Çıkış Kısmı için DGM sinyalleri Üretim Birimi” bloğunda abc-eksenlerindeki gerilimler 2 kHz’lik taşıyıcı üçgen dalga ile karşılaştırılarak dijital I/O’lar sayesinde AGM sürücü devresi için gerekli tetikleme sinyalleri üretilmiştir. EGT’nin izolasyon kısmındaki DA-DA çevirici yapısı, DGM üreteç, yalıtım ve sürücü devre ile güç devresinden oluşmaktadır. Bu yapı için gerekli olan tetikleme sinyalleri ise donanımsal olarak harici bir entegre ile sağlanmıştır. Önerilen denetleyici tabanlı EGT yapısının farklı çalışma durumlarına karşı göstereceği cevapları analiz edebilmek için deneysel senaryolar oluşturulmuştur.

4.1. Deneysel Senaryo-1 (Experimental Scenario-1)

Bu senaryoda, EGT yapısının gerilim çökmesine karşı performansı analiz edilmiştir. Gerilim çökmesi, 0,5 periyottan 1 dakikaya kadar geçen sürede, gerilim değerinin %10-%90 değerleri arasındaki bir düşme olarak tanımlanmaktadır. Bu durumu deneysel olarak gerçekleştirmek için üç fazlı varyak ile şebeke gerilimi anlık olarak azaltılmış ve tekrardan başlangıç durumuna getirilmiştir.

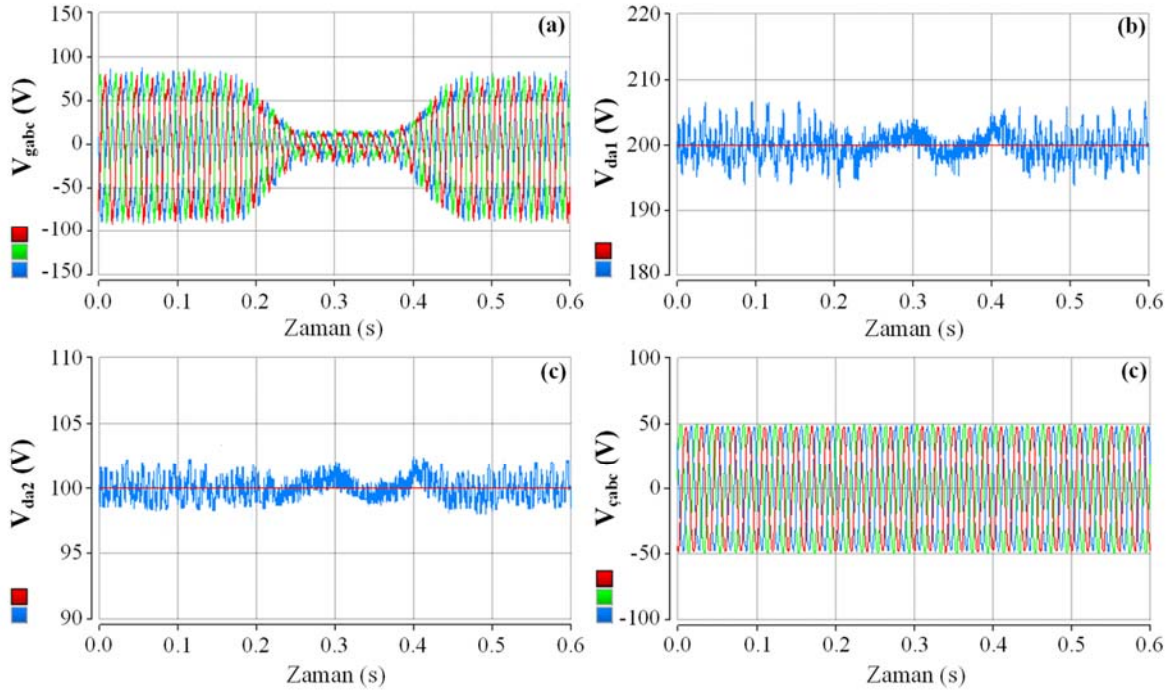
Gerilim çökmesi yaklaşık olarak $t=0,2-0,42$ saniyeleri arasında şebeke geriliminde yaklaşık %73’lük bir düşme ile oluşturulmuştur ve elde edilen deneysel sonuçlar Şekil 8’de gösterilmiştir. Şebekede meydana gelen gerilim çökmesi Şekil 8a’da gösterilmiştir. Şekil 8b ve Şekil 8c’de verilen giriş ve izolasyon kısımlarındaki DA-bara gerilimlerinin, gerilim çökmesi meydana geldiği andan itibaren çok az

salınıma girdiği görülmektedir. DA-bara gerilimleri, gerilim çökmesi durumuna rağmen referans değerleri içerisinde kalmayı başarmıştır. Giriş kısmındaki DA-bara geriliminin denetimi sayesinde bozucu girişlere karşı önerilen denetleyici ile gerilim çökmesi durumu başarılı bir şekilde kompanze edilmiştir. Şekil 8d’de görüldüğü gibi, gerilim çökmesi durumuna rağmen giriş kısmındaki T2SBD’ler yardımıyla DA-bara gerilimlerinin sabit olması çıkış kısmındaki gerilimlerin bu durumdan etkilenmemesini sağlamıştır.

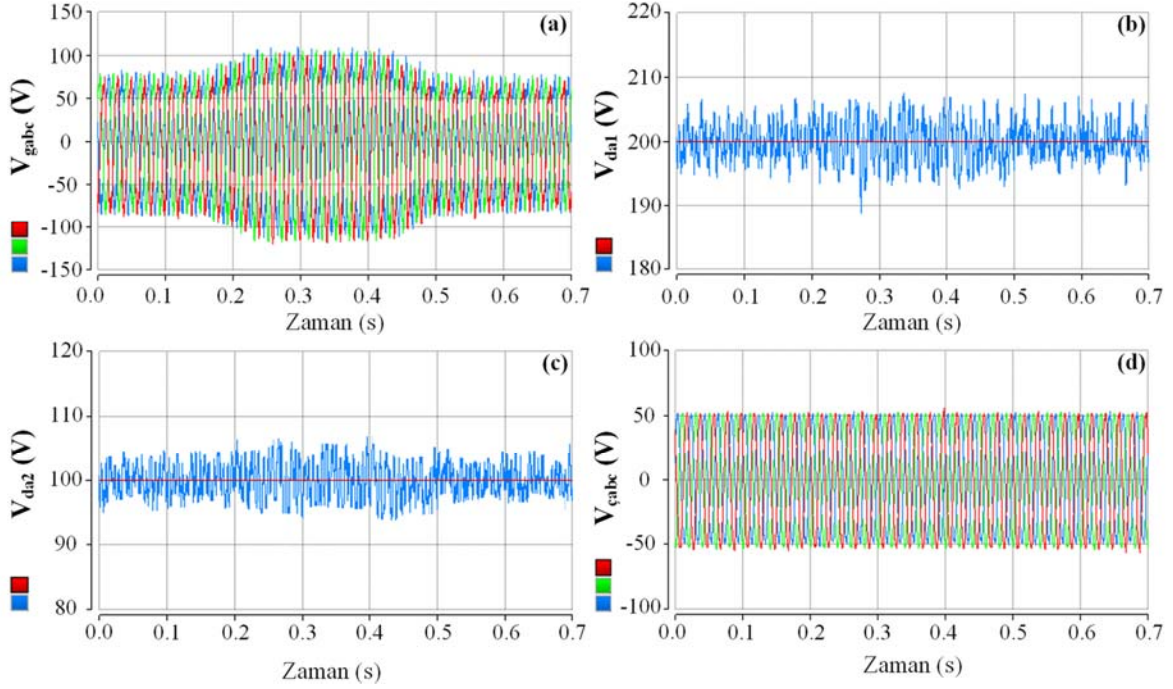
4.2. Deneysel Senaryo-2 (Experimental Scenario-2)

Bu deneysel senaryoda, şebeke geriliminin yükselmesi durumuna karşı EGT yapısının verdiği dinamik cevap incelenmiştir. Gerilim yükselmesi, 0,5 periyottan 1 dakikaya kadar geçen süre boyunca gerilimin değerinin %110-%180 seviyeleri arasındaki yükseliş olarak tanımlanmaktadır. Bu senaryoda, üç fazlı varyak sayesinde şebeke geriliminde yaklaşık %15’lik bir gerilim yükselmesi durumu $t=0,2-0,5$ saniyeleri arasında oluşturulmuştur. Deneysel çalışmadan elde edilen grafikler Şekil 9’da verilmiştir. Şekil 9a’da varyak ile oluşturulan %15’lik gerilim yükselmesine sahip şebeke gerilimi gösterilmiştir. Şekil 9b ve Şekil 9c’de görüldüğü gibi gerilim yükselmesi durumu oluşturulduğu andan itibaren giriş ve izolasyon kısımlarındaki DA-bara gerilimlerinin dalgalanma bandı yaklaşık $\pm 0,95$ V artmıştır.

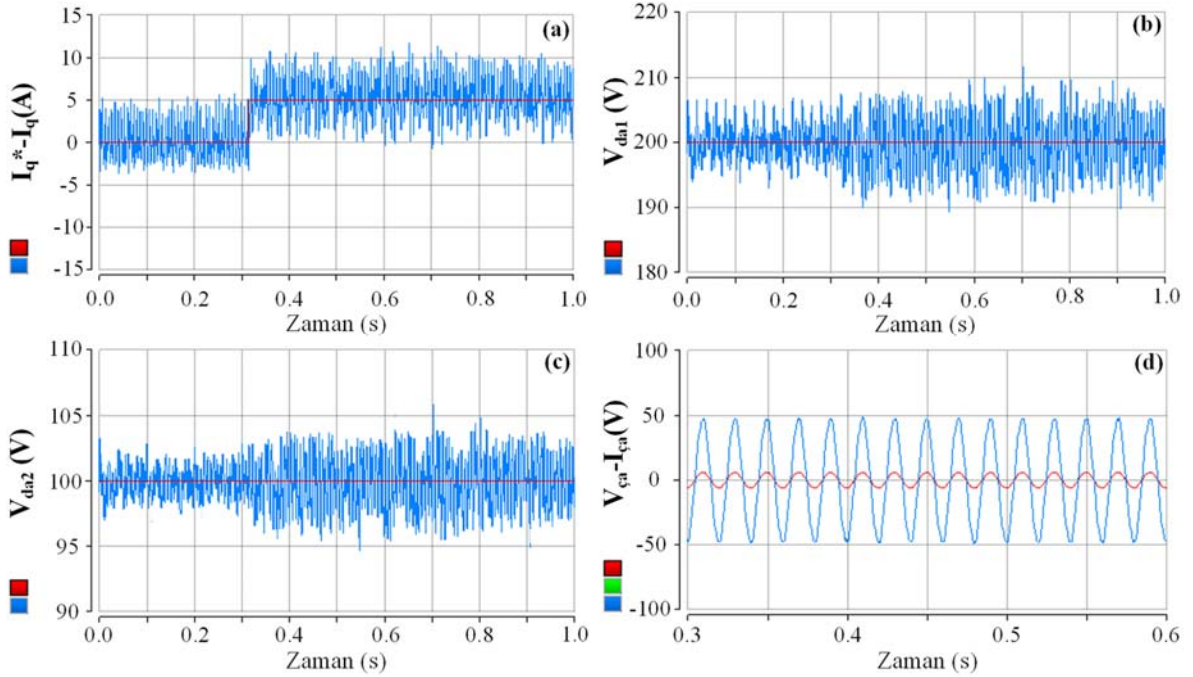
Önerilen denetleyicinin DA-bara geriliminin ve dq-eksen akımlarının denetiminde kullanılmasından dolayı DA-baralardaki dalgalanma bant seviyesi oldukça iyi bir seviyede tutulmuştur.



Şekil 8. Gerilim çökmesi durumundan elde edilen dalga şekilleri (Waveforms obtained from voltage sag condition)



Şekil 9. Gerilim yükselmesi durumundan elde edilen dalga şekilleri (Waveforms obtained from voltage swell condition)



Şekil 10. Reaktif güç çalışma durumundan elde edilen dalga şekilleri (Waveforms obtained from reactive power operating condition)

Bu sayede IGBT anahtarlar üzerindeki gerilim streslerinin artması engellenmiştir. Böylece hem EGT yapısının dinamik performansı iyileştirilmiş hem de sistemdeki güç kayıpları azaltılmıştır. Şekil 9d'de ise EGT yapısının çıkış gerilimleri verilmiştir. Önerilen denetleyici tabanlı EGT yapısı, giriş kısmında meydana gelen gerilim yükselmesi durumunu başarılı bir şekilde kompanze ederek kullanıcılar için sabit çıkış gerilimleri sağlamıştır.

2158

4.3. Deneysel Senaryo-3 (Experimental Scenario-3)

Bu senaryoda, EGT yapısının reaktif güç kompanzasyonu başarımı incelenmiştir. Reaktif güç, AA devresinde veya sistemdeki reaktif bileşenler tarafından üretilen kullanılmamış gücün miktarı olarak tanımlanmaktadır. AA şebekelerde birim güç faktöründe çalışmak için akım ile gerilimin aynı fazda olmaları gerekmektedir. Eğer akım ile

gerilim aynı fazda olmaz ise sistem şebekeden reaktif güç çeker ve kayıplar artmaya başlar. Klasik güç transformatörlerinin kullanıldığı sistemlerde kompanzasyon için ek filtre elemanları kullanılmaktadır. Bu ise ek maliyetlere sebep olur. Üç kısımdan oluşan EGT yapılarında kullanılan DA-baralar sayesinde reaktif güç kompanzasyonu rahatça gerçekleştirilebilmektedir. Bu senaryoyu deneysel olarak gerçekleştirmek için giriş kısmındaki reaktif güç bileşeni olan referans q-ekseni akımı (I_{iq}^*) 0 A'dan +5 A değerine yükseltilmiştir. Bu sayede şebeke geriliminden ileri fazda bir akım çekilmesi sağlanmıştır ve elde edilen tüm grafikler Şekil 10'da sunulmuştur. Şekil 10a'da görüldüğü gibi, giriş kısmındaki akım döngülerinde kullanılan önerilen denetleyici sayesinde q-ekseni akımı, referans q-ekseni akım bileşenini başarılı bir şekilde takip etmiştir. Şekil 10b ve Şekil 10c'de kapasitif çalışmadan elde edilen DA-bara gerilimleri verilmiştir. Şekillerden de görüldüğü gibi, EGT yapısındaki DA-bara gerilimlerinin yaklaşık olarak ± 2 V aralığında bir salınım artışı göstermektedir. Bu artışın temel nedeni ise, kapasitif çalışma boyunca DA-bara gerilimindeki kondansatörlerin daha fazla süre şebeke ile bağlı olmasıdır. Bu süre boyunca şebeke kondansatörlerden daha fazla ikinci dereceden harmonik akımları çekmektedir. Çıkış kısmındaki bir faz akım ve gerilime ait grafikler ise Şekil 10d'de verilmiştir. Şebeke tarafında akım ile gerilim arasında faz farkı varken çıkış kısmında akım ile gerilim aynı fazdadır ve saf sinüzoidal dalga şekilleri elde edilmiştir.

5. SONUÇLAR (CONCLUSIONS)

Elektrik şebekesinin karmaşıklığı yenilenebilir enerji ve üretim kaynaklarının artan kullanımı nedeniyle her geçen gün artmaktadır. Bu karmaşıklığı azaltmak yeni teknolojilere gereksinim duyulmaktadır. Son yıllarda birçok uygulamada kullanılmaya başlanan EGT'ler bu yeni teknolojilerden biri olarak görülmektedir. EGT yapılarıyla reaktif güç kompanzasyonu, harmonik kompanzasyon, gerilim çökmesi/yükselmesi kompanzasyonu sağlanabilmektedir. Ayrıca, EGT yapılarıyla yüksek birim güç faktörü, düşük harmonik bozulma ve çift yönlü güç akışı da elde edilmektedir. Bu çalışmada, giriş, izolasyon ve çıkış kısımlarından oluşan bir EGT yapısı deneysel olarak gerçekleştirilmiştir. EGT'nin giriş kısmında, DA-bara geriliminin ve dq-eksen akımlarının denetiminden dolayı üç fazlı DGM tabanlı doğrultucu devresi tercih edilmiştir. Şebekede meydana gelebilecek bozulmalar ve belirsizlikler ilk olarak giriş kısmında kompanze edildiği için bu kısmın denetimi üzerine odaklanılmıştır. EGT'lerin giriş kısmının denetiminde hem DA-bara gerilimi hem de dq-eksen akımlarının denetimi için dayanıklı ve uyarlamalı bir yapıya sahip olan T2SBD önerilmiştir. Önerilen denetleyici yapısının EGT üzerindeki başarımını göstermek için gerilim yükselmesi, gerilim çökmesi ve reaktif güç çalışma senaryoları deneysel olarak oluşturulmuş ve deneysel veriler elde edilmiştir. T2SBD ile denetlenen EGT'nin bozucu girişlere karşı performansını oldukça iyi seviyelerde olduğu gözlemlenmiştir. Bu çalışma ile yüksek kapasiteli işlemcilerle sahip denetleyici kartlar kullanılarak akıllı denetim algoritmalarına olanak sağlanması ile EGT

yapılarının performanslarının iyileştirilebileceği deneysel olarak gösterilmiştir.

TEŞEKKÜR (ACKNOWLEDGEMENT)

Bu çalışmayı 2016/3-52D ve 2017/1-81M numaralı proje ile destekleyen Kahramanmaraş Sütçü İmam Üniversitesi Bilimsel Araştırma Projeleri Koordinasyon Birimi'ne katkılarından dolayı teşekkür ederiz.

KAYNAKLAR (REFERENCES)

1. Kulkarni S.V. ve Khaparde, S.A., Transformer engineering design and practice, Marcel Dekker, New York, A.B.D., 2004.
2. Zhao T., Wang G., Bhattacharya S., Huang A.Q., Voltage and power balance control for a cascaded H-bridge converter-based solid-state transformer, IEEE Transactions on Power Electronics, 28 (4), 1523-1532, 2013.
3. Çınar M., Alboyacı B., Çürükova S., Sönmez O., Yapıcı R., Calculation of optimum dimensions of magnetic shunt elements to reduce stray losses on transformer tank walls, Journal of the Faculty of Engineering and Architecture of Gazi University, 32 (4), 1346-1337, 2017.
4. McMurray W., Power Converter Circuits having a high-frequency link, U.S Patent 3.517.300, 1970.
5. Tao L., Xu Y., Wenjie C., Yang L., Yang X., Lang H., Xiang H., Design and implementation of high efficiency control scheme of dual active bridge based 10 kV/1 MW solid state transformer for pv application, IEEE Transactions on Power Electronics, 34 (5), 4223-4238, 2019.
6. Zhendong J., Yichao S., Cheng J., Jianhua W., Jianfeng Z., A coordinated DC voltage control strategy for cascaded solid state transformer with star configuration, Turkish Journal of Electrical Engineering & Computer Sciences, 27 (1), 634-648, 2019.
7. Jonas E.H., Johann W.K., Applicability of solid-state transformers in today's and future distribution grids, IEEE Transactions on Smart Grid, 10 (1), 317-326, 2019.
8. Kang M., Enjeti P.N., Pitel I.J., Analysis and Design of electronic transformers for electric power distribution system, IEEE Transactions on Power Electronics, 14 (6), 1133-1141, 1999.
9. Huber J.E. and Kolar J.W., Volume/weight/cost comparison of a 1 MVA 10 kV/400 V solid-state against a conventional low-frequency distribution transformer, IEEE Energy Conversion Congress and Exposition (ECCE), Pittsburgh-USA, 4545-4552, 14-18 September, 2014.
10. Xu S., Huang A.Q., Burgos R., Review of solid-state transformer technologies and their application in power distribution systems, IEEE Journal Of Emerging and Selected Topics in Power Electronics, 1 (3), 186-198, 2013.

11. Falcones S., Mao X., Ayyanar R., Topology comparison for solid state transformer implementation, IEEE Power and Energy Society General Meeting, Providence-USA, 1-8, 25-29 July, 2010.
12. Liu H., Mao C., Lu J., Wang D., Optimal regulator-based control of electronic power transformer for distribution systems, Electric Power Systems Research, 79 (6), 863-870, 2009.
13. Liu Y., Wang W., Liu Y., Bayhan S., Real-time implementation of finite control set model predictive control for matrix converter based solid state transformer, International Journal of Hydrogen Energy, 42 (28), 17976-17983, 2017.
14. Adabi M E., Martinez-Velasco J.A., Alepuz S., Modeling and simulation of a MMC-based solid-state transformer, Electrical Engineering, 100, 375-387, 2018.
15. Beiranvand H., Rokrok E., Asymptotically stable controller for SSTs based on Lyapunov direct stability method, IET Power Electronics, 10 (15), 2065-2075, 2017.
16. Hooshmand R.A., Ataei M., Rezaei M.H., Improving the dynamic performance of distribution electronic power transformers using sliding mode control, Journal of Power Electronics, 12 (1), 145-156, 2012.
17. Acikgoz H., Kececioglu O.F., Yildiz C., Gani A., Sekkeli M., Performance analysis of electronic power transformer based on neuro-fuzzy controller, SpringerPlus, 5, 1-21, 2016.
18. Acikgoz H., Kececioglu O.F., Karadol I., Gani A., Sekkeli M., Adaptive control of solid state transformer using type-2 fuzzy neural system, Studies in Informatics and Control, 26 (2), 171-182, 2017.
19. Zadeh L.A., Fuzzy Sets, Information and Control, 8 (3), 338-353, 1965.
20. Gani A., Acikgoz H., Kececioglu O.F., Sekkeli M., Fuzzy logic controller design based on sugeno inference method for nonlinear inverted pendulum dynamical system, Sigma Journal of Engineering and Natural Sciences, 8 (1), 19-30, 2017.
21. Acikgoz H., Şekkeli M., Bulanık mantık denetleyici ile doğrudan moment denetim yöntemi uygulanan asenkron motorun hız denetim performansının incelenmesi, Akademik Platform Mühendislik ve Fen Bilimleri Dergisi, 1 (2), 50-57, 2013.
22. Vural, A.M. Bayındır, K.Ç., Hybrid fuzzy PI control scheme for quasi multi pulse interline power flow controllers including the p-q decoupling feature, Journal of Power Electronics, 12 (5), 787-799, 2012.
23. Zadeh L.A., The concept of a linguistic variable and its application to approximate reasoning-I, Information Sciences, 8 (3), 199-249, 1975.
24. Liang Q., Mendel J.M., Interval type-2 fuzzy logic systems: theory and design, IEEE Transactions on Fuzzy Systems, 8 (5), 535-550, 2000.
25. Mendel J.M., John R.I.B., Type-2 fuzzy sets made simple, IEEE Transaction Fuzzy Systems, 10 (2), 117-127, 2002.
26. Mendel J., Hagraş H., Tan W.W., Melek W.W., Ying H., Introduction to type-2 fuzzy logic control: theory and applications, Wiley-IEEE Press, USA, 2014.
27. Hassan S., Khanesar M.A., Kayacan E., Jaafard J., Khosravi A., Optimal design of adaptive type-2 neuro-fuzzy systems: a review, Applied Soft Computing, 44, 134-143, 2016.
28. Coteli R., Acikgoz H., Ucar F., Dandil B., Design and implementation of type-2 fuzzy neural system controller for PWM rectifiers, International Journal of Hydrogen Energy, 42 (32), 20759-20771, 2017.
29. Acikgoz H., Coteli R., Ustundag M., Dandil B., Robust control of current controlled PWM rectifiers using type-2 fuzzy neural networks for unity power factor operation, Journal of Electrical Engineering and Technology, 13 (2), 822-828, 2018.
30. Acikgoz H., Coteli R., Dandil B., Ata F., Experimental evaluation of dynamic performance of three-phase AC-DC PWM rectifier with PD-type-2 fuzzy neural network controller, IET Power Electronics, 12 (4), 693-702, 2019.
31. Abiyev R.H., Kaynak, O., Type 2 fuzzy neural structure for identification and control of time-varying plants, IEEE Transactions on Industrial Electronics, 57 (12), 4147-4159, 2010.
32. Lin FJ, Shieh PH, Hung YC., An intelligent control for linear ultrasonic motor using interval type-2 fuzzy neural network, IET Electric Power Applications, 2 (1), 32-41, 2008.