

Design of Super-Twisting Algorithm Based Sliding Mode Control for 9-Level Packed E-Cell Inverters

Naki GÜLER^{1*} ¹Gazi University, Technical Science Vocational School, Electrical and Energy Department, 06500, Yenimahalle, ANKARA

Graphical/Tabular Abstract

Article Info

Research article
 Received:26/12/2020
 Revision:31/01/2020
 Accepted:01/02/2021

Highlights

- PEC Inverter.
- STA-SMC.
- Nine-level inverter

Keywords

Sliding mode control
 Super twisting algorithm
 Multilevel inverter

This paper presents a Super Twisting Algorithm (STA) based Sliding Mode Control (SMC) method for 9-Level Packed E-Cell (PEC) inverters. Firstly, the mathematical background of the PEC inverter is presented. Then, an objective function was defined for the regulation of inverter output voltage. SMC method is designed using the objective function. Finally, STA and SMC methods are integrated to eliminate the chattering effect. The effectiveness of the control algorithm was investigated by simulation studies.

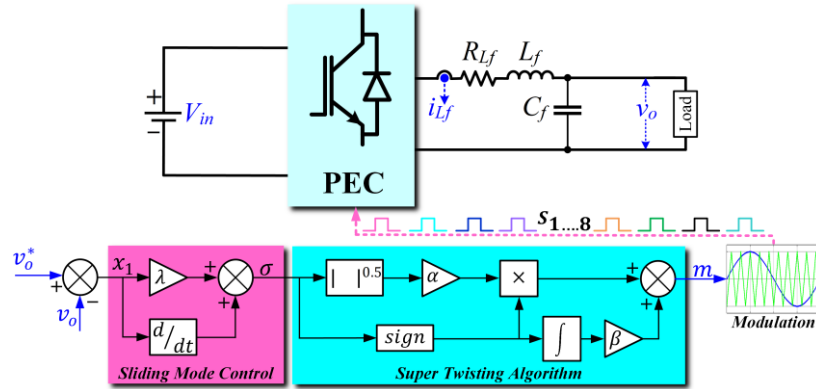


Figure A. Block diagram of the proposed Super Twisting Algorithm based Sliding Mode control method

Purpose: The main objective can be defined as the regulation of load voltage in controlling off-grid inverters. In addition to regulation capability, dynamic responses and Total Harmonic Distortions (THD) can be defined as the other performance indicators. Therefore, obtaining a low THD and fast dynamic response can be defined as the other objectives of the proposed controller. In addition, reducing the chattering effect is another purpose of this study.

Theory and Methods: Firstly, the theoretical background of 9-Level PEC inverter is presented. To achieve the control objectives, a sliding mode controller is designed. The output of the sliding mode control contains chattering problem which causes variable switching frequency. A super twisting algorithm is designed and integrated with the sliding mode control method to eliminate the chattering effect. A modulation signal was generated by the combined algorithm (STA-SMC) and applied to a modulator for generating the switching signals. Thus, the voltage control of Packed E-Cell inverter was achieved.

Results: The effectiveness of the proposed algorithm is investigated by simulation studies using MATLAB/Simulink environments. The steady-state and dynamic response results show that the proposed control strategy successfully regulates the load voltage with low THDs in both cases. In addition, the results show that the proposed control algorithm is capable to control of output voltage under nonlinear load conditions.

Conclusion: In this paper, STA-SMC based controller was proposed to regulate the output voltage of stand-alone 9-Level PEC inverters. Simulation studies were carried out to investigate the performance indicators such as THD and dynamic responses. The results show that the proposed control algorithm capable to regulate the inverter voltage with low THD and fast dynamic response under both linear and nonlinear load conditions.



Design of Super-Twisting Algorithm Based Sliding Mode Control for 9-Level Packed E-Cell Inverters

Naki GÜLER^{1*}

¹Gazi University, Technical Science Vocational School, Electrical and Energy Department, 06500, Yenimahalle, ANKARA

Abstract

In this paper, a super twisting algorithm based sliding mode control method is presented for 9-Level Packed E-Cell inverters. Regulating the load voltage is the main objective in the control of off-grid inverters. To achieve this objective firstly, a sliding mode controller is designed. The output of the sliding mode method contains chattering which causes variable switching frequency. A super twisting algorithm is designed and integrated with the sliding mode control method to reduce the effect of chattering. A modulation signal is generated by the combined algorithms and it is applied to a modulator for generating the switching signals. Thus, the voltage control of Packed E-Cell inverter is achieved. The performance of the proposed algorithm is investigated by simulation studies. The steady-state and dynamic response results show that the proposed control strategy successfully regulates the load voltage with low total harmonic distortions in both cases.

Makale Bilgisi

Araştırma makalesi
Başvuru: 26/12/2020
Düzeltilme: 31/01/2020
Kabul: 01/02/2021

Keywords

Sliding mode control
Super twisting algorithm
Multilevel inverter

Anahtar Kelimeler

Kayan kipli kontrol
Üstün burulma
algoritması
Çok seviyeli evirici

9-Seviyeli Paket E-Hücreli Eviriciler için Üstün Burulma Algoritması Tabanlı Kayan Kipli Kontrol Tasarımı

Öz

Bu makalede, 9-Seviyeli Paket E-Hücreli eviriciler için üstün burulma algoritması tabanlı kayan kipli kontrol yöntemi sunulmuştur. Şebekeden bağımsız eviricilerin kontrolünde temel amaç, yük gerilimini regüle etmektedir. Bu amaca ulaşmak için öncelikle bir kayan kipli kontrolör tasarlanmıştır. Kayan kipli kontrol yönteminin çıkışı değişken anahtarlama frekansına neden olan çattırtı sorunları içermektedir. Çattırtı etkisini azaltmak için bir üstün burulma algoritması tasarlanmış ve kayan kipli kontrol yöntemine entegre edilmiştir. Tümlleşik algoritmayla bir modülasyon sinyali üretilmiş ve anahtarlama sinyallerini oluşturmak için bir modülatöre uygulanmıştır. Böylece, Paket E-Hücreli eviricinin gerilim kontrolü sağlanmıştır. Önerilen algoritmanın performansı benzetim çalışmalarlarıyla incelenmiştir. Kararlı durum ve dinamik yanıt sonuçları, önerilen kontrol stratejisinin her iki durumda da düşük toplam harmonik bozulmalarla yük voltajını başarılı bir şekilde düzenlediğini göstermektedir.

1. GİRİŞ (INTRODUCTION)

Güneş panelleri gibi yaygın kullanılan yenilenebilir enerji kaynakları ve depolama birimlerinin doğru gerilim üretmesi, DA/AA dönüşüm sağlayan eviricilerin yaygın kullanımındaki temel faktör olarak belirtilebilir. Klasik iki seviyeli eviriciler basit bir anahtar yapısına sahip olsa da çıkış gerilimindeki bozucu etkilerin fazla olması ve büyük boyutlu filtreler gerektirmesi bir dezavantaj olarak ortaya çıkmaktadır. Harmonik bozulmalar hem güç sistemlerini hem de şebekeden bağımsız çalışan yükleri olumsuz etkilemektedir [1]. Çok seviyeli eviricilerin, düşük toplam harmonik bozulmaya (THB) sahip gerilim üretebilmesi, anahtarlar üzerindeki gerilim stresinin az olması ve düşük anahtarlama frekanslarında çalışabilmesi yaygın kullanılmasına neden olan faktörler olarak sıralanabilir [2]. Eviricilerdeki seviye sayısının artması toplam harmonik bozulmaların azalmasını sağlayan temel unsurdur. Ancak, seviye sayısına bağlı olarak anahtar, diyot ve kondansatör gereksinimleri de

artmaktadır. Bu nedenle, topoloji tasarımlarının büyük kısmı daha az devre elemanı ile maksimum seviyeyi elde etmek üzerine yoğunlaşmıştır.

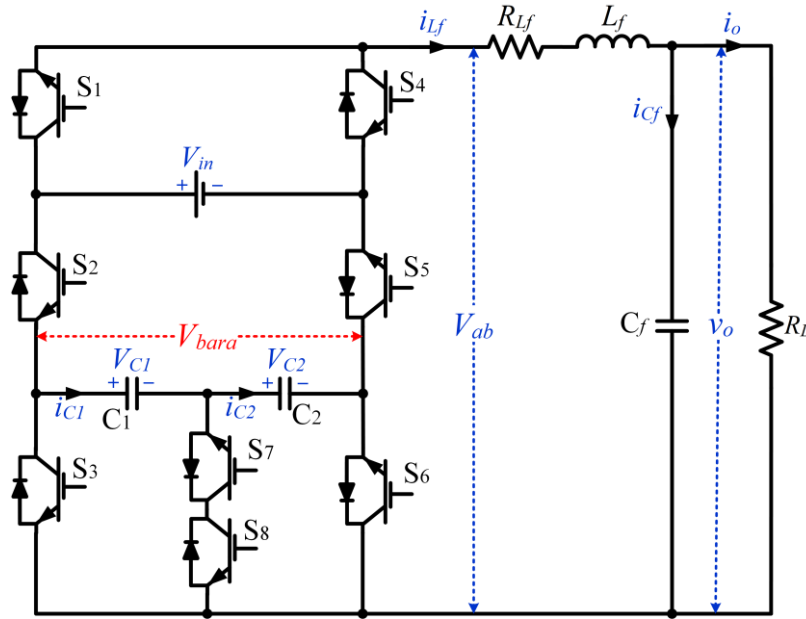
Çok seviyeli eviriciler temel olarak, kaskat H-köprü [3], uçan kondansatörlü ve nötr kenetlemeli [4] olmak üzere üç ana başlıkta değerlendirilebilir. Kaskat H-köprü evirici, birden çok sayıda klasik iki seviyeli evirici ile oluşturulmaktadır [5]. Bu durum evirici yapısını basitleştirse de çok sayıda izoleli kaynağa ihtiyaç duyması uygulama alanını kısıtlamaktadır. Uçan kondansatörlü eviricide ise bileşen sayısının fazla olması ve kondansatör gerilimlerinin kontrolünün zor olması bir dezavantaj olarak belirtilebilir. Nötr kenetlemeli eviriciler, tek giriş kaynağıyla çalışabilmekte ve uçan kondansatörlü eviriciye göre daha az bileşenle aynı gerilim seviyesi elde edilebilmektedir [2]. Bu nedenle, çok seviyeli eviriciler arasında en yaygın kullanılan model olduğu belirtilebilir. Nötr kenetlemeli eviricilerde DA tarafa eklenen kondansatörlerle ekstra gerilim noktaları oluşturulmaktadır. Böylece, evirici sadece giriş gerilimi seviyesinde değil, eşit seviyedeki kondansatör gerilimleri arasında da anahtarlanabilmektedir. Bu durum seviye sayısını artıran temel unsurdur. Nötr kenetlemeli eviricilerin bu özelliğinden esinlenerek, Paket U-Hücreli (PUH) eviriciler oluşturulmuştur [6]. Bu topolojide ise nötr kenetlemesi yapılmamakta, dolayısıyla dengesiz yüklerin etkileri azaltılmaktadır. Bununla birlikte, PUH topolojiler nötr kenetlemeli eviricilere göre daha az anahtar sayısı ile aynı gerilim seviyelerini oluşturabilmektedir [7]. 5 seviyeli bir PUH eviriciye 2 adet anahtar eklenmesiyle yeni bir topoloji olarak 9-Seviyeli Paket E-Hücreli (PEH) topoloji oluşturulmuştur [8]. PEH evirici 9-Seviyeli diğer topolojilere göre en az devre elemanına sahip yapıdır [9]. PEH topolojisiyle gerilim seviyesi artırılmış, dolayısıyla evirici çıkışındaki THB'ler azaltılmıştır. Bu topoloji de PUH ve nötr kenetlemeli eviricilere benzer olarak DA tarafta 2 adet ek kondansatör barındırmaktadır. Kondansatör gerilimleri giriş gerilimlerinin dörtte biri seviyesinde tutularak toplamda 9 farklı seviyeye sahip gerilim elde edilmektedir. DA tarafta kondansatör bulunduran yapılarda, gerilim dengesinin korunması kontrol işlemlerini zorlaştıran en büyük sorundur [10], [11]. Ancak, PEH topolojisinde doğal dengeleme yapılabilen, dolayısıyla gerilim dengelenmesi için ek bir kontrolör yapısına ihtiyaç duyulmamaktadır [12].

Evirici topolojisi harmoniklerin azaltılmasında önemli bir rol oynasa da, bu durum ancak iyi tasarlanmış bir kontrol algoritmasıyla mümkün olmaktadır. Eviricilerin kontrolünde hedefler çalışma yerine bağlı olarak değişkenlik göstermektedir. Şebekeye bağlı bir eviricide akım kontrolü sağlanırken [13], [14], bağımsız çalışan bir eviricide yük geriliminin kontrol edilmesi temel hedeftir [15], [16]. Kontrol işlemleri topolojinin etkinliği üzerinde önemli bir rol oynadığından birçok farklı yöntem ile eviricilerin kontrolü sağlanmıştır. Geleneksel metotlar olarak belirtilebilecek doğrusal kontrol yöntemlerinin yanı sıra, teknolojik gelişmeler doğrusal olmayan kontrol yöntemlerinin uygulanabilirliğini kolaylaştırmıştır. Doğrusal olmayan kontrol yöntemlerinde dinamik tepkilerinin oldukça hızlı olması bu yöntemlerin güç elektroniğinde uygulanmasının temel sebebi olarak belirtilebilir [17]. Model öngörülü kontrol ve kayan kipli kontrol (KKK) popüler yöntemler arasında yer almaktadır. Her iki yöntem de dinamik cevap süresi açısından benzer kabiliyete sahip olsa da KKK yönteminin parametre değişimlerine duyarsız olması oldukça büyük bir avantaj sağlamaktadır [18]. Bununla birlikte bu yöntemler için değişken anahtarlama frekansı uygulanabilirlik için en büyük problemdir [19]. Bu nedenle güncel çalışmalar bu yöntemlerin sabit anahtarlama frekansında çalıştırılması üzerinedir. Model öngörülü kontrolde sabit anahtarlama frekansında çalışma sağlamak için kontrol parametreleri sistemin çalışma noktasına bağlı olarak güncellenmektedir [20]. Ancak bu durum kontrol yapısını karmaşıklığa dönüştürmekte ve yüksek performanslı mikrodenetleyici ihtiyacı doğurmaktadır. Kayan kipli kontrolde ise çatırtı sorunu olarak tanımlanan olumsuz etki üzerine birçok çalışma yapılmıştır [16]. Özellikle yüksek dereceli sistemlerde yaygın kullanılan üstün burulma algoritması (ÜBA), kontrolün doğruluğunu artırırken çatırtı etkisini azaltmaktadır [21]. Bu nedenle, kayan kipli kontrol yöntemine entegre edilerek etkili bir kontrol yapısı oluşturulmaktadır.

Bu çalışmada, en az devre elemanı ile 9-Seviyeli gerilim üretebilen PEH topolojisinin çıkış gerilimini kontrol etmek üzere üstün burulma algoritması tabanlı bir kayan kipli kontrol yöntemi geliştirilmiştir. Eviricinin DA bara kondansatörleri arasındaki gerilim seviyesi doğal dengeleme ile eşitlenerek kontrol yapısı basitleştirilmiştir. Önerilen tümeleşik algoritmayla, şebekeden bağımsız çalışan PEH eviricinin çıkışına bağlı yük üzerindeki gerilimin kontrolü sağlanmıştır. Oluşturulan kontrol stratejisi, yük ve giriş gerilimindeki değişimlere karşı hızlı dinamik cevaplar üretebilmekte ve sabit anahtarlama frekansında çalışabilmektedir.

2. PAKET E-HÜCRELİ 9-SEVİYELİ EVİRİCİNİN MATEMATİKSEL MODELİ (MATHEMATICAL MODEL OF PACKED E-CELL 9-LEVEL INVERTER)

Şebekeden bağımsız çalışan bir Paket E-Hücreli 9-Seviyeli evirici devre şeması Şekil 1’de verilmiştir. Evirici temel güç akışı sağlayan 6 anahtar (S_1 – S_6) ve DA taraftaki kondansatörlerin orta noktasına bağlı 2 ek anahtardan (S_7 – S_8) meydana gelmektedir. V_{ab} noktasında 9-Seviyeli bir gerilim elde edilmesi için anahtar durumları Tablo 1’de verilmiştir.



Şekil 1. Paket E-Hücreli 9-Seviyeli evirici

Tablo 1’de görüldüğü üzere, V_{ab} gerilimi V_{in} ile $-V_{in}$ arasında değişen 9 farklı seviyeden meydana gelmektedir. a_3 ve a_4 durumlarında V_{ab} gerilimi kaynak geriliminin yarı değerindeyken, a_9 ve a_{10} durumlarında $-V_{in}/2$ değerindedir. Bu anahtarlama koşullarında seviye gerilimleri eşit değerde üretilmesine rağmen, C_1 ve C_2 kondansatörlerinin akımlarında (i_{C1} ve i_{C2}) yön değişimi olduğu tablodan görülmektedir. Akımlarda yön değişiminin olduğu bu durumlar, V_{ab} geriliminin seviyesine bağlı olarak, kondansatörlerin şarj veya deşarj olduğunu ifade etmektedir. V_{ab} geriliminin, bobin gerilimi (V_{Lf}), bobin iç direnci üzerindeki gerilim (V_{RLf}) ve yük geriliminin (v_o) toplamına eşit olduğu Denklem 1’de görülmektedir.

$$V_{ab} = V_{Lf} + V_{RLf} + v_o \quad 1$$

Tablo 1. 9-Seviyeli PEH çeviricinin anahtar durumları (+ : Şarj, - : Deşarj, 0: Etkisiz)

Durum	S_1	S_2	S_3	S_4	S_5	S_6	S_7 & S_8	V_{ab}	C_1	C_2	i_{C1}	i_{C2}
a_1	1	0	0	0	1	1	0	V_{in}	0	0	0	0
a_2	1	0	0	0	1	0	1	$V_{in}-V_{C2}=3V_{in}/4$	0	+	0	i_{Lf}
a_3	1	0	1	0	1	0	0	$V_{in}-V_{C1}-V_{C2}=V_{in}/2$	+	+	i_{Lf}	i_{Lf}
a_4	1	1	0	0	0	1	0	$V_{C1}+V_{C2}=V_{in}/2$	-	-	$-i_{Lf}$	$-i_{Lf}$
a_5	1	1	0	0	0	0	1	$V_{C1}=V_{in}/4$	-	0	$-i_{Lf}$	0
a_6	0	0	0	1	1	1	0	0	0	0	0	0
a_7	1	1	1	0	0	0	0	0	0	0	0	0
a_8	0	0	0	1	1	0	1	$-V_{C2}=-V_{in}/4$	0	-	0	i_{Lf}
a_9	0	0	1	1	1	0	0	$-V_{C1}-V_{C2}=-V_{in}/2$	-	-	i_{Lf}	i_{Lf}
a_{10}	0	1	0	1	0	1	0	$-V_{in}+V_{C1}+V_{C2}=-V_{in}/2$	+	+	$-i_{Lf}$	$-i_{Lf}$
a_{11}	0	1	0	1	0	0	1	$-V_{in}+V_{C1}=3V_{in}/4$	+	0	$-i_{Lf}$	0
a_{12}	0	1	1	1	0	0	0	$-V_{in}$	0	0	0	0

Denklem 1, yük geriliminin genliğinin doğrudan V_{ab} gerilimine bağlı olduğunu açıkça göstermektedir. Denklem 1 kullanılarak, yük gerilimi Denklem 2 ile ifade edilebilir.

$$v_o = V_{ab} - L_f \frac{di_{Lf}}{dt} - i_{Lf} R_{Lf} \quad 2$$

Burada, i_{Lf} evirici çıkış akımını ifade etmektedir ve Denklem 3 ile elde edilebilir.

$$i_{Lf} = i_{Cf} + i_o \quad 3$$

i_{Lf} akımı anahtar durumlarına bağlı olarak, giriş kaynağı, C_1 veya C_2 kondansatörlerinden sağlanmaktadır. Kondansatörler akımları özellikle gerilim dengesi açısından büyük öneme sahiptir. Kararlı durumda çalışan bir 9-Seviyeli PEH eviricide, V_{C1} ve V_{C2} gerilimleri giriş geriliminin dörtte birine ($V_{in}/4$) eşit olmalıdır. Bu gereklilik seviyelerin doğrusal artışı açısından önemlidir. Aksi durumda seviye dengesizlikleri oluşacağından çıkış gerilimi üzerindeki harmonik bozulmalar da artacaktır. Kondansatör gerilimlerinin $V_{in}/4$ seviyesinde tutulması için anahtarlama sinyalleri seçiminde şarj vedeşarj durumları önemlidir. Anahtar durumlarına ve i_{Lf} akımına bağlı olarak i_{C1} ve i_{C2} akımları sırasıyla Denklem 4 ve 5 ile ifade edilebilir.

$$i_{C1} = C_1 \frac{dV_{C1}}{dt} = (a_3 - a_4 - a_5 + a_9 - a_{10} - a_{11})i_{Lf} \quad 4$$

$$i_{C2} = C_2 \frac{dV_{C2}}{dt} = (a_2 + a_3 - a_4 + a_8 + a_9 - a_{10})i_{Lf} \quad 5$$

Denklemlerde V_{ab} seviyesinin pozitif alternansta (a_3 ve a_4) ve negatif alternansta (a_9 ve a_{10}) eşit olduğu durumlara dikkat edilecek olursa, i_{C1} ve i_{C2} akım yönlerinin terslendiği görülecektir. Bu nedenle, ilgili anahtarlama durumları arasında seçim, kondansatörlerin şarj veyadeşarj durumuna göre yapılmalıdır. $V_{in}/2$ ve $-V_{in}/2$ seviyelerinin her birinde 2 olası anahtar durumu bulunmaktadır. İlgili seviyelere ulaşılması için gerekli anahtarlama durumu seçilirken aşağıdaki koşullar dikkate alınmalıdır:

$$a_p \begin{cases} \text{eğer } V_{C1} < (V_{in}/4) \text{ ve } V_{C2} < (V_{in}/4) \text{ ise } p = 3 \\ \text{eğer } V_{C1} > (V_{in}/4) \text{ ve } V_{C2} > (V_{in}/4) \text{ ise } p = 4 \end{cases} \quad 6$$

$$a_n \begin{cases} \text{eğer } V_{C1} < (V_{in}/4) \text{ ve } V_{C2} < (V_{in}/4) \text{ ise } n = 10 \\ \text{eğer } V_{C1} > (V_{in}/4) \text{ ve } V_{C2} > (V_{in}/4) \text{ ise } n = 9 \end{cases} \quad 7$$

Denklem 6 ve 7'de yer alan koşul ifadelerinden açıkça görüldüğü üzere, kondansatör gerilimleri (V_{C1} ve V_{C2}) $V_{in}/4$ değerinden düşükse, Tablo 1'de verilen şarj durumlarına (a_3 ve a_{10}) göre anahtarlama sinyalleri seçilerek gerilim seviyelerinin yükseltilmesi sağlanmaktadır. Benzer olarak, kondansatör gerilimleri $V_{in}/4$ seviyesinden yüksekse, anahtarlama sinyallerideşarj durumlarına (a_4 ve a_9) göre seçilerek gerilim seviyesinin azaltılması sağlanmaktadır. Böylece, çok seviyeli eviricilerin kontrolünde büyük bir zorluk olarak ortaya çıkan kondansatörler arası gerilim dengelenmesi, doğal olarak sağlamakta ve kontrol yapısı basitleşmektedir. Diğer seviyelerin oluşturulması için detayları [9]'da verilen çok seviyeli eviricilerin tipik modülasyon şeması doğrultusunda anahtarlama sinyalleri uygulanmaktadır. Bilindiği üzere, modülasyon sinyalinin büyüklüğü, filtre edilmiş evirici geriliminin genliğini belirleyen temel faktördür. Doğrusal bir ifade olarak, eviricilerde yük gerilimi ve modülasyon sinyali arasındaki ilişki Denklem 8'deki gibidir.

$$v_o = mV_{in} \quad 8$$

Burada m , sinüsoidal dalga formunda ve l ile $-l$ aralığında değişen bir modülasyon sinyalidir. Dolayısıyla, yüke uygulanan gerilimin hem genliği hem de dalga biçimi doğrudan m parametresine bağlıdır. Modülasyon sinyalinin üretilmesi, doğrusal kontrol yöntemleriyle yapılabilmektedir. Ancak doğrusal kontrol yöntemlerinin dinamik cevapları zayıf ve doğrusal olmayan yükler altında harmonikleri bastırmada etkili değildir. Bu nedenle, doğrusal olmayan kontrol yöntemleri daha iyi bir performans sergilemektedir.

3. ÜSTÜN BURULMA ALGORİTMASI TABANLI KAYAN KIPLİ KONTROL TASARIMI (DESIGN OF SUPER TWISTING ALGORITHM BASED SLIDING MODE CONTROL)

Kayan kipli kontrol, doğrusal olmayan ve sistem parametrelerine duyarsız bir yöntemdir. Bununla birlikte, kolay uygulanabilir bir yapıya sahiptir ve ani değişimlere karşı oldukça hızlı dinamik cevaplar üretebilmektedir. Bu üstün özellikleri nedeniyle güç dönüştürücülerinin kontrolünde yaygın olarak tercih edilmektedir. Bununla birlikte, çatırtı sorununun değişken anahtarlama frekanslarına yol açması ve sistem verimi üzerinde etkili olması temel uygulama zorluğudur. Ancak, üstün burulma algoritmasıyla (ÜBA) tasarlanan kayan kipli kontrolcüler, sabit anahtarlama frekansında çalışmaya olanak tanıdığından bu olumsuz etkiler ortadan kalkmaktadır. ÜBA algoritması, kayan kipli kontrol yapısının üzerine kurulmaktadır. ÜBA tabanlı kayan kipli kontrolde, sistem kararlılığı için Denklem 9'da verilen ifadenin sağlanması şartı bulunur.

$$\sigma = \dot{\sigma} = 0 \quad 9$$

Burada, σ kayan yüzey fonksiyonudur ve Denklem 10 ile ifade edilir.

$$\sigma = \left(\lambda + \frac{d}{dt} \right)^{n-1} x_1 \quad 10$$

Burada, λ pozitif bir sabit ve n sistem derecesidir. PEH eviricideki C_1 ve C_2 kondansatör gerilimlerinin dengelenmesi modülasyon şemasında doğal olarak sağlandığından, sistemin derecesi artık sadece çıkış tarafındaki filtre elemanlarına bağlı olmaktadır. Dolayısıyla, 2'inci derecen bir sistemin kontrolü sağlanmalıdır. İkinci dereceden bir sistem için kayan yüzey fonksiyonu Denklem 11 ile ifade edilebilir.

$$\sigma = \lambda x_1 + \dot{x}_1 \quad 11$$

Burada, x_1 ve \dot{x}_1 sırasıyla kontrol girişindeki hatayı ve türevini ifade etmektedir. PEH evirici şebekeden bağımsız çalıştığından, kontrol yönteminin amacı yük gerilimini belirlenen bir referansa regüle etmektedir. Dolayısıyla, kontrol hatası Denklem 12 ile ifade edilebilir.

$$x_1 = v_o^* - v_o \quad 12$$

Burada, v_o^* yük geriliminin referansını ifade etmektedir ve Denklem 13 ile elde edilmiştir.

$$v_o^* = V_p^* \sin(\omega t) \quad 13$$

Burada, V_p^* referans tepe değeri ifade etmektedir ve haricen tanımlanan tek giriş parametresidir. Hata fonksiyonu Denklem 12'de belirlendiğinden, artık \dot{x}_1 ifadesi Denklem 14'teki gibi yazılabilir.

$$\dot{x}_1 = \frac{dv_o^*}{dt} - \frac{dv_o}{dt} \quad 14$$

Referans yük gerilimi bir sinüs fonksiyonudur, dolayısıyla türevi sistem parametreleri veya ölçülen değerlere bağlı değildir. Bu nedenle, Denklem 14'ün türevi geri-Euler metodu uygulanarak Denklem 15'teki gibi elde edilebilir.

$$\frac{dv_o^*(k)}{dt} = \frac{v_o^*(k) - v_o^*(k-1)}{T_s} \quad 15$$

Burada, T_s örnekleme süresini, k mevcut örnekleme anımı, $k-1$ ise bir önceki örnekleme anımı ifade etmektedir. Yük gerilimi, ölçülen sistem değişkenlerine bağlı olarak Denklem 2'de verilmişti. Şekil 1 göz önünde bulundurularak, C_f kondansatörü üzerindeki gerilimin v_o gerilimine eşit olduğu söylenebilir. Dolayısıyla, çıkış geriliminin türevi, Denklem 16'daki gibi i_{cf} akımının bir fonksiyonu olarak yazılabilir.

$$C_f \frac{dv_o}{dt} = i_{cf} \quad 16$$

Denklem 3'teki i_{cf} akımıyla, Denklem 16'daki türevsel ifade yer değiştirilirse, Denklem 17 elde edilir.

$$i_{Lf} = C_f \frac{dv_o}{dt} + i_o \quad 17$$

Sonuç olarak, yük geriliminin türevi Denklem 18'deki gibi elde edilir.

$$\frac{dv_o}{dt} = \frac{1}{C_f} (i_{Lf} - i_o) \quad 18$$

Denklem 11'deki değişkenler yerine konularak, Denklem 19'daki kayan yüzey fonksiyonu elde edilmiştir.

$$\sigma = \lambda(v_o^* - v_o) + \left[\left(\frac{v_o^*(k) - v_o^*(k-1)}{T_s} \right) - \frac{1}{C_f} (i_{Lf} - i_o) \right] \quad 19$$

Böylece, klasik kayan kipli kontrol tasarımı tamamlanmıştır. Bu aşamadan sonra üstün burulma algoritmasının entegrasyonu yapılabilir. ÜBA algoritmasının temel eşitliği Denklem 20'de verilmiştir.

$$m = \alpha |\sigma|^{0.5} \text{sign}(\sigma) - \beta \int \text{sign}(\sigma) dt \quad 20$$

Daha önce belirtildiği gibi m modülasyon sinyali ve evirici anahtarlama sinyallerinin üretilmesinde kullanılan tek kontrol çıkışıdır. Ancak, Denklem 20'deki ÜBA yapısının uygulanabilirliğinin teorik olarak incelenmesi gerekmektedir. Çünkü üstün burulma algoritmasının uygulanabilir olması için sistemin bağlı derecesinin bir olması gerekmektedir. Bağlı derecenin belirlenmesi için, kontrol çıkışı (m) görünür oluncaya kadar σ fonksiyonunun türevi alınır. Alınan türev sayısı bağlı dereceyi belirler. Dolayısıyla, Denklem 19'daki kayan yüzey fonksiyonunun bir defa türevi alındığında m değişkeninin dâhil olması bir gerekliliktir. Denklem 19'un türevi Denklem 21'deki gibi yazılabilir.

$$\dot{\sigma} = \lambda(\dot{v}_o^* - \dot{v}_o) + \left[\dot{v}_o^* - \frac{1}{C_f} \left(\frac{di_{Lf}}{dt} - \frac{di_o}{dt} \right) \right] \quad 21$$

Denklemde yer alan di_{Lf}/dt ifadesi v_o değişkenine bağlıdır ve Denklem 2 kullanılarak Denklem 22'deki gibi ifade edilebilir.

$$\frac{di_{Lf}}{dt} = \frac{1}{L_f} (V_{ab} - v_o - i_{Lf} R_{Lf}) \quad 22$$

Denklem 22'deki v_o yerine, Denklem 8 yerleştirilirse, Denklem 23 elde edilir.

$$\frac{di_{Lf}}{dt} = \frac{1}{L_f} (V_{ab} - mV_{in} - i_{Lf} R_{Lf}) \quad 23$$

Son olarak, Denklem 23, Denklem 21'de yerine konulursa, Denklem 24 elde edilir.

$$\dot{\sigma} = \lambda(\dot{v}_o^* - \dot{v}_o) + \left[\dot{v}_o^* - \frac{1}{C_f} \left(\frac{1}{L_f} (V_{ab} - mV_{in} - i_{Lf} R_{Lf}) - \frac{di_o}{dt} \right) \right] \quad 24$$

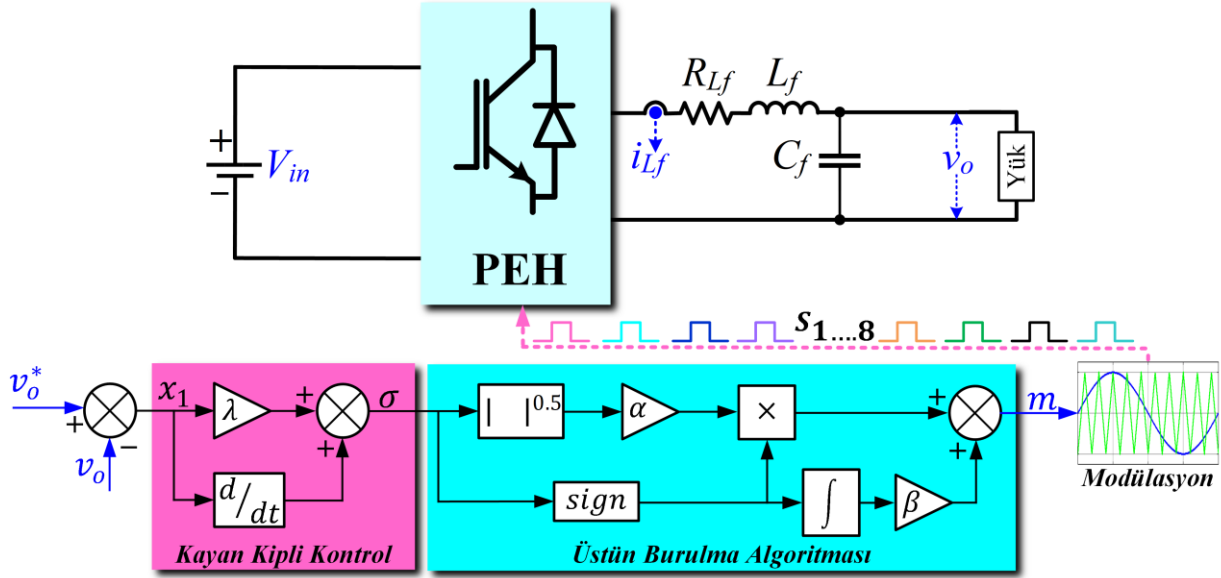
Denklem 21-24, σ fonksiyonunun bir kez türevi alındığında, kontrol çıkışı olan m parametresinin denkleme dâhil olduğunu göstermektedir. Dolayısıyla, bağlı derece birdir. Sonuç olarak ÜBA algoritmasının, PEH eviricinin kontrolünde kullanılabilir olduğu ispatlanmıştır.

4. BENZETİM ÇALIŞMALARI (SIMULATION STUDIES)

Önerilen kontrol algoritmasının gerilim regülasyon kabiliyeti ve dinamik cevabının incelenmesi için MATLAB/Simulink ortamında benzetim çalışmaları gerçekleştirilmiştir. Benzetimi yapılan modelin blok şeması Şekil 2'de, benzetim parametreleri ise Tablo 2'de verilmiştir. Şekilden görüldüğü üzere, kontrol girişi yük gerilimi ile referansı arasındaki hata iken, kontrol çıkışı modülasyon sinyali. Kayan kipli kontroldeki λ ve ÜBA algoritmasındaki α kazançları dinamik cevap süresi açısından önemli iken, β parametresi kalıcı durum hatası üzerinde etkilidir [21]. Bu bilgiler doğrultusunda, algoritmanın dinamik cevap süresi ve kalıcı durum hatası göz önünde bulundurularak Tablo 2'de verilen kazanç seçimleri yapılmıştır. Kayan kipli kontrol ve üstün burulma algoritması kullanılarak elde edilen m sinyali, modülasyon işlemine tabi tutularak anahtarlama sinyalleri üretilmiştir.

Şekil 3, doğrusal yük altında v_o , yük akımı (i_o), V_{ab} , V_{C1} ve V_{C2} gerilimlerinin kararlı durum sonuçlarını göstermektedir. Şekilden görüldüğü üzere, V_{ab} gerilimi $+V_{in}$ (320V) ile $-V_{in}$ arasında olmak üzere 9 farklı seviyeye sahiptir. Filtre sonrasında yüke uygulanan gerilimin (v_o) genliği istenilen referans değerindedir ($220\sqrt{2}V$). Ayrıca, C_1 ve C_2 kondansatörlerinin gerilimleri (V_{C1} ve V_{C2}), sabit bir dalgalanmayla giriş gerilimin dörtte biri seviyesindedir. Bu durum, Denklem 6 ve 7'de açıklanan gerilim dengesi sağlama işleminin başarılı bir şekilde gerçekleştiğini göstermektedir. Gerilim regülasyonunun yanı sıra, harmonik

bileşenlerin büyüklükleri de önemli bir faktördür. Şekil 4(a)'da verilen harmonik bozulma sonucundan görüldüğü üzere, çıkış gerilimi üzerindeki harmonik bozulma %1.06 gibi oldukça düşük seviyededir.

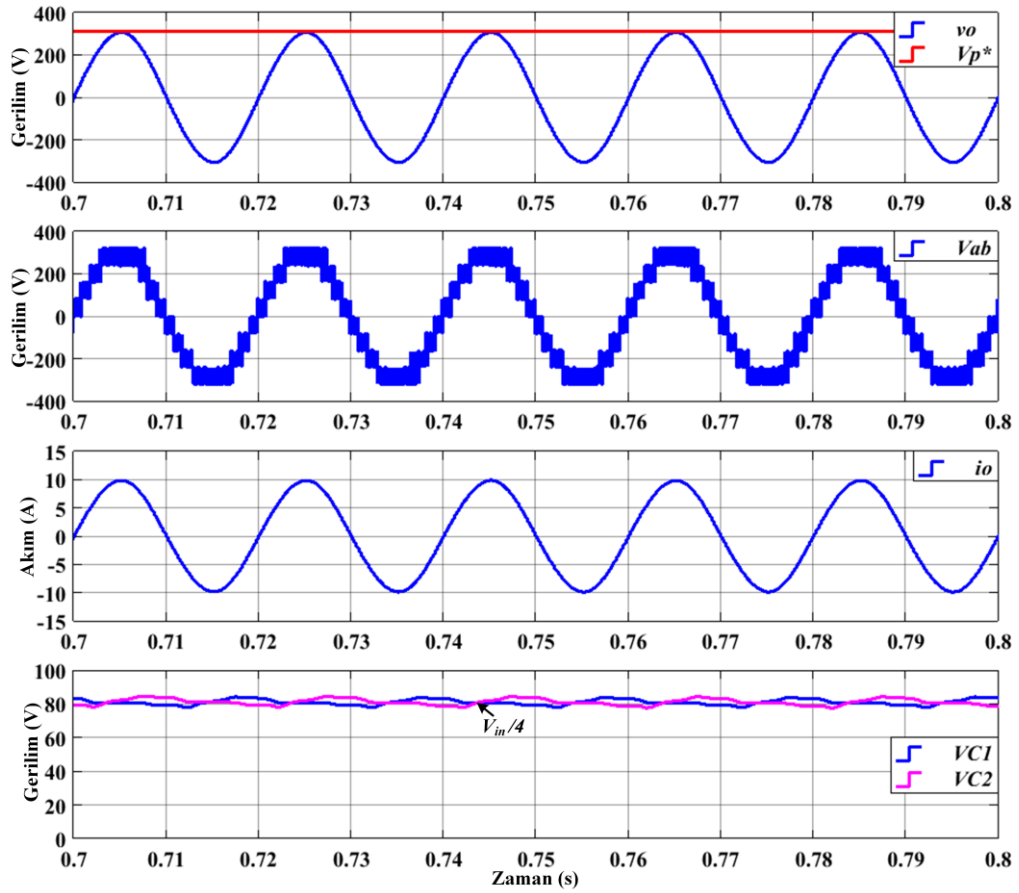


Şekil 2. Üstün burulma algoritmalı kayan kipli kontrol yöntemine ait blok şema

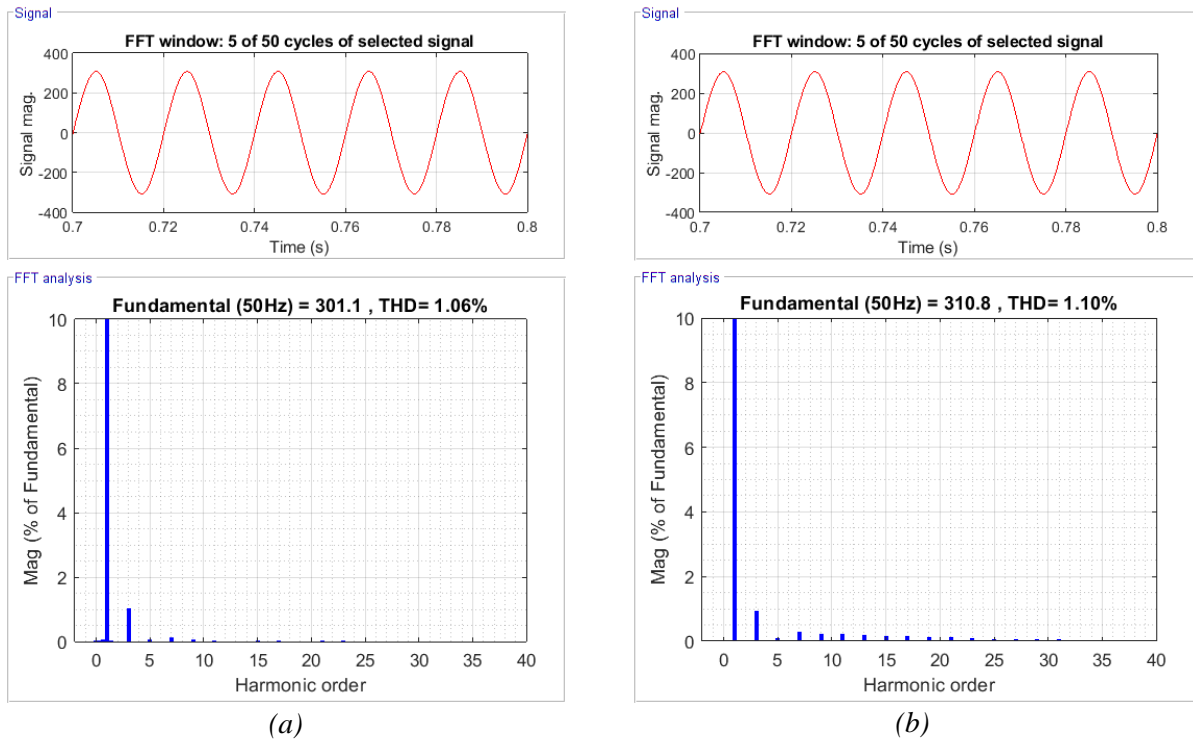
Tablo 2. Benzetim parametreleri

Değişkenler ve Sembolü	Değeri
Referans genlik, V_p^*	$220\sqrt{2}V$
Giriş gerilimi, V_{in}	320V
Nominal güç, P_n	1.5kW
Filtre bobini ve iç direnci, L_f, R_{L_f}	5mH, 0.1Ω
Filtre kondansatörü, C_f	20μF
PEH kondansatörleri, C_1, C_2	3300μF
Örnekleme süresi, T_s	10μs
Kontrol kazançları, λ, α, β	5000, 0.0018, 200

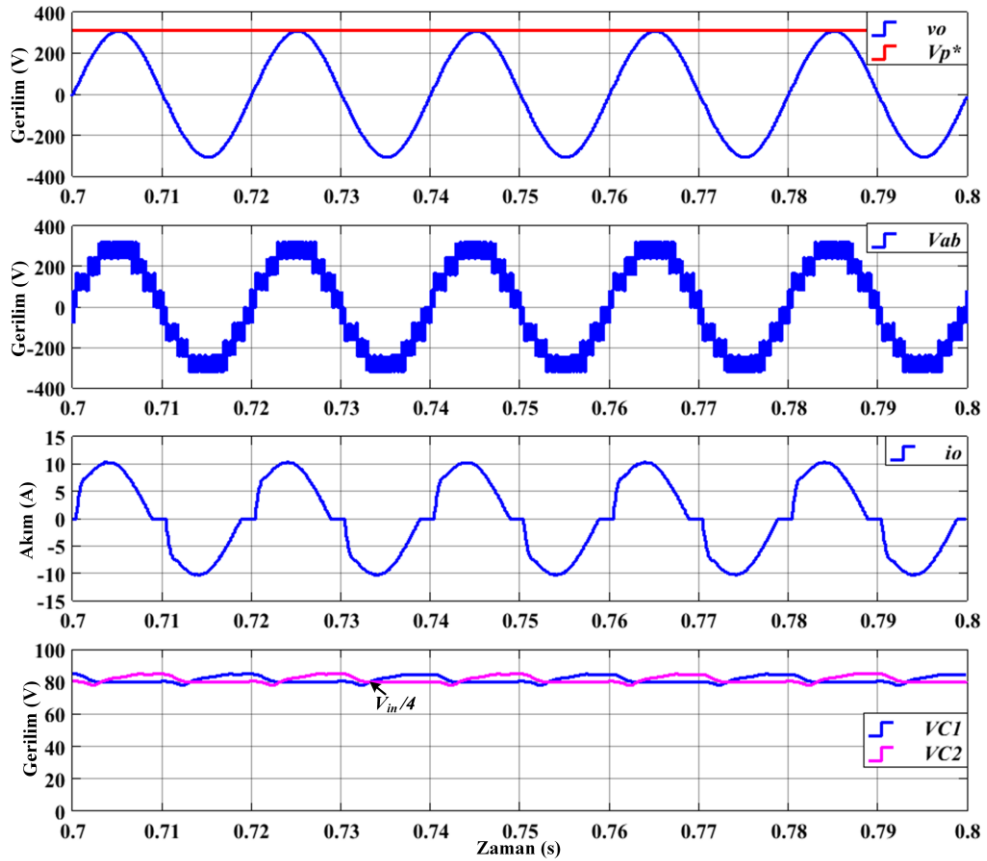
Doğrusal yüklerin çektiği akımlar, gerilim dalga biçimiyle aynı olduğundan, ek harmonikler içermezler ve bu durumdaki harmonikler filtre seçiminin uygunluğunu gösterir. Ancak, doğrusal olmayan yükler genellikle yüksek bozunumlara sahip akımlar çektiğinden, şebekeden bağımsız çalışan eviricinin çıkış gerilimi üzerinde de bozucu etkiler oluşturmaktadır [22]. Bu nedenle, kontrol algoritmasının kabiliyeti doğrusal olmayan yükler altında da test edilerek harmonik bileşenler incelenmiştir. Doğrusal olmayan bir yük oluşturmak için, bir fazlı tam köprü doğrultucu çıkışına bir filtre kondansatörü ve omik yük bağlanmıştır. Şekil 5'te doğrusal olmayan yük altında v_o , yük akımı (i_o), V_{ab} , V_{C1} ve V_{C2} gerilimlerinin kararlı durum sonuçları, Şekil 4(b)'de ise bu durumdaki harmonik sonuçları verilmiştir. Yük akımı (i_o) sonucundan görüldüğü üzere, doğrusal olmayan yük eviriciden sinüsoidal olmayan bir akım çekmektedir. Yük akımındaki harmonik bozulma %14.5'tir. Bu durumda, yük geriliminin sinüsoidal dalga yapısında olduğu ve referansına regüle edildiği açıkça görülmektedir. Ayrıca, Şekil 4(b)'deki sonuç, yük gerilimi üzerindeki toplam harmoniklerin %1.10 gibi düşük bir değerde olduğunu göstermektedir. Şekil 3 ve Şekil 5'teki kararlı durum sonuçlarından, hem doğrusal hem de doğrusal olmayan yüklerde gerilim regülasyonunun düşük bir harmonikle sağlandığı söylenebilir.



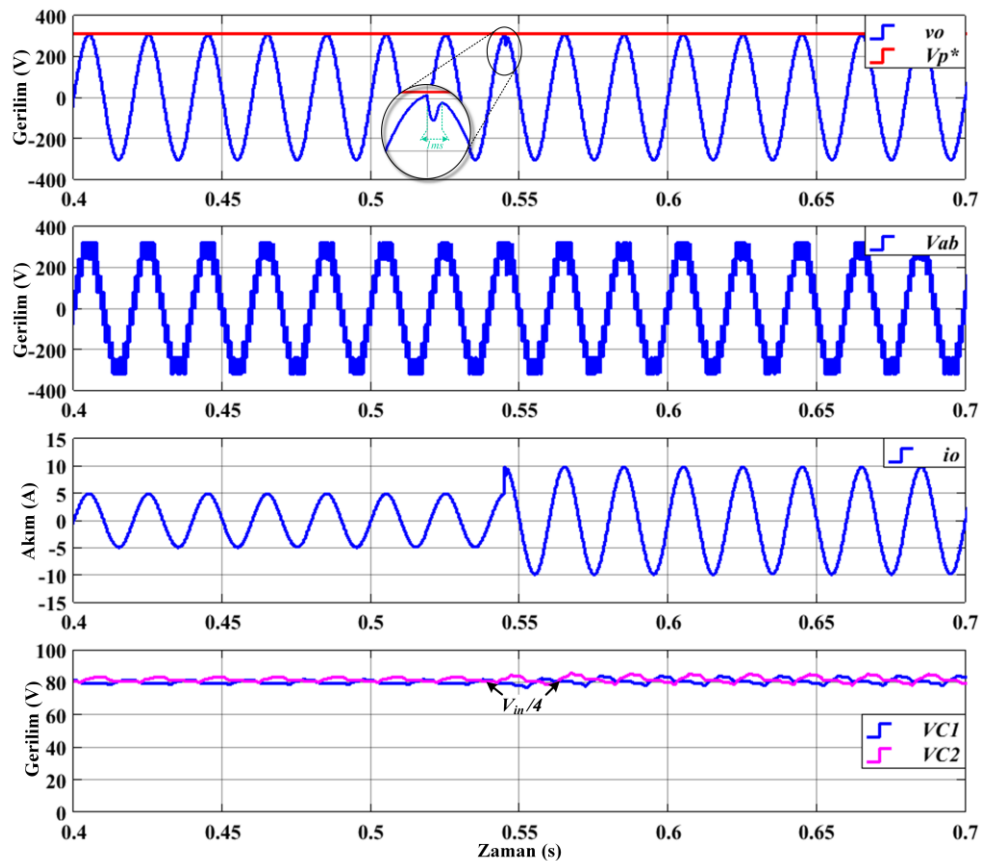
Şekil 3. Doğrusal yük altında, v_o , V_{ab} , i_o , V_{C1} ve V_{C2} gerilimlerinin kararlı durum sonuçları



Şekil 4. Yük geriliminin harmonik bozulma sonuçları, a: doğrusal yük altında, b: doğrusal olmayan yük altında

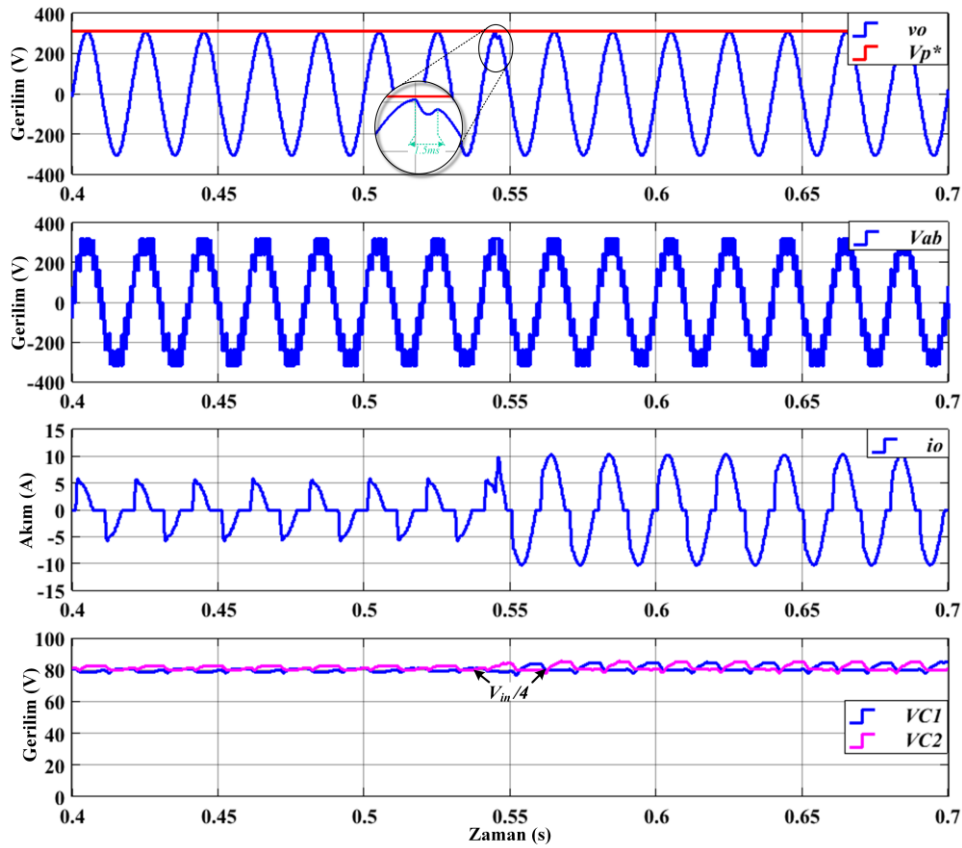


Şekil 5. Doğrusal olmayan yük altında, v_o , V_{ab} , i_o , V_{C1} ve V_{C2} gerilimlerinin kararlı durum sonuçları



Şekil 6. Doğrusal yük değişimine karşılık, v_o , V_{ab} , i_o , V_{C1} ve V_{C2} gerilimlerinin geçici durum sonuçları

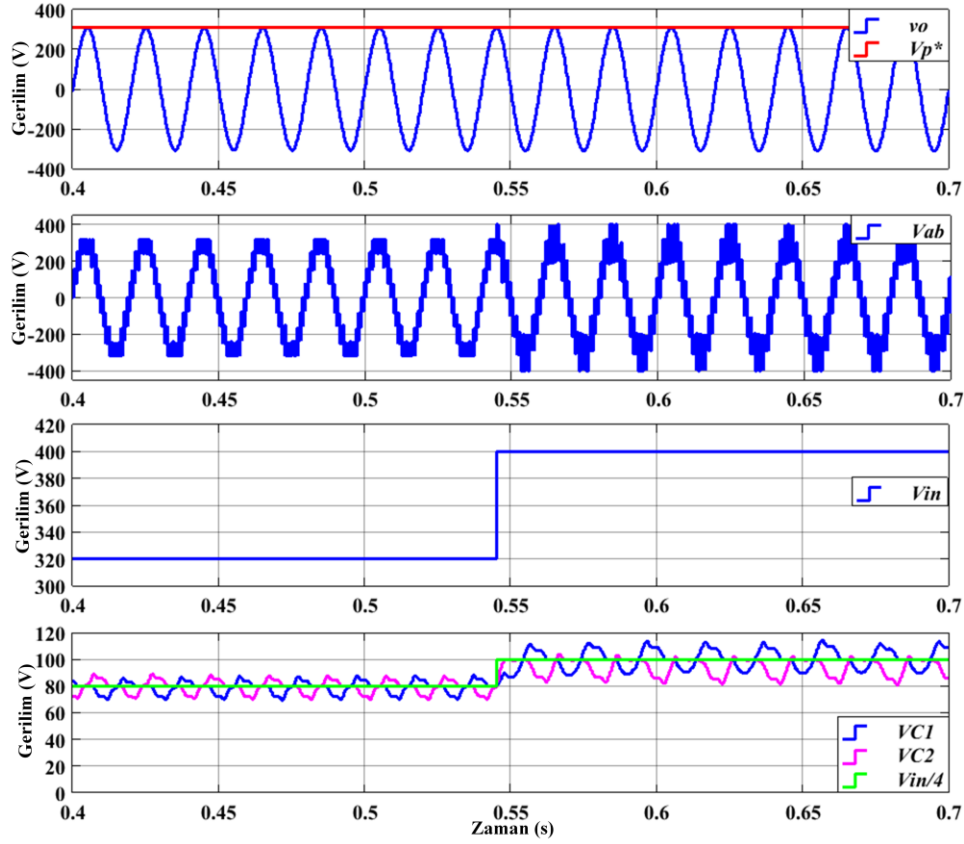
Kontrol algoritmalarının kararlı durum tepkilerinin yanı sıra, güç dönüştürücüsünün giriş veya çıkış tarafındaki değişimlere karşı verdiği dinamik cevaplar önemli bir performans göstergesidir. Önerilen kontrol yapısının yük direnci değiştirilerek dinamik cevaplar test edilmiştir. Şekil 6'da verilen sonuçlardan görüldüğü üzere, başlangıçta 5A tepe değere sahip yük akımı, direncin azaltılmasıyla 10A seviyesine yükselmiştir. Geçiş durumunun öncesinde ve sonrasında, V_{ab} geriliminin 9 seviyeden oluştuğu şekilden görülmektedir. Geçiş sonrasında, yük geriliminde bir sapma (maksimum %16) meydana gelse de, kontrol algoritması $1ms$ sonra bu olumsuz etkiyi gidermeyi başarmıştır. Aynı zamanda, kondansatör gerilimlerinin (V_{C1} ve V_{C2}) geçiş öncesi ve sonrasında $V_{in}/4$ değerinde olduğu yine şekilden görülmektedir. Ancak, geçiş sonrasında yük akımının artması, kondansatör gerilimleri üzerindeki değişimlerin yaklaşık olarak iki katına çıkmasına sebep olmuştur. Doğrusal yük altında gerçekleştirilen bu benzetim çalışmasına benzer olarak, kontrolörün yük değişimine karşılık dinamik cevabı doğrusal olmayan yük altında da incelenmiştir. Şekil 7'de verilen sonuçlardan görüldüğü üzere, V_{ab} , V_{C1} ve V_{C2} gerilimleri doğrusal yük sonuçlarıyla oldukça benzerlik göstermektedir. Yük akımının tepe değerinin 5A'den 10A'ye yükseldiği anda, evirici geriliminde bir azalma meydana gelse de kontrol algoritması $1.5ms$ sonra bu etkiyi gidermiştir.



Şekil 7. Doğrusal olmayan yük değişimine karşılık, v_o , V_{ab} , i_o , V_{C1} ve V_{C2} gerilimlerinin sonuçları

Yük direnci azaltılarak elde edilen benzetim sonuçları (Şekil 6 ve 7), kontrol algoritmasının yük değişimlerine karşı çıkış gerilimini referansına sabitleyebildiğini göstermiştir. Evirici giriş geriliminin (V_{in}) diğer bir değişken parametre olduğu göz önünde bulundurularak, giriş geriliminde 320V'tan 400V'a bir değişim yapılmış ve kontrol algoritmasının dinamik cevabı incelenmiştir. Şekil 8'de verilen sonuçlardan görüldüğü üzere, giriş gerilimi değiştiği andan itibaren V_{ab} 'deki seviye sayısı sabit kalırken, seviyelerin gerilim değerleri değişmiştir. Bu durum, V_{ab} 'deki seviyelerin giriş gerilimine bağlı olmasından kaynaklanmaktadır. Dolayısıyla, giriş geriliminin değişmesi, seviyelerin gerilim değerlerini farklı noktalara taşımaktadır. Şekil 8'deki sonuçlardan görüldüğü üzere, kondansatör gerilimleri değişimden önce 80V iken, değişimden sonra 100V seviyesine yükselmiştir. Bu durum Denklem 6 ve 7'de belirtilen doğal dengeleme sayesinde kondansatör gerilimlerinin $V_{in}/4$ seviyesine getirildiğini göstermektedir. V_{C1} ve V_{C2} gerilimleri üzerindeki salınım değerleri, giriş gerilimiyle orantılı olarak artmıştır. Bu durum

kondansatör kapasitesiyle ilişkili olsa da, çıkış gerilimi üzerindeki harmonikler açısından olumsuz etkiler yaratmamaktadır.



Şekil 8. Giriş geriliminin 320V'tan 400V'a artması durumunda, v_o , V_{ab} , V_{in} , V_{C1} ve V_{C2} gerilimlerinin sonuçları

5. SONUÇ (CONCLUSION)

Bu çalışmada, şebekeden bağımsız çalışan 9-Seviyeli PEH eviricilerin çıkış gerilimini kontrol etmek için üstün burulma algoritması tabanlı bir kayan kipli kontrol yöntemi tasarlanmıştır. Kontrol yapısının kararlı ve dinamik durumlardaki kabiliyetinin incelenmesi için benzetim çalışmaları yapılmıştır. Kararlı durumda elde edilen sonuçlar, önerilen tümleşik kontrol yapısının hem doğrusal hem de doğrusal olmayan koşullarda başarılı bir regülasyon sağladığını göstermiştir. Bununla birlikte, yük gerilimi üzerindeki harmonik bozulmaların her iki yük durumunda da oldukça düşük seviyelerde olduğu görülmüştür. Kontrol algoritmasının yük ve giriş gerilimindeki değişimlere karşı dinamik cevapları incelenmiştir. Elde edilen sonuçlar her iki durumda da yük geriliminin referans değerinde tutulabildiğini göstermiştir. Tüm çalışma durumlarında, evirici çıkışında 9 seviyeli bir gerilim üretildiği ve evirici yapısındaki kondansatör gerilimlerinin doğal dengelenme ile eşitlendiği görülmüştür.

TEŞEKKÜR (ACKNOWLEDGMENTS)

Bu çalışma Gazi Üniversitesi Bilimsel Araştırma Projeleri Birimi (Proje No: 65/2020-02) tarafından desteklenmiştir. Katkılarından dolayı Gazi Üniversitesi Bilimsel Araştırma Projeleri Birimi'ne teşekkürlerimi sunarım.

KAYNAKLAR (REFERENCES)

- [1] M. R. Tür, F. Yaprakdal, Yenilenebilir Enerji Kaynaklarına Dayalı Bir Sistemde Güç Kalitesi Analizi, Kontrolü ve İzlemesi. Gazi Üniversitesi Fen Bilim. Derg. Part C Tasarım ve Teknol., 8: 3 (2020) 572–587.
- [2] N. Güler, E. Irmak, Nötr Kenetlemeli Eviriciler için Çok Giriş – Çok Çıkışlı DA-DA Çevirici Tasarımı ve Kontrolü. Gazi Üniversitesi Fen Bilim. Derg. Part C Tasarım ve Teknol., 7:1 (2019) 49–62.
- [3] E. Kabalcı, R. Canbaz, Design and analysis of a grid-tied single phase nine level asymmetrical inverter. Pamukkale Univ. J. Eng. Sci., 23:5 (2017) 512–518.
- [4] N. Ozturk, R. Canbaz, E. Celik, Constant voltage constant frequency control for single phase three level inverter. 2012 Int. Conf. Renew. Energy Res. Appl., 2012.
- [5] H. Hatas, N. Genc, A. Mamizadeh, FPGA Implementation of SPWM for Cascaded Multilevel Inverter by Using XSG. 4th Int. Conf. Power Electron. their Appl. ICPEA 2019, 25–27, 2019.
- [6] Y. Ounejjar, K. Al-Haddad, L. A. Grégoire, Packed U cells multilevel converter topology: Theoretical study and experimental validation. IEEE Trans. Ind. Electron., 58:4, (2011) 1294–1306.
- [7] H. Vahedi, P. Labbé, K. Al-Haddad, Sensor-Less Five-Level Packed U-Cell (PUC5) Inverter Operating in Stand-Alone and Grid-Connected Modes. IEEE Transactions on Industrial Informatics, 12:1 (2016) 361-370.
- [8] M. Babaie, M. Sharifzadeh, M. Mehrasa, K. Al-Haddad, Optimized based algorithm first order sliding mode control for grid-connected packed e-cell (PEC) inverter. IEEE Energy Convers. Congr. Expo. ECCE, (2019) 2269–2273.
- [9] M. Sharifzadeh, K. Al-Haddad, Packed E-Cell (PEC) converter topology operation and experimental validation. IEEE Access, 7 (2019) 93049–93061.
- [10] S. Bayhan, H. Komurcugil, Sliding-Mode Control Strategy for Three-Phase Three-Level T-Type Rectifiers With DC Capacitor Voltage Balancing. IEEE Access, 8 (2020) 64555–64564.
- [11] H. Komurcugil, N. Guler, S. Bayhan, Weighting Factor Free Lyapunov-Function-Based Model Predictive Control Strategy for Single-Phase T-Type Rectifiers. IECON 2020 The 46th Annual Conference of the IEEE Industrial Electronics Society, Singapore, (2020) 4200-4205.
- [12] M. Ahmadijokani, M. Sharifzadeh, M. Mehrasa, F. Sebaaly, K. Al-Haddad, Modified Level-Shifted PWM Technique with Active DC Capacitors Voltages Balancing for Nine-level Packed E-Cell (PEC9) Inverter. Proc. IEEE Int. Conf. Ind. Technol., (2020) 843–848.
- [13] N. Altin, S. Ozdemir, H. Komurcugil, I. Sefa, Sliding-Mode Control in Natural Frame with Reduced Number of Sensors for Three-Phase Grid-Tied LCL-Interfaced Inverters. IEEE Trans. Ind. Electron., 66:4 (2019) 2903–2913.
- [14] I. Sefa, S. Ozdemir, H. Komurcugil, N. Altin, Comparative study on Lyapunov-functionbased control schemes for single-phase gridconnected voltage-source inverter with LCL filter. IET Renew. Power Gener., 11:11 (2017) 1473–1482.
- [15] N. Güler, Proportional Resonant and Proportional Integral Based Control Strategy for Single Phase Split Source Inverters. 9th Int. Conf. Renew. Energy Res. Appl., (2020) 510–514.
- [16] F. Bagheri, H. Komurcugil, O. Kukrer, N. Guler, S. Bayhan, Multi-Input Multi-Output Based Sliding-Mode Controller for Single-Phase Quasi-Z-Source Inverters. IEEE Trans. Ind. Electron., 46 (2019).

- [17] S. Bayhan, M. Trabelsi, H. Abu-Rub, M. Malinowski, Finite-Control-Set Model-Predictive Control for a Quasi-Z-Source Four-Leg Inverter Under Unbalanced Load Condition. *IEEE Trans. Ind. Electron.*, 64:4 (2017) 2560–2569.
- [18] S. Bayhan, H. Komurcugil, A Sliding-Mode Controlled Single-Phase Grid-Connected Quasi-Z-Source NPC Inverter With Double-Line Frequency Ripple Suppression. *IEEE Access*, 7 (2019) 160004-160016.
- [19] H. Komurcugil, S. Biricik, Time-Varying and Constant Switching Frequency-Based Sliding-Mode Control Methods for Transformerless DVR Employing Half-Bridge VSI. *IEEE Trans. Ind. Electron.*, 64:4 (2017) 2570–2579.
- [20] N. Guler, S. Biricik, S. Bayhan, H. Komurcugil, Model Predictive Control of DC-DC SEPIC Converters with Auto-tuning Weighting Factor. *IEEE Trans. Ind. Electron.*, 46 (2020).
- [21] H. Komurcugil, S. Bayhan, Super-Twisting Sliding Mode Control for Grid-Tied T-Type qZSI with Reduced Capacitor Voltage. *IEEE Int. Symp. Ind. Electron.*, (2020) 790–795.
- [22] S. Adak, H. Cangi, A. S. Yılmaz, Doğrusal Olmayan Yüklerde Güç Faktörünün Düzeltilmesi ve Harmonik Bileşenlerin Süzülmesi. *Gazi Üniversitesi Fen Bilim. Derg. Part C Tasarım ve Teknol.*, 7:1 (2019) 153–164.