



POLİTEKNİK DERGİSİ

JOURNAL of POLYTECHNIC

ISSN: 1302-0900 (PRINT), ISSN: 2147-9429 (ONLINE)

URL: <http://dergipark.org.tr/politeknik>



Paralel aktif güç filtresinin döngüde donanım destekli (DDD) Matlab/ Simulink ortak benzetimi

Hardware in the loop (HIL) MATLAB/ Simulink co-simulation of shunt active power filter

Yazar(lar) (Author(s)): Hakan DONUK¹, Bilal GÜMÜŞ²

ORCID¹: 0000-0001-8046-307X

ORCID²: 0000-0003-4665-5339

To cite to this article: Donuk H. ve Gümüş B., “Paralel aktif güç filtresinin döngüde donanım destekli (DDD) Matlab/ Simulink ortak benzetimi”, *Journal of Polytechnic*, 26(1): 29-37, (2023).

Bu makaleye şu şekilde atıfta bulunabilirsiniz: Donuk H. ve Gümüş B., “Paralel aktif güç filtresinin döngüde donanım destekli (DDD) Matlab/ Simulink ortak benzetimi”, *Politeknik Dergisi*, 26(1): 29-37, (2023).

Erişim linki (To link to this article): <http://dergipark.org.tr/politeknik/archive>

DOI: 10.2339/politeknik.938480

Paralel Aktif Güç Filtresinin Döngüde Donanım Destekli (DDD) Matlab/ Simulink Ortak Benzetimi

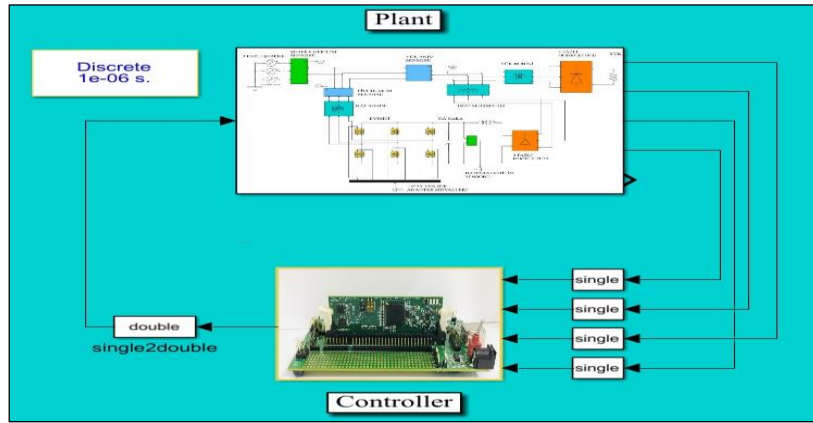
Hardware In The Loop (HIL) MATLAB/ Simulink Co-Simulation Of Shunt Active Power Filter

Önemli noktalar (Highlights)

- ❖ DSP donanım destekli PAGF tasarımı / DSP hardware supported SAPF design
- ❖ Deneysel çalışma öncesi için test ortamı sağlamak/ Providing a test environment for pre-experimental work
- ❖ Benzetimden deneysel çalışmaya geçiş süresinin azaltılması/ Reducing the transition time from simulation to experimental work

Grafik Özet (Graphical Abstract)

Bu makalede, bir PAGF uygulamasında kontrol biriminin DSP seçilerek Matlab ortamında ortak benzetimi yapılmıştır./ In this article, the control unit is co-simulated in Matlab environment by selecting DSP in a PAGF application.



Şekil. DSP-Matlab ortak benzetim modeli /Figure. DSP/ Matlab co- simulation model

Amaç (Aim)

Bu yaklaşım ile maliyetli güç elemanlarına zarar vermeden kontrol biriminin programlanmasına imkan sağlamak/ With this approach, it is possible to program the control unit without damaging the costly power elements.

Tasarım ve Yöntem (Design & Methodology)

Benzetimde kontrolör için TI'nın F28335 modeli kullanılmış ve güç katları ise Matlab ortamında modellenerek gerçek zamanlı ortak benzetimi yapılmıştır. / In the simulation, TI's F28335 DSP was used for the controller and the power stages were modeled in Matlab environment and real-time co- simulation was made.

Özgünlük (Originality)

Güç elemanlarının zarar görmeyecek şekilde en uygun modelin çıkarılması./ Extraction of the optimum model that will not damage the power elements.

Bulgular (Findings)

Elemanların karşılaşılabileceği olumsuzluklar tespit edilerek sorunlar en aza indirildi./The problems that the elements may encounter were identified and the problems were minimized.

Sonuç (Conclusion)

Deneysel çalışma öncesi güvenli bir şekilde DSP'nin performans testi yapılarak zamandan tasarruf edilmiştir. / Time was saved by performing a safe performance test of the DSP before the experimental study.

Etik Standartların Beyanı (Declaration of Ethical Standards)

Bu makalenin yazar(lar)ı çalışmalarında kullandıkları materyal ve yöntemlerin etik kurul izni ve/veya yasal-özel bir izin gerektirmediğini beyan ederler. / The author(s) of this article declare that the materials and methods used in this study do not require ethical committee permission and/or legal-special permission.

Paralel Aktif Güç Filtresinin Döngüde Donanım Destekli (DDD) Matlab/ Simulink Ortak Benzetimi

Araştırma Makalesi / Research Article

Hakan DONUK^{1*}, Bilal GÜMÜŞ²

¹Elektronik ve Otomasyon Bölümü, Cizre Meslek Yüksekokulu, Şırnak Üniversitesi, Türkiye

²Elektrik Elektronik Müh. Bölümü, Mühendislik Fak. Dicle Üniversitesi, Türkiye

(Geliş/Received : 22.05.2021 ; Kabul/Accepted : 10.08.2021 ; Erken Görünüm/Early View : 27.08.2021)

ÖZ

Yarıiletken devre elemanları, merkezi kontrol birimi (MKB) ve algoritmanın içinde bulunduğu yazılım güç elektroniği uygulamalarının temel taşlarını oluşturmaktadırlar. Merkezi işlem biriminde oluşabilecek hatalar güç katında yarıiletken elemanlara zarar verebilmektedir. Dolayısıyla deneysel çalışma öncesi bir güç elektroniği uygulaması için hazırlanan yazılımın işlemci donanımının kendisini kullanarak donanım destekli benzetimi faydalı olacaktır. Bu çalışmada Paralel Aktif Güç Filtresi (PAGF) sisteminin ortak benzetim modeli Simulink'te hazırlanarak, dijital işaret işlemci (DSP) yazılımı ve donanımı kullanılarak test edilmekte ve donanımsız benzetim sonuçlarıyla karşılaştırılmaktadır. DSP'ye Simulink benzetimindeki güç katından gelen gerilim, akım verileri burada işlenerek kontrol sinyalleri donanım içerisinde oluşturulmakta, DSP'de oluşturulan bu sinyaller Simulink ortamına alınarak hazırlanan modelin evirici kısmına uygulanmaktadır. Deneysel çalışma öncesi DSP'nin yazılım testinin yapıldığı bu donanım destekli ortak benzetim modeli diğer güç elektroniği uygulamalarına ortak benzetim ortamı hazırlamaktadır. Döngüde donanım destekli 3 fazlı PAGF ortak simülasyon modeli Matlab / Simulink ortamında hazırlanmış, test edilmiş ve benzetim sonuçları sunulmuştur.

Anahtar Kelimeler: Paralel aktif güç filtresi (PAGF), DSP, döngüde donanım destekli (DDD) benzetim, matlab/simulink.

Hardware In The Loop (HIL) MATLAB/ Simulink Co-Simulation Of Shunt Active Power Filter

ABSTRACT

Semiconductor circuit elements constitute the cornerstones of software power electronics applications, including the central control unit (MKB) and the algorithm. Faults that may occur in the central processing unit can damage the semiconductor elements on the plant. Therefore, the hardware-assisted simulation of the software prepared for a power electronics application before the experimental study by using the processor hardware itself will be useful. In this study, the common simulation model of the Shunt Active Power Filter (SAPF) system is prepared in Simulink, tested by using digital signal processor (DSP) software and hardware, and compared with the simulation results without hardware. The voltage and current data coming from the power stage in Simulink simulation to the DSP are processed here and the control signals are created in the hardware, these signals created in the DSP are taken into the Simulink environment and applied to the inverter part of the prepared model. This hardware supported common simulation model, in which software testing of the DSP is performed before the experimental study, prepares a common simulation environment for other power electronics applications. Hardware supported 3-phase SAPF co-simulation model in the loop was prepared, tested in Matlab / Simulink environment and simulation results were presented.

Keywords: Shunt active power filter (SAPF), DSP, hardware in loop (HIL) simulation, matlab/simulink.

1. GİRİŞ (INTRODUCTION)

Enerjinin tüketimi ve başka formlara dönüştürülmesi konularında yüksek verimli, kaliteli ve yenilikçi sistemlerin ortaya çıkışı, güç elektroniği ve yarıiletken teknolojilerindeki gelişmeler sayesinde olmuştur. Güç elektroniği teknolojilerinin avantajlarının yanında dezavantajları da bulunmaktadır. İleri teknolojik ürünlerin harmonik üretirek şebekelere verdiği zararlar en önemli dezavantajlarından biridir. Şebekelerde meydana gelen harmonik problemlerini çözmek adına filtreler geliştirilmiştir. Günümüzde, çoğunlukla kullanılan pasif filtrelerin performans ve güvenilirlikte bazı kusurları olduğundan harmoniklerin neden olduğu sorunları

çözmede yetersiz kalmaktadırlar [1]. Harmoniklerin yok edilmesinde kullanılan performans ve güvenilirlik açısından eksiklikleri bulunan pasif filtrelerin yerini gelişen yarıiletken teknolojisi sayesinde ve birçok açıdan üstün performans gösteren anahtarlamalı Aktif Güç Filtresi (AGF), Darbe Genlik Modülasyonlu Doğrultucular (DGMD), Statik Var Kompansatörleri (SVK) ve Güç Kalitesi Şartlandırıcıları (GKŞ) gibi ileri güç elektroniği teknolojileri almıştır [2-3]. Yarıiletken özellikli güç elektroniği devrelerinde transistör (BJT, MOSFET, IGBT vb.), tristör veya kontrollü anahtarların kontrol edilme sürecinde meydana gelebilecek algoritma karmaşıklıklarını gidermek için Dijital Sinyal İşleme (DSP), Alanda Programlanabilir Kapı Dizisi (FPGA) vb. gibi işlemcileri kullanılmıştır [4].

*Sorumlu Yazar (Corresponding Author)
e-posta : hakandonuk@sirnak.edu.tr

Güç elektroniği alanında deneysel çalışma öncesi sistemin teorik tepkisi Simulink, Pspice, Psim vb. programlar ile modelin benzetimi yapılarak ölçülmektedir. Ancak işlemlerin gerçek zamanlı olmamasından kaynaklı elde edilen verilerin gerçek sonuçlara çok yakın olmayışı bu benzetim araçlarını dezavantajlı duruma getirmektedir. Yani deneysel uygulamada işleminin tükettiği zaman modellenerek benzetimi yapılan sistemin harcadığı zamandan çok daha küçüktür bu nedenle benzetimi yapılan sistemin genel tepkisi doğru veriler ışığından uzaklaşmaktadır. İşleminin gerçek zamanlı olmayışı benzetim modeline harici donanım eklenmesine de engel olduğundan fiziksel elemanların deneysel anlamda test edilmesini sınırlamaktadır [5]. Güç elektroniği devrelerinde karmaşık sistemlerin tasarım, montaj ve üretim sonrası testlerinin zorlukları nedeniyle güç kalitesi ve güvenilirliğini sağlamak çok önemli olmaktadır. Tüm çalışma koşulları için, sistemi birden fazla aktif değişkenle test etmek genellikle imkânsız olduğundan son yıllarda zaman alıcı yöntemlerin yerine gerçek zamanlı benzetim yöntemleri ve donanım destekli döngü test yöntemleri geliştirilmiştir [6]. Literatürdeki çalışmalar incelendiğinde gerçek zamanlı ve donanım destekli benzetimler kullanılarak güç sistemlerinin ve kullanılan yöntemlerin analiz edildiği görülmektedir. Youcefa B. ve arkadaşlarının 2018'de yaptıkları çalışmada şebekeye bağlı güneş enerji sisteminin, doğrusal olmayan ve değişen yükler altında kalite performansını ölçmek adına Döngüde Donanım Destekli (DDD) ortak benzetimi yapılmış ve deneysel çalışma öncesi gerçeğe yakın test verileri elde edilmiştir [7]. Gerçek zamanlı-DSP ortak benzetimi sonucunda Paralel Aktif Güç Filtresi (PAGF) güç kalitesi testlerini yapan Li H. ve arkadaşlarının 2018'de yaptıkları çalışmada harmonik güç kalitesini artırmak adına filtre referans akımları senkron referans düzlem yöntem ile elde edilmiş ve anahtarlama kapı sinyalleri ise histerezis akım kontrol ile oluşturulmuştur [8]. Silva J. ve arkadaşları, bir elektrik güç şebekesinde doğrusal olmayan yüklerin harmonik etkilerini yok etmek adına kullanılan PAGF'nin kontrol birimini test etmek için gerçek zamanlı sayısal benzetim ve DSP-dSPACE ortak donanım benzetimlerini yaparak sonuçları paylaşmışlardır [9]. PAGF'de anahtar anahtarlama kontrol yöntemi olarak çift histerezis, klasik histerezis bant ve doğrusal akım yöntemlerini çalışan Donuk H. ve arkadaşının 2019'da yaptığı benzetim çalışmasında toplam akım harmonik bozunum (THB) oranının en düşük çift histerezis bant yöntemi ile verildiği sunulmuş ancak çift histerezis yönteminde kontrolör işlem yükünün oldukça arttığı gözlemlenmiştir [10]. Bu yöntemlerin kontrolör performansını hangi ölçüde etkilediği döngüde donanım destekli gerçek zamanlı yapılacak olan çalışmalar ile belirlenebilmektedir. Harmonik akımların üretilmesine ilişkin PAGF benzetimi gerçek zamanlı olarak Park L.F ve arkadaşları tarafından 2007'de çalışılmış ve sonuçları paylaşılmıştır [11]. Liao X. Ve arkadaşlarının 2000'de yaptıkları çalışmada güç iletim

sistemlerinde ortaya çıkabilecek hataların gerçek zamanlı benzetimine dönük hazırlanan model aktarılmaktadır [12]. 50MVA'lık statik senkron kompanzator benzetim uygulamasının gerçek zamanlı sonuçları Liu Z. ve arkadaşları tarafından sunulmuştur [13]. Enerjilenme anında oluşan geçici rejim hata durumlarını izlemek adına 100 V DA gerilim ile desteklenmiş ve endüktif bir yükü sonlanan tek fazlı iletim hattının gerçek zamanlı benzetimi Matar M. ve arkadaşları tarafından yapılarak adım aralığının değiştirilerek DSP ve FPGA üzerindeki karşılaştırılması aktarılmaktadır [14]. Enerji sistemlerinde rüzgâr türbini kullanımının artmasıyla karmaşık denetim sistemleri ve güç elektroniği çeviricilerinin de artışı söz konusu olmaktadır. Rüzgâr türbinlerinin gerçek zamanlı olarak benzetilmesi ya da ilgili yöntemlere ihtiyaç duyulmasının nedeni; güç sistemleri üzerinde yenilenebilir enerji kaynaklarının etkilerini analiz edebilmek ve detayında elektromanyetik ani durum analizlerinin yapılması gereksidir [15]. RT-Lab programının kullanılarak kapalı döngü 48 darbeli GTO'lu STATCOM uygulaması Dufour C. ve arkadaşlarının yaptığı çalışmada güç sisteminde baralı 3 iletim hattına yer verilerek Linux işletim sistemi gerçek zamanlı olarak kullanılmış 36µs adım aralığında benzetim gerçekleştirilmiştir [16]. Benzetim adım aralığının 7,5µs olduğu gerçek zamanlı benzetimde Mosfet köprü ile DA kaynağının AA akıma çevrilerek asenkron motorun sürülmesi çalışılmıştır [17]. Dinavahi V. ve arkadaşlarının 2001'de dijital kontrol işlemcileriyle yaptıkları gerçek zamanlı denetlenen çalışmalarında güç elektroniği araçları hakkında çeşitli bilgiler sunulmuştur [18]. Lu B. ve arkadaşları tarafından yükseltici tipinde bir dönüştürücünün döngüde donanım destekli olarak benzetimi gerçek zamanlı olarak yapılmış ve sistemin kapalı döngü kontrol sistemi hakkında sonuçlar paylaşılmıştır [19]. Söz konusu çalışmalar incelendiğinde gerçek zamanlı ve donanım destekli benzetimlerin güç sistemlerinin analizi ve kontrol yöntemlerinin geliştirilmesinde çok önemli bir yöntem olduğu anlaşılmaktadır.

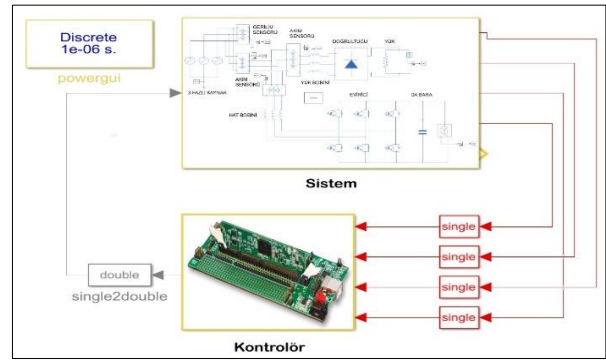
Bu makalede, dijital sinyal işlemcinin deneysel gerçek bir sistemde kullanılmadan önce performans testi ve kontrol başarımlarının elde edilebilmesi için döngüde donanım destekli benzetimi gerçek zamanlı olarak yapılmıştır. Dijital sinyal işlemci performansı, paralel aktif güç filtre modelinin gerçek zamanlı benzetimi kullanılarak elde edilmesi literatürde bu yöndeki eksikliğin giderilmesine fayda sağlamış ve işlemcinin daha karmaşık bir sistem karşısında tepkisi ölçülmeye çalışılmıştır. Gerçek zamanlı benzetim çalışmasında Dijital sinyal işlemci olarak Texas Instrument'in TMS320F28335 DSP'si kullanılmış şebeke, güç katı ile doğrusal olmayan yük kısımları Matlab/Simulink ortamında modellenmiş ve ortak benzetim uygulaması yapılmıştır. PAGF güç kısımlarına ait benzetim model tasarımları Bölüm 2'de açıklanmıştır. Bölüm 3'te ise PAGF sistemi içerisinde modülasyon, harmonik tespit yöntemi ve anahtarlama süreçlerinin tüm veri kontrolleri dijital işaret işlemci üzerine alınması aktarılmıştır.

Sistemin normal benzetimi ile gerçek zamanlı döngüde donanım destekli benzetimleri arasında karşılaştırmalı sonuçlar Bölüm 4'te verilmiş ve çalışmanın sonuçları Bölüm 5'te sunulmuştur.

2. PARALEL AKTİF GÜÇ FİLTRESİNİN MATLAB/SİMULİNK ORTAMINDA MODELLENMESİ (MODELING OF SHUNT ACTIVE POWER FILTER IN MATLAB / SIMULINK)

Aktif Güç Filtresi (AGF) dijital kontrol üniteleri, çeşitli pasif bileşenleri ve anahtarlama elemanlarını içeren birimlerden oluşur. AGF'ler gerilim regülasyonu, reaktif güç kompanzasyonu ve harmonik filtreleme gibi şebeke tarafında çok etkili kalite parametrelerinin iyileştirilmesi yönünde kullanılan, modern teknolojiye dayalı araçlardır ve birçok güç problemi sorununa çözüm sağlayabilir. Özellikle, anahtarlama elemanlarında meydana gelen teknolojik gelişmeler aktif filtrelerin etkili uygulamasını mümkün kılmıştır. Gerçek zamanlı ortak benzetim testlerinin artmasına bağlı olarak dijital sinyal işlemci (DSP) devre teknolojisi ile sensörlerin eşzamanlı gelişimi doğru bir şekilde ölçülebilir, etkili bir kontrol sistemi oluşturulabilmekte ve filtresinin işlevi ve performansı geliştirilebilmektedir [20]. Bu çalışmada bir paralel aktif güç filtresinin benzetimi donanım destekli olarak Matlab/ Simulink ortamında yapılmış ve sonuçlar donanım desteksiz benzetim sonuçları ile karşılaştırılmıştır. Bu amaçla PAGF'nin güç katı, paralel bağlandığı şebeke ve yük gruplarının modelleri yapılmıştır. Bu benzetim modelindeki PAGF'nin kontrol katının benzetim modeli de karşılaştırmalarda kullanılmak üzere Matlab/ Simulink'te oluşturulmuştur. Döngüde donanım desteğinin sağlanması için kontrol algoritması DSP için programlanmıştır. Döngüde donanım destekli modelde, benzetimi yapılan güç katından sanal sensörler ile elde edilen veriler DSP'de gerçek zamanlı olarak çalışan programda kullanılmış ve

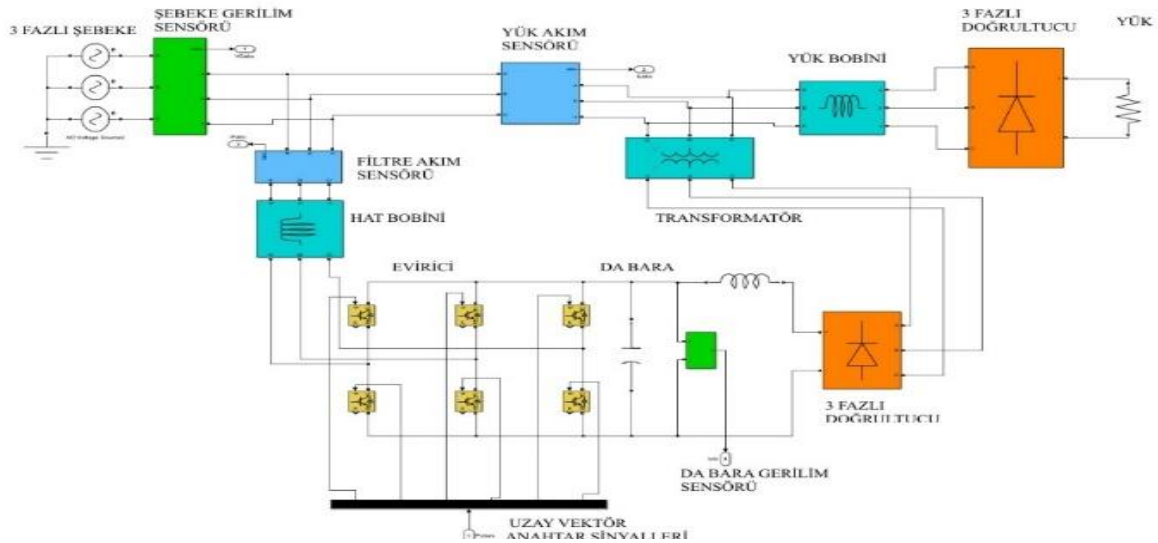
elde edilen kontrol sinyalleri, PAGF modeline uygulanmıştır. DSP-Matlab ortak benzetim genel görünümü Şekil 1'de görülmektedir.



Şekil 1. DSP-Matlab/ Simulink donanım destekli simulink devre şeması (DSP-Matlab / Simulink hardware supported simulink circuit diagram)

2.1. Şebeke, Yük ve Güç Katlarının Simulink Tasarımı (Simulink Design of Grid, Load and Power Sections)

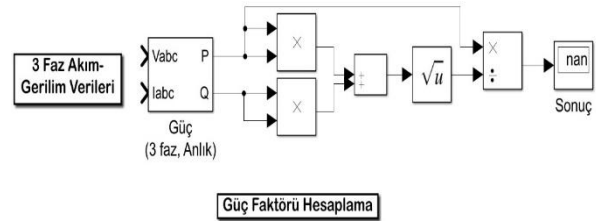
Tasarımı yapılacak olan PAGF'nin farklı yük çeşitlerine göre kullanılabilmesi için nominal değerlerinin önceden belirtilmesi gerekmektedir. Bu çalışma kapsamında şebeke gerilim kaynağı için 310 V tepe gerilimi ve fazlar arası 120° lik açığa sahip 3 fazlı bir AA kaynak kullanılmış olup evirici kısmının doğrudan 600 V'luk alçak gerilim barasına bağlanarak harmonik üreten yükler için kompanzasyon akımları üretmesi sağlanmaya çalışılmıştır. Sistemin kaynak, yük ve güç kısımlarına ait Simulink devre bağlantıları Şekil 2'de gösterilmiştir. PAGF'nin DA kısmında kullanılan DA bara, nominal güçte çalışan bir transformatörden beslenmiştir. Büyük değerli kondansatöre sahip olan diyotlu doğrultucu, yüksek tepe genlikli ve harmonikli akımlar çekmektedir;



Şekil 2. PAGF'nin şebeke, yük ve güç kısımlarına ait simulink devre şeması (Simulink circuit diagram of SAPF's grid, load and power sections)

bunun nedeni yük empedanslarının sığa değerlerinin fazla oluşundan kaynaklanmaktadır. Bununla beraber filtre kısmında elde edilen akımların yük tarafına geçişi ise yük empedansının düşmesi olarak açıklanır. Bu nedenlerden ötürü aktif güç filtrelerin harmonik kompanzasyon uygulamalarında kullanılmaları güçleşmektedir. DA baralarında kullanılan kondansatörlerin sebebiyet verdiği harmonik bozunum seviyeleri %60-%130 aralığında olabilmektedir. PAGF'lerin yukarıda açıklanan nedenlerden dolayı harmonik üreten yüklerin filtreleme işlemleri için birtakım yeniliklere ihtiyaç duyulmaktadır. Bu yeniliklerden biri harmonik bozunum değerlerinin %30-%40 aralığına çekildiği DA tarafına eklenen endüktans nedeniyle hat akımının tepe değerinin düşürülmesi olacaktır [21]. PAGF sistemi için harmonik üretecek olan üç fazlı diyot köprü doğrultucular hem yük tarafında hem de DA bara tarafında kullanılmıştır. Diyotlu köprü tipi doğrultucular, birçok güç elektroniği uygulamasında ve pratik deneylerde çokça kullanılmaktadır. DA baranın kondansatör özellikleri belirlenirken, PAGF yapısının şebekeye doğru enerji transfer edebilmesi için DA bara geriliminin, kaynak geriliminin faz-faz tepe seviyesinin üstünde olmasına dikkat edilmiştir. Bu doğrultuda, PAGF DA bara kondansatörü, 1000 μ F/600V değerinde seçilmiştir. DA baranın dayanabileceği gerilim değeri artırılmış ve eviricinin üreteceği akım için DA barada yeterli enerjili depolayabilecek bir kapasite elde edilmiştir. Evirici çıkışına şebekedeki harmonikler bastırması için hat bobinleri (hat filtresi) kullanılmıştır [22]. PAGF giriş hat bobini, evirici çıkışında üretilen gerilimin akıma dönüşmesine neden olan birimdir. Hat bobin değerinin olması gerektiğinden daha yüksek değerli oluşu, PAGF'nin harmonik yükteki ani değişimlere tepki verememesine ve PAGF'nin geçici rejim tepkisinin kötüleşeceğine neden olmaktadır. Ancak bobin değerinin daha küçük olması ise PAGF'deki anahtarlardan kaynaklanan akım dalgacıklarını bobin süzemeyecek ve PAGF şebekeyi kirletecektir. Giriş hat bobini seçimi yapılırken [23] no.lu çalışma referans alınmıştır. Paralel aktif güç filtresinin işleyişinde DA barasından kaynak tarafına enerji transfer edilirken transfer edilen enerjinin kaliteli ve temiz olması beklenmektedir. Kaynak tarafına transfer edilen enerjinin kalitesi, eviricinin ürettiği akımın kalitesi ile doğru orantılıdır. Şebeke kalitesini belirleyen önemli parametrelerden bir diğeri ise güç faktörüdür. Evirici

tarafından şebekeye verilen üç faz akımlarının kaynak gerilimi ile aynı açıda olması gerekmektedir. Güç faktörünün 1.0 olması akım ile gerilimin aynı fazda olması anlamına gelmektedir. Yapılacak olan benzetim de güç faktörü Şekil 3'teki simülasyon bloğu ile hesaplanacaktır.

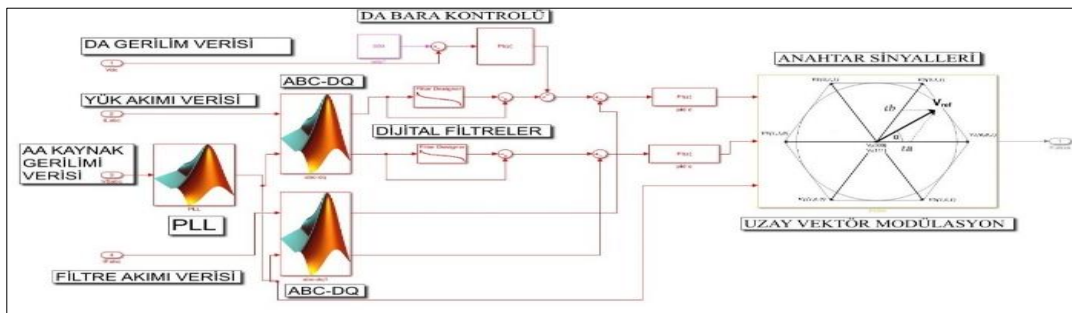


Şekil 3. Simülasyon ortamında hazırlanan güç faktörü hesap bloğu (Power factor calculator block prepared in simulink)

2.2. Kontrolör Katının Simülasyon Tasarımı (Simülasyon Design of the Controller Section)

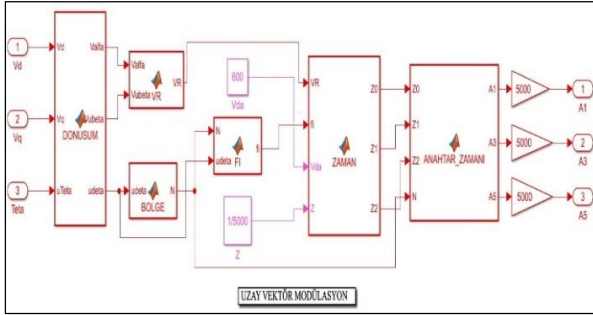
Harmonik akımların çıkartım tekniği olarak Senkron Referans Düzlem (SRD) metod kullanılmıştır. Devrede alçak geçiren filtre kullanıldığında DA bileşenin geçip AA bileşeni bastırılması gerekmektedir. Şekil 3'te sunulduğu üzere PAGF kontrol yapısında yük ve hat bobinleri üzerinden alınan akım bilgileri merkezi kontrol birimine aktarılmakta ve şebeke akımı ile zıt harmonik akımların senkron hale gelmesi için Faz Kilitlemeli Döngü (PLL) bloğunda şebeke gerilimlerinin faz açıları tespit edilmektedir. Yük akım bilgisi kullanılarak bir harmonik çıkartım yöntemi ile yükün harmonik bileşenleri tespit edilmekte ve elde edilen harmonik akımların ters işaretli ve eşit genlikte kompanzasyon akımları ortak bağlantı noktasına gönderilmektedir. Filtreleme işlevinin yerine getirilebilmesi ve kendi kayıplarını dengelemesi için kaynaktan temel frekans değerinde düşük bir miktar akım da çekilmektedir.

Sayısal uygulama kolaylığı açısından tercih edilen Sinüzoidal Darbe Genişlik Modülasyonu (SDGM) metodu yerini DA bara gerilim faydalanma oranı, harmonik bozunum derecesi ve anahtarlama kayıpları açısından kimi avantajlara sahip uzay vektör DGM (UVDGM) modülasyon yöntemine bırakılmaktadır. Hem filtreleme işlevini yapan hem de DA barasının gerilim kontrolü sağlayan kontrol blok diyagramı Şekil 4'te



Şekil 4. PAGF'nin kontrolör kısımlarına ait simülasyon devre şeması (Simülasyon circuit diagram of SAPF's controller sections)

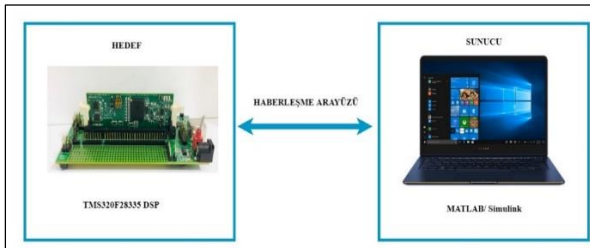
verilmiştir. Özellikle yüksek performanslı dijital işlemcilerin ortaya çıkışıyla UVDGM'nin son yıllarda güç elektroniği uygulamalarında kullanımı artmıştır. UVDGM metodu gerilim kaynaklı PAGF'lerin DA bara gerilimini kullanıp, anahtarların vektörel konumlarına karşılık gelen sinyale göre AA gerilim üretilmesi esasına dayanmaktadır [24]. Şekil 5'te gösterildiği gibi donanım destekli benzetimde evirici anahtarların UVDGM yöntemi ile çalışma süreleri Matlab fonksiyon bloklarına yazılan kodlar sayesinde gerçekleştirilmiştir. Yazılım blokları içerisinde hazırlanan kodların detaylı algoritması ekler kısmında paylaşılmıştır.



Şekil 5. PAGF'nin UVDGM'na ait yazılım simulink devre şeması (Software simulink circuit diagram of SAFP's UVDGM)

3. DONANIM DÖNGÜ BLOĞUNUN TASARIMI (DESIGNING OF HARDWARE IN THE LOOP BLOCK)

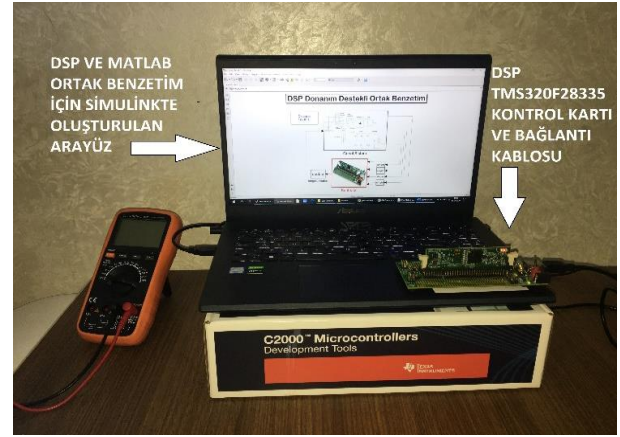
Şekil 6'da kullanılacak olan dijital işaret işlemcisi Texas Instruments firmasının ürettiği TMS320F28335 işlemci modeli gösterilmektedir. DSP işlemcisi kayar noktalı işlem yapıyor olup üzerinde gelen Code Composer Studio (CCS) ile Matlab, Vissim gibi uygulamalar sayesinde DSP kodları üretilebilmektedir. Sisteme ait bütün parametreler Matlab/ Simulink ortamında modellenmiş olup DSP içerisinde çalışacak kısım ayrı tutulmaktadır.



Şekil 6. DSP donanım destekli ortak simülasyon görünümü (DSP hardware supported co-simulation view)

DSP içerisinde işlenecek olan modellerin veri tipleri önceden "Tekil" yapılarak verilerin DSP işlemcisinin işleyebileceği forma getirilmiştir. Yani sanal kısım çift özellikli veri tipine sahip iken gerçek zamanlı kısım ise

tekil veri tipine sahip olacaktır. DSP ile beraberinde gelen CCS programı C/C++ dil desteğine sahip olup CCS ile DSP algoritmalarını hazırlamak hem zor hem de çok zaman alan bir metod olduğundan bu uygulamada kullanılması daha sade ve rahat olan Matlab/ Simulink programı tercih edilmiştir. Simulink'te "Deploy to Hardware" araç kutusu yardımıyla DSP'ye aktarılacak olan kontrolör bloğu, tasarım süreci bittikten sonra Şekil 7'de gösterildiği gibi "Kontrolör" bloğunun DSP ye aktarılacak modeli oluşturulmaktadır. Hazırlanan bu model DSP'ye bağlantı kablosuyla yüklenerek donanım desteği sağlanmış olmaktadır. Ayrıca diğer bir yöntem olarak, Matlab ile CCS programı paralel çalıştırılarak derlenen PAGF modelinin C++ kodlarını otomatik olarak üretebilmekte ve DSP'ye yüklenebilmektedir.



Şekil 7. PAGF DSP-Matlab/ Simulink ortak simülasyonu genel görünümü (SAFP DSP-Matlab / Simulink co-simulation overview)

DSP donanım destekli PAGF benzetim tasarımında yük, filtre akımları ile kaynak ve DA bara gerilim verileri toplamda 10 adet sanal sensörler ile simulink tarafında işlenerek donanım kısmına gerçek zamanlı olarak aktarılmaktadır. DSP'ye atılacak olan yazılım içeriğinde harmoniklerin ayrıştırılması, kompanzasyon akımlarının üretilmesi işlemi, DA bara gerilimini sabit seviyede tutulması için gereken PI kontrolör kısmı, UVDGM metodunu kullanarak modülasyon yapacak blok kısmı ve histeresis akım denetleyici ile filtrenin çıkış akımının karşılaştırılması işlevlerini yapacak algoritmalar mevcuttur.

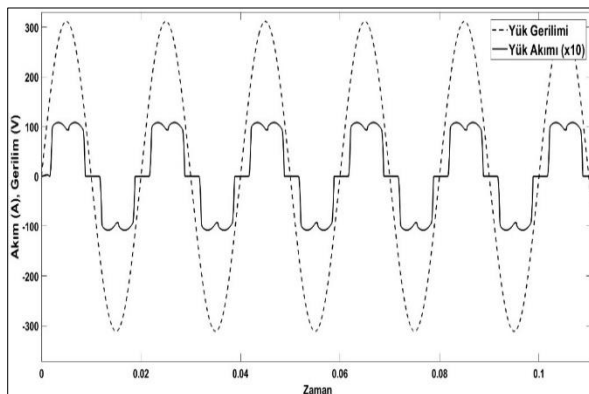
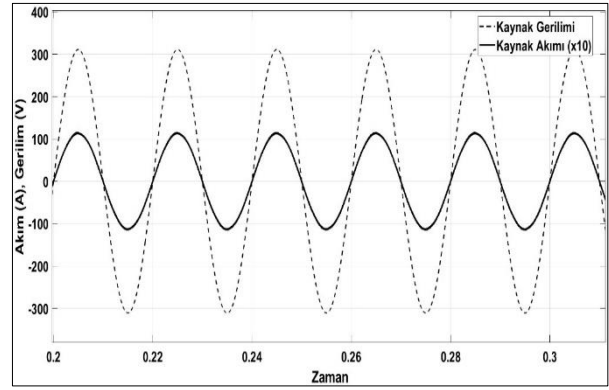
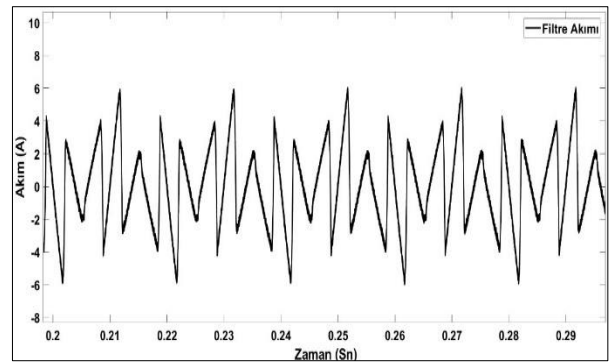
4. DSP-MATLAB/ SİMULİNK ORTAK BENZETİMİ (DSP-MATLAB / SIMULINK CO-SIMULATION)

Teorik analizi yapılan PAGF sisteminin, hem DSP donanımlı benzetimi hem de donanımsız benzetimi gerçekleştirilmiştir. Benzetimlerde önceki bölümlerde elde edilen analiz verilerinden yararlanılarak seçilen parametreler Tablo 1'de toplanmıştır.

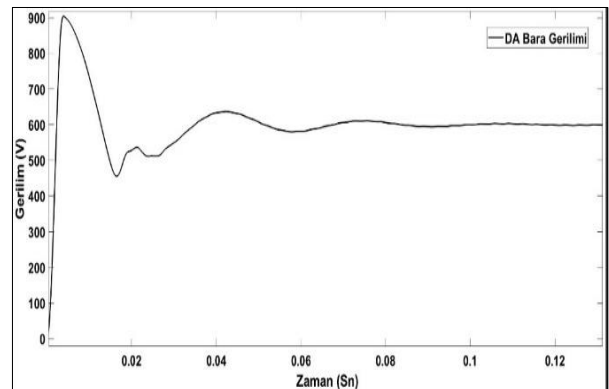
Tablo 1. PAGF sistem parametreleri (System parameters of SAPF)

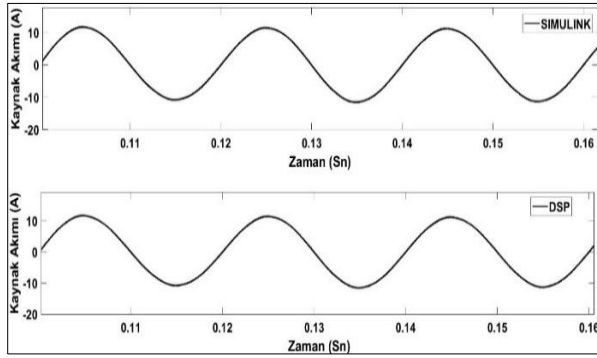
| PAGF Tasarımı | Parametreler | | Değeri |
|-----------------------------|---|---------------------|-----------------------------------|
| Matlab/ Simulink Kısmı | Kaynak Gerilimi | V_{ss} (rms) | 220 V |
| | Şebeke Frekansı | f_s | 50 Hz |
| | Hat Bobini | L_f | 2 mH |
| | Yük Bobini | L_y | 1 mH |
| | Yük Direnci | R_y | 24,75 Ω |
| | Transformatör | T_r | 1kVA, 220 V (rms)- 110 V (rms) |
| | DA Bara Kondansatörü | C_{DA} | 1500 μ F |
| | DA Bara Gerilimi | V_{DA} | 600 V |
| Kontrolör Kısmı (DSP) | Kontrol Metodları | | |
| | Harmonik Çıkartım Yöntemi | SRD | KHB |
| | Dijital Filtre Tipi | IIR, Butterworth | fpass1:40, fpass2:60, fstop:70 |
| | DA Bara Gerilim Kontrolcüsü Parametreleri | PI | P:0.5, I: 50 |

Akım dalga şekilleri, harmonik spektrum, güç faktörü ve DA barası gerilim değişimleri aşağıdaki şekillerde gösterilmiştir. Şekil 8’de üç fazlı doğrultucunun “A” fazına ait yük gerilimi ve hat akımı görülmektedir. Kompanzasyon öncesi üç fazlı köprü diyotlu doğrultucunun hat akımındaki THB miktarı %28,13 olarak ölçülmüş olup güç faktörü ise 0,86 olarak kaydedilmiştir. Şekillerde yük akımları 10 kat büyütülerek çizdirilmiştir. Şekil 9’da ise kompanzasyon sonrası üretilen akım ve gerilimlerinin aynı fazda olduğu ve IEEE 519-1992 standartlarına uygunluğu gösterilmiştir. Klasik histerezis bant anahtarlama yönteminin uygulandığı Şekil 10 benzetim sonucunda, kompanzasyon sırasında A fazına ait üretilen filtre akımları gösterilmektedir. PAGF filtre akımlarının Simulink ve DSP tabanlı benzetim sonuçları beraber verilmiştir.

**Şekil 8.** Kompanzasyon öncesi yüke simulink ait akım ve gerilim grafikleri(Simulink current and voltage graphs of the load before compensation)**Şekil 9.** Kompanzasyon sonrası kaynağa ait simulink akım ve gerilim grafikleri(Simulink current and voltage graphics of the grid after compensation)**Şekil 10.** Kompanzasyon sonrası filtreye ait tek faz simulink akım grafiği(Single-phase simulink flow graph of the filter after compensation)

DA barası geriliminin, filtre devreye alındıktan sonra referans değeri olarak belirlenen 600 V seviyesini aşarak 900 V değerine ulaştığı Şekil 11’den anlaşılmaktadır. Deneysel çalışma esnasında elektronik elemanlara zarar verebilecek düzeyde olan bu salınım için kontrol parametrelerinin optimizasyonu yapılarak güvenli çalışma sağlanmalıdır.

**Şekil 11.** Kompanzasyon sonrası da baraya ait simulink gerilim grafiği(Simulink voltage graph of the dc busbar after compensation)



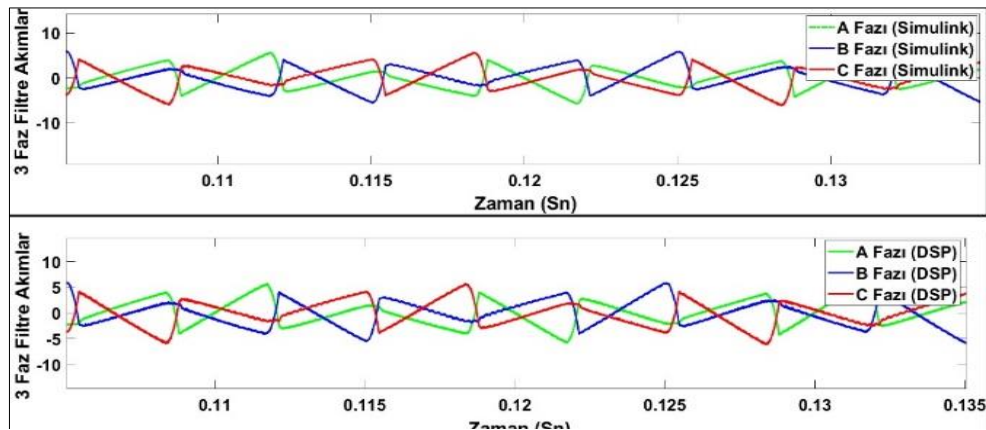
Şekil 12. Kompanzasyon sonrası kaynak akımına ait simulink-dsp ortak grafiği (Simulink-dsp common graph of grid current after compensation)

Tablo 2’de görüldüğü üzere harmonikler büyük oranda bastırılmış kompanzasyon öncesi THB %28,13 seviyelerindeyken aktif anahtarlama sonrasında bu değer %1,51 civarına düşürülmüştür. Tablo 2’de aynı yük koşullarında 2 farklı ortamda benzetim çalışması yapılmış olup harmonik bozunum seviyelerinin karşılaştırılması görülmektedir. Her iki benzetim uygulamasının hem THB seviyelerinin düşük olması hem de büyük değerli harmonikleri bastırabilmesi açısından başarılı olduğu söylenebilir.

Tablo 2. A fazına ait baskın harmonikler ve toplam harmonik bozunum (Dominant harmonics and total harmonic distorsiyon of phase A)

| A Fazı | 5. Harmonik Seviyesi (%) | 7. Harmonik Seviyesi (%) | 11. Harmonik Seviyesi (%) | Toplam Akım Harmonik Bozunum Seviyesi (%) |
|---------------------------------|--------------------------|--------------------------|---------------------------|---|
| Kompanzasyon Öncesi | 22,58 | 10,79 | 8,59 | 28,13 |
| Kompanzasyon Sonrası (Simulink) | 0,24 | 0,22 | 0,01 | 1,51 |
| Kompanzasyon Sonrası (DSP) | 0,27 | 0,28 | 0,03 | 1,55 |

Benzetim programının denklem çözme periyodu, 1us seçilerek gerçek sistemde uygulanabilecek bir seviye



Şekil 13. Kompanzasyon sonrası simulink-dsp 3 faz filtre akımları (Simulink-dsp 3 phase filter currents after compensation)

seçilmiştir. Benzetim çalışma süresince gecici durum değerlerinin sistem oturmaya başladığı zaman yerini kalıcı değerlere bıraktığı Tablo 3’ te 0.1 sn öncesi ve sonrası için değerler görülmektedir. Tabloya göre kompanzasyon öncesinde kaynak güç faktörünün 0,86 olduğu bilinmekte ve filtre işleminden sonra ise bu değer 0,99 seviyesine çıktığı anlaşılmaktadır.

Tablo 3. A fazına ait harmonik ve güç faktörü (Harmonic and power factor of phase A)

| A Fazı | Kaynak Akımı THB (%) Oranları | | Kaynak Tarafı Güç Faktörü |
|---------------------------------|-------------------------------|----------------|---------------------------|
| | 0.1 sn öncesi | 0.1 sn sonrası | |
| Kompanzasyon Öncesi | 28,13 | 28,13 | 0,86 |
| Kompanzasyon Sonrası (Simulink) | 2,92 | 1,57 | 0,99 |
| Kompanzasyon Sonrası (DSP) | 5,41 | 1,64 | 0,99 |

5. SONUÇLAR (CONCLUSIONS)

Bu makalede, PAGF sisteminin dijital sinyal işlemci (DSP) ile döngüde donanım destekli ortak benzetimi yapılarak deneysel çalışma öncesi sistemin tepkisi ölçülmeye çalışılmıştır. Benzetim ve ardından deneysel çalışmaya geçiş sürecinde sistem içerisindeki elemanların yaşayabileceği olumsuzluklar tespit edilmiş ve sorunlar minimum düzeye çekilerek tasarım bu şartlara göre oluşturulmuştur. Uygulanan tasarım yöntemi ile yüksek maliyetli olan güç elektroniği elemanlarına zarar vermeden sistemin programlama kontrol bölümünün kontrol edilmesine imkân sağlamıştır. Güç elektroniği uygulamalarından biri olan PAGF sisteminde uygulanmak üzere güvenli ve planlı bir şekilde deneysel çalışma öncesi merkezi kontrol biriminin testi yapılarak ayrıca zamandan da tasarruf edilmiştir. Dijital sinyal işlemci performansı, paralel aktif

güç filtre modelinin gerçek zamanlı benzetimi kullanılarak elde edilmesi literatürde bu yöndeki eksikliğin giderilmesine fayda sağlamıştır. Yapılan benzetim çalışmalarının sonuçları incelendiğinde, PAGF denetim yöntemlerinin DSP tabanlı uygulamaları başarılı ve uygulanabilir olduğu ortaya çıkmıştır. Benzetim sonuçlarının, IEEE-519 standartında bulunan harmonik akım üst limit değerlerinin altında olduğu görülmüştür.

TEŞEKKÜR (ACKNOWLEDGMENT)

Bu çalışma, Dicle Üniversitesi Bilimsel Araştırmalar Projesi (DÜBAP) birimi tarafından desteklenen MÜHENDİSLİK.19.002 kodlu “Doğrusal Olmayan Yüklerin Akım Harmoniklerini Bastırmak İçin Yumuşak Anahtarlama Aktif Güç Filtre Tasarımı” başlıklı proje için gerçekleştirilmiştir. DÜBAP’ a projeye katkısından dolayı yazarlar teşekkür eder.

ETİK STANDARTLARIN BEYANI (DECLARATION OF ETHICAL STANDARDS)

Bu makalenin yazar(lar)ı çalışmalarında kullandıkları materyal ve yöntemlerin etik kurul izni ve/veya yasal-özel bir izin gerektirmediğini beyan ederler.

YAZAR KATKILARININ BEYANI (AUTHORS’ CONTRIBUTIONS)

Hakan DONUK: Benzetim çalışmalarını yapmış ve makalenin yazım işlemini gerçekleştirmiştir.

Bilal GÜMÜŞ: Benzetim sonuçlarını analiz etmiş ve makalenin yazım işlemine destek vermiştir.

ÇIKAR ÇATIŞMASININ BEYANI (CONFLICT OF INTEREST)

Bu çalışmada herhangi bir çıkar çatışması yoktur.

KAYNAKLAR (REFERENCES)

- [1] Cengiz Ç. B., “3 Fazlı 4 Telli Paralel Aktif Güç Filtresi Tasarımı ve Gerçekleştirilmesi”, *Yüksek Lisans Tezi*, Hacettepe Üniversitesi, Fen Bilimleri Enstitüsü, Ankara, (2014).
- [2] Mahesh, K., Mishra, K., Karthikeyan, and P.K., Linash, “A development and implementation of DSP based DSTATCOM to compensate unbalanced nonlinear loads, *in Proc. IEEE Power India Conf.*, New Delhi-Hindistan, 8, (2006).
- [3] Singh, B., Al-Haddad, K., and Chandra, A., “A review of active power filters for power quality improvement”, *IEEE Trans. Industrial Electronics*, 46: 960-971, (1999).
- [4] Yanbo, C., Fudan, Z., and Cheng, K.W.E., “Shunt active power filter-SIMULINK simulation and DSP-based hardware realization”, *Power Electronics Systems and Applications Conf.*, Hong Kong-China, 120-125, (2006).
- [5] Sarıkan A., Aydemir M. T., “Real-Time Simulation and Hardware In The Loop: Applications and Restrictions”, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 24:517-524, (2009).
- [6] Taoka, H., Iyoda, I., Noguchi, H., Sato, N., Nakazawa, T., Yamazaki, A., “Real-Time Digital Simulator with Digital/Analog Conversion Interface for Testing Power Instruments”, *IEEE Transactions on Power Systems*, 9: 862-868, (1994).
- [7] Youcefa B. E., Massoum A., Barkat S., Bella S. and Wira P., “A processor in the loop implementation for a grid connected photovoltaic system considering power quality issues”, *International Conference on Applied Smart Systems*, Medea- Algeria, 1-6, (2018).
- [8] Li H., Gole A. M. and Man H. C.N., “Controller Implementation and Performance Evaluation of a High Power Three-Phase Active Power Filter using Controller Hardware-in-the-Loop Simulation”, *IEEE Electrical Power and Energy Conference*, Toronto, 1-6, (2018).
- [9] Silva Junior D.C., Musse B. F., Silva N. F., Almeida P. M. and Oliveira J. G., “Hardware In The Loop Simulation Of Shunt Active Power Filter Utilizing RTDS And dSPACE”, *Brazilian Power Electronics Conference*, Brazil, 1-6, (2017).
- [10] Donuk H., Gümüş B., “Use Of Dual Hysteresis Band In Parallel Active Power Filters”, *International Engineering and Natural Sciences Conference*, 1795-1806, Diyarbakir, (2019).
- [11] Pak L.F., Dinavahi V., Chang G., Steurer M., Ribeiro P.F., “Real-Time Digital Time-Varying Harmonic Modeling and Simulation Techniques”, *IEEE Transactions On Power Delivery*, 22:1218-1227, (2007).
- [12] Liao X., Feng Z., Schulz K., Unbehauen R., “A Digital Real-Time Simulation Model of Fault Operation States in a Power Transmission System Using Multiple Moduli”, *Electrical Engineering*, 82:347-352, (2000).
- [13] Liu Z., Song Q., Zhang H., Liu W., “Real-Time Digital Simulation for a 50MVar Cascaded Multilevel STATCOM”, *International Conference on Power System Technology*, Chongqing, China, 1-6, (2006).
- [14] Matar M., Abdel-Rahman M., Soliman A.M., “FPGA-Based Real-Time Digital Simulation”, *International Conference on Power Systems Transients*, Montreal, Canada, 149-154, (2005).
- [15] Gagnon R., Sybille G., Bernard S., Paré D., Casoria S., Larose C., “Modeling and Real-Time Simulation of a Doubly-Fed Induction Generator Driven by a Wind Turbine”, *International Conference on Power Systems Transients*, Montreal, Canada, 162-168, (2005).
- [16] Dufour C. and Bélanger J., “Real-time Simulation of a 48-Pulse GTO Statcom Compensated Power System on a Dual-Xeon PC using RT-LAB”, *International Conference on Power Systems Transients*, Montreal, Canada, 253-259, (2005).
- [17] Kelper B., Blanchette H.F. and Dessaint L.A., “Switching Time Model Updating for the Real-Time Simulation of Power-Electronic Circuits and Motor Drives”, *IEEE Transactions on Energy Conversion*, 20: 181 - 186, (2005).
- [18] Dinavahi V.R., Iravani M.R. and Bonert R., “Real-Time Digital Simulation of Power Electronic Apparatus Interfaced With Digital Controllers”, *IEEE Transactions On Power Delivery*, 16: 775 - 781, (2001).
- [19] Lu B., Monti A., Dougal R.A., “Real-Time Hardware-In-the-Loop Testing During Design of Power Electronics

- Controls”, *The 29th Annual Conference of the IEEE Industrial Electronics Society*, 1840- 1845, (2003).
- [20] Akagi H., “Active Harmonic Filters”, *Proceedings of the IEEE*, 93:2128-2141 (2005).
- [21] Peng F. Z., “Application issues of active power filters”, *IEEE Industrial Application Magazine*, 4:21-30, (2001).
- [22] Sargos F., “IGBT Power Electronics Teaching System Principle for sizing power converters”, *Semikron Application Note*, Semikron, (2008)
- [23] Lai, J. S., “Active Power Filtering for Harmonic Compensations, ITRI Short Course Unit 7 on Power Quality and Three-Phase Power Factor Correction”, Power Quality *InTech*, China, (2000).
- [24] Hava A. M., Kerkman R. J., Lipo T. A., “Simple analytical and graphical methods for carrier-based PWM-VSI drives”, *IEEE Transactions on Power Electronics*, 14: 49-61, (1999).

EKLER (APPENDICES)

```
function [Valfa,Vubeta,udeta] =
DONUSUM(Vd,Vq,uTeta)
Valfa=single(Vd*cos(uTeta)-Vq*sin(uTeta));
Vubeta=single(Vd*sin(uTeta)+Vq*cos(uTeta));
udeta=single(atan2(Vubeta,Valfa));
function VR = VR(Valfa,Vubeta)
VR=single(sqrt(Valfa^2+Vubeta^2));
function N = BOLGE(udeta)
N=single(0);
if(udeta>0)&(udeta<=pi/3)
N=single(1); end;
if(udeta>pi/3)&(udeta<=2*pi/3)
N=single(2); end;
if(udeta>2*pi/3)&(udeta<=pi)
N=single(3); end;
if(udeta<=0)&(udeta>-pi/3)
N=single(6); end;
if(udeta<=-pi/3)&(udeta>-2*pi/3)
N=single(5); end;
if(udeta<=-2*pi/3)&(udeta>-pi)
```

```
N=single(4); end;
function fi = FI(N,udeta)
fi=single(0);
if(N==1)
fi=single(udeta); end;
if(N==2)
fi=single(udeta-pi/3); end;
if(N==3)
fi=single(udeta-2*pi/3); end;
if(N==6)
fi=single(pi/3+udeta); end;
if(N==5)
fi=single(2*pi/3+udeta); end;
if(N==4)
fi=single(pi+udeta); end;
function [Z0,Z1,Z2]= ZAMAN(VR,fi,Vda,Z)
a=single(VR/Vda); Z1=single(Z*a*sin(pi/3-
fi)/sin(pi/3)); Z2=single(Z*a*sin(fi)/sin(pi/3));
Z0=single(Z-Z1-Z2);
function [A1,A3,A5] =
ANAHTAR_ZAMANI(Z0,Z1,Z2,N)
A1=single(0); A3=single(0); A5=single(0);
if(N==1)
A1=single(Z1+Z2+Z0/2); A3=single(Z2+Z0/2);
A5=single(Z0/2); end;
if(N==2)
A1=single(Z1+Z0/2); A3=single(Z1+Z2+Z0/2);
A5=single(Z0/2); end;
if(N==3)
A1=single(Z0/2); A3=single(Z1+Z2+Z0/2);
A5=single(Z2+Z0/2); end;
if(N==4)
A1=single(Z0/2); A3=single(Z1+Z0/2);
A5=single(Z1+Z2+Z0/2); end;
if(N==5)
A1=single(Z2+Z0/2); A3=single(Z0/2);
A5=single(Z1+Z2+Z0/2); end;
if(N==6)
A1=single(Z1+Z2+Z0/2); A3=single(Z0/2);
A5=single(Z0/2); end;
```