

## Sinh-ortam süzgeçlerinin biyomedikal uygulama örneklerinin incelenmesi

*Review of biomedical application examples of sinh-domain filters*Fatma Zuhul Adalar<sup>1\*</sup>, Ali Kırçay<sup>2</sup><sup>1</sup> Harran Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, Şanlıurfa, fadalar@harran.edu.tr<sup>2</sup> Harran Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, Şanlıurfa, kircay@harran.edu.tr

## MAKALE BİLGİLERİ

*Makale geçmişi:*

Geliş: 31 Mart 2021

Düzeltilme: 26 Mayıs 2021

Kabul: 28 May 2021

*Anahtar kelimeler:*

Sinh-ortam, biyomedikal, düşük güç/gerilim, sıkıştırma-genişletme süzgeçleri, ELIN sistemler

## ÖZET

Bu çalışmada sinh-ortam süzgeçlerinin biyomedikal uygulama örneklerinin bir incelemesi sunulmaktadır. Gelişmiş ülkelerde yaşam standartlarının artması, düşük maliyetli ve pratik sağlık çözümleri ihtiyaçlarının bir araya gelmesi biyomedikal sistemlerin ilerleme hızını belirlemektedir. Günümüz biyomedikal sistemlerinin tasarım stratejileri, daha yüksek hız ve geniş dinamik aralık elde etmeye, daha düşük güç tüketimine ve taşınabilir tasarım sağlamaya yöneliktir. Bu nedenle, düşük besleme gerilimde geniş bir dinamik aralık sunma, doğrusallık ve düşük güç tüketimi sağlama, frekans karakteristiğinin elektronik olarak ayarlanması, küçük çip alanı gereksinimi gibi olumlu özelliklere sahip olan sinh-ortam süzgeçleri, son derece düşük güç dağılımı gerektiren biyomedikal uygulamalar için gittikçe önem kazanmaktadır. Elektroensefalogram (EEG), Elektrokardiyogram (EKG) ve Elektromiyogram (EMG) gibi düşük voltaj büyüklüğüne ve düşük frekansa sahip ana biyomedikal sinyallerin alınması sırasında bazı istenmeyen sinyaller oluşmaktadır. Bu istenmeyen sinyallerin biyopotansiyel sinyalden uzaklaştırılması için sinyalin özelliklerine göre çeşitli süzgeçleme işlemleri gerçekleştirilir. Bu çalışmanın konusu, biyomedikal uygulamalar için literatürde önerilen düşük güçlü ve düşük gerilimli sinh-ortam süzgeçlerinin incelenmesidir.

Doi: 10.24012/dumf.955658

## ARTICLE INFO

*Article history:*

Received: 31 March 2021

Revised: 26 May 2021

Accepted: 28 May 2021

*Keywords:*

Sinh-domain, biomedical, low voltage/power, companding filters, ELIN systems

## ABSTRACT

In this study, a review of biomedical application examples of sinh-domain filters is presented. Increasing living standards in developed countries and the combination of low-cost and practical health solutions determine the progress of biomedical systems. The design strategies of today's biomedical systems are aimed at achieving higher speed and wide dynamic range, lower power consumption and portable design. Therefore, sinh-domain filters, which have positive properties such as offering a wide dynamic range at low supply voltage, electronically adjusting the frequency characteristic, providing linearity and low power consumption, and the requirement for small chip area, are becoming increasingly important for biomedical applications that require extremely low power dissipation. During the acquisition of main biomedical signals with low voltage magnitude and low frequency, such as Electroencephalogram (EEG), Electrocardiogram (ECG) and Electromyogram (EMG), some unwanted signals occur. In order to remove these unwanted signals from the biopotential signal, various filtering processes are performed according to the characteristics of the signal. The subject of this study is to examine the low power and low voltage sinh-domain filters recommended in the literature for biomedical applications.

\* Sorumlu yazar / Correspondence

Fatma Zuhul ADALAR

✉ fadalar@harran.edu.tr

## Giriş

Analog sinyal işlemenin önemli yapı taşlarından biri sürekli zaman süzgeçleridir. Elektronik alanlarda hem pasif hem de aktif süzgeçler kullanılmaktadır ancak pasif süzgeçlerin ayarlanabilirlik özelliği olmadığından entegrasyona uygun değildir. Son zamanlarda, ayarlanabilir aktif süzgeçler büyük ilgi görmektedir ve performanslarının geliştirilmesi için sürekli iyileştirilmektedir. Analog tasarımlar daha önce gerilim ağırlıklı sinyal işleme biçimi olarak görülmekteydi. İlerleyen yıllarda akım-modlu elemanların ortaya çıkmasıyla araştırmacılar akım-modlu devrelere ilgi göstermeye başlamıştır. Akım-modlu sinyal işleme devrelerinin geniş bant genişliği, geniş dinamik aralık, düşük besleme gerilimleriyle çalışma, düşük güç tüketimi ve akım modlu devre yapı bloklarının basitliği gibi özelliklerinden dolayı gerilim-modlu devrelere göre tercih edilebilir olduğu görülmüştür. Analog sinyal işlemeyi gerçekleştirmek için önemli bir kavram ELIN (Externally Linear Internally Nonlinear) yani doğrusal davranışlı doğrusal olmayan sistemlerdir. Bu sistemler; akım modlu tasarlanabilmelerine bağlı olarak yüksek hızlıdır, yüksek doğrusallıktır, tasarım için sadece transistör ve kondansatörlere ihtiyaç vardır, düşük gerilim/düşük güç tüketimi sağlar, geniş dinamik aralığa ve düşük üretim maliyetine sahiptir. Companding süzgeçler bu kategoriye aittir. İngilizce’de sıkıştırma (compressing) ve genişletme (expanding) kelimelerinin birleştirilmesi ile elde edilen companding devreleri düşük gerilim/güç tüketimi ve yüksek frekanslı analog sistemler için oldukça faydalıdır. Sıkıştırma-genişletme (companding) devreleri düşük gerilimde çalışma kabiliyetine sahiptir. Bu durum sıkıştırılmış sinyallerle işlem yapılmasından kaynaklanır. Sıkıştırma-genişletme tekniğinin sunduğu avantajlar: entegre edilebilir tasarım, düşük gerilimli uygulama, yalnızca topraklanmış bileşenlerin kullanılması ve direnç ve bobin kullanılmaması olarak sıralanabilir.

Sıkıştırma-genişletme devreleri, logaritmik-ortam, karekök-ortam ve sinh-ortam devreleri olmak üzere üç ana sınıfa ayrılır. Logaritmik-ortam devreleri BJT’lerin beyz-emiter gerilimi

( $V_{BE}$ ) ve kollektör akımı ( $I_C$ ) arasındaki üstel bağıntıya ve translineer özelliğine dayanmaktadır. İlk olarak 1979 yılında Adams tarafından tanıtılan alçak geçiren süzgeç, doğrusal transfer fonksiyonunun durum uzay tanımlamasının durum değişkenleri üzerindeki doğrusal olmayan (üstel) dönüşümüdür [1]. 1990 yılında Seevinck tarafından logaritmik-ortam devrelerinin özel bir türü olan AB-sınıfı translineer integratör önerilmiştir [2]. Frey 1993 yılında logaritmik-ortam süzgeçlerinin tam teorisini sunmuştur [3]. 1994 yılında Toumazou ve ark. tarafından zayıf evirtim bölgesinde çalışan MOSFET’leri içeren logaritmik-ortam süzgeçleri sunulmuştur [4]. Bu devrelerin en önemli dezavantajı, çalışma frekanslarının sınırlı oluşu ve bu dezavantajın transistörlerin uyumsuzluk durumuna neden olmasıdır. Bundan dolayı süzgeçler ve integratörler Eskiye’li ve ark. tarafından 1996’da doyum bölgesinde çalışan MOSFET’ler kullanılarak tasarlanmıştır [5]. Bu devreler MOSFET’in savak akımı ( $I_D$ ) ve kapı-kaynak gerilimi ( $V_{GS}$ ) arasındaki karesel bağıntıya ve MOSFET’in translineer özelliğine dayanmaktadır. Tasarım topolojisine göre bu devrelere karekök-ortam devreleri adı verilmiştir. Aktif bölgedeki BJT ya da zayıf evirtim bölgesindeki MOSFET tarafından oluşturulan translineer döngüler tarafından gerçekleştirilen hiperbolik sinüs fonksiyonu ile oluşturulan devrelere ise sinh-ortam devreleri denmektedir [6]-[14], [16]-[17], [19]-[20], [23]-[58]. Sinh-ortam süzgeçleri ilk olarak Frey tarafından 1993’te önerilmiştir [6]. Frey’in 1993 yılında yapmış olduğu çalışmada doğrusal giriş-çıkış tepkisine sahip yeni bir doğrusal olmayan analog süzgeç sınıfı önerilmiştir. Exponential State Space (ESS, Üstel Durum Uzayı) süzgeçleri denilen bu süzgeçler [3]’te tanıtılan logaritmik-ortam süzgeçlerinin bir uzantısı olarak sunulmuştur. ESS süzgeç sınıfının kondansatörler, akım kaynakları ve bipolar transistörlerden oluşan doğrusal olmayan devreler sınıfını temsil ettiğine değinilmiş ve süzgecin denklemlerinin doğrusal sistemlerde durum uzayında eşlemeler için hiperbolik fonksiyonlar kullanılarak elde edildiği gösterilmiştir. Bu çalışmada ESS süzgeçlerinin birinci sınıfını oluşturan logaritmik-ortam süzgeçlerinden sonra ikinci bir sınıf olan tanh fonksiyonu kullanılarak tanh süzgeçleri ve üçüncü bir sınıf olan sinh fonksiyonu kullanılarak sinh süzgeçleri üretilmiştir ve devre

uygulamaları önerilmiştir. Bu süzgeçleri gerçekleştirmek için iki temel alt devre kullanılmıştır. Bu alt devreler T-hücresi ve S-hücresidir. T-hücresi ve S-hücresi gerekli hiperbolik fonksiyonları uygulanması işlevini yapmaktadır. Verilen tasarımların, bu ESS süzgeçlerinin incelenmesi için çok iyi başlangıç noktası olacağı düşünülmüştür. Daha sonra Mulder ve ark. tarafından 1997'de yapılan çalışmada dinamik translineer devreler konusunda genel bir bakış sunulmuştur [7]. Doğrusal ve doğrusal olmayan uygulamalar için elde edilen son teknoloji sonuçlara ve analiz ve sentez yöntemlerine ağırlık verilmiş; yapılandırılmış tasarım yöntemlerine ve ilkelerine vurgu yapılmıştır. Statik ve dinamik translineer ilkeleri gözden geçirilmiş, analiz yöntemlerine genel bakış yapılmış, logaritmik, tanh, sinh ve karekök-ortam süzgeçleri arasındaki benzerlikler ve farklılıklar açıklanmış, birkaç sentez yöntemi sunulmuş ve son olarak, o zamana kadar elde edilen en son teknoloji sonuçlara genel bir bakış sunulmuştur. İlk olarak Frey tarafından [3] süzgeçleme için önerilen AB-sınıfı companding sistemlerin bir örneği olan sinh sistemler [8]'de incelenmiştir. Sinh sistemlerini elde etmek için genel bir sentez yöntemi sağlanmış ve daha sonra, bu şekilde elde edilen bir sinh-ortam ikinci dereceden filtre analiz edilmiştir. Uygulamaları açıkça diferansiyel olmamasına rağmen, AB-sınıfı diferansiyel sistemler olarak tanımlanabildikleri gösterilmiştir. Sinh süzgeçleri, Frey tarafından [9]'da önerilen ESS süzgeçlerinin ayırt edici bir dalımı oluşturmaktadır. Tsividis, ESS topolojilerini ELIN olarak adlandırılan daha geniş bir ağ sınıfının bir parçası olarak sınıflandırmıştır [10].

Sinh süzgeçleri doğası gereği AB-sınıfıdır ve yüksek dinamik aralık ve muhtemel biyomedikal uygulamalar için potansiyele sahiptirler. Zayıf evirtim bölgesindeki MOSFET'in üstel akım-gerilim ilişkisini kullanarak sentezlenen sinh süzgeçlerinin potansiyelinin değerlendirilmesi [11]'de yapılmıştır. Yapılan çalışmada 0.35  $\mu\text{m}$  AMS (Austria Micro Systems) işlem parametreleri kullanılarak oluşturulan ikinci dereceden alçak geçiren, ikinci dereceden bant geçiren ve üçüncü dereceden butterworth alçak geçiren CMOS sinh süzgeç devrelerinin güç tüketimi, ayarlanabilirlik ve doğrusallık benzetim sonuçları verilmiştir. Tasarlanan tüm

süzgeçler, biyomedikal uygulamalar için özel bir bölge olan Hz-kHz aralığında ayarlanmıştır. Bu frekans aralığında süzgeçlerin güç tüketiminin nW seviyesinde olduğu görülmüştür. Frey'in durum değişkeni eşleme prosedürü takip edilmiş, devrelerin tasarımında T-hücresi ve S-hücresi kullanılmıştır. [12]'de ise yeni bir ultra-düşük güçlü AB-sınıfı sinh integratör önerilmiştir. Kayıplı integratör, zayıf evirtim bölgesindeki CMOS transistörler kullanılarak standart 0.35 $\mu\text{m}$  CMOS teknolojisi ile benzetimi yapılmış ve 1.5 V ( $\pm 0.75$  V) besleme gerilimi ile çalışacak şekilde tasarlanmıştır. Çalışmada ilk olarak companding sinh intergatörün genel blok diyagramı verilmiş, daha sonra önerilen integratörün CMOS uygulaması verilmiştir. Önerilen integratörde, yalnızca bir topraklanmış kondansatör kullanıldığı, mevcut logaritmik-ortam AB-sınıfı uygulamalarına kıyasla mükemmel güç verimliliği gösterdiği ve önemli ölçüde çip alanı tasarrufu sağladığı görülmüştür. Bu çalışmadan sonra yeni bir akım modlu, companding, AB-sınıfı, sinh kayıplı integratör önerilmiştir [13]. [12]'de yapılan integratör devresine göre yeniliği tek tip eleman kullanılması ve devre topolojisinin farklı olmasıdır. Ayrıca, bu çalışmada, sinyal işleme yolunda yalnızca tek bir eleman türünün kullanılmasıyla yüksek performanslı bir sinh kayıplı integratörünün oluşturulabileceğini ilk kez göstererek ELIN/ESS devre araştırma alanına katkı sağlanmıştır. Devre 0.35 $\mu\text{m}$  AMS CMOS parametreleri kullanılarak tasarlanmıştır. Tasarlanan kayıplı integratör, 0.3  $\mu\text{W}$  güç tüketimi yapmıştır ve dinamik giriş aralığının yalnızca bir entegre kondansatör ile 120dB'den büyük olduğu görülmüştür. Harmonik ortalama yasasına dayanan, yeni, pratik, düşük güçlü, AB-sınıfı, companding sinh integratörü ise [14]'te sunulmuştur. Zayıf evirtim bölgesinde çalışan MOSFET'ler düşük güç ve düşük besleme gerilimi işlemi için kullanılmıştır. Tüm translineer döngüler, standart twin-well CMOS işlemlerinde imalata izin veren tek tip elemanlar kullanılarak gerçekleştirilmiştir. Bu çalışmada kullanılan bazı kavramlar daha önce [15]'de sunulmasına rağmen, ilk defa böyle bir devre, zayıf evirtimde MOSFET'ler kullanılarak gerçekleştirilmiş; THD, dinamik giriş aralığı ve frekans ayarlanabilirliği ile ilgili ayrıntılı benzetim sonuçları verilmiş ve HML (Harmonic Mean Law, Harmonik Ortalama Yasası) sinh integratörü ile bir GML (Geometric Mean Law,

Geometrik Ortalama Yasası) sinh integratörünün [13] aynı cihaz boyutları ve besleme koşulları altında bir karşılaştırması gerçekleştirilmiştir. Sonuçlar HML sinh integratörünün çok yüksek bir dinamik aralık performansı ile kendi başına uygulanabilir bir uygulama olduğunu göstermiştir. Sinh-ortamda sunulan integratör devrelerinden sonra yüksek dinamik aralık, düşük güç, CMOS sinh companding süzgeçlerin sentez ve transistör düzeyinde uygulanmasına yönelik bir çalışma gerçekleştirilmiştir [16]. Özellikle, yüksek dereceli süzgeç yapıları için temel yapı taşı olarak işlev görebilecek olan daha önce önerilen bir sinh integratörü [13] hakkında detaylı teknik bilgiler sunulmuştur. Sinh-ortamın logaritmik-ortam eşdeğeri ile kıyaslanmasına ışık tutmak için, pseudo-diferansiyel AB-sınıfı logaritmik-ortam integratörü ile ayrıntılı bir karşılaştırma gerçekleştirilmiştir. Ayrıca, bu çalışma, pseudo-diferansiyel logaritmik-ortam integratörüyle kıyaslanabilir bir sinh integratörünü ilk kez sunarak ESS, ELIN alanını ilerlemesine katkı sağlamıştır. Tablo 1, sinh integratörlerin ilgili performanslarını özetlemektedir. Tablo 1’de belirtilen performans faktörleri göz önüne alındığında dinamik giriş aralığının en yüksek olduğu çalışmanın [16], toplam kapasitans değerinin ve güç tüketiminin en düşük olduğu çalışmanın ise [12] olduğu görülmektedir.

### Sinh-ortamda süzgeçleme

Sinh-ortamda süzgeçleme, sürekli-zaman AB-sınıfı akım-modlu analog filtreleri gerçekleştirmek için çok çekici bir tekniktir. Bu yaklaşıma göre, giriş akımı ilk önce ters hiperbolik sinüs ifadesi vasıtasıyla sıkıştırılmış bir gerilime dönüştürülür. Sonuç olarak, giriş akımının hem pozitif hem de negatif değerleri için daha iyi bir sıkıştırma elde edilir, bu da

logaritmik-ortam filtrelerinde ters üstel fonksiyon tarafından elde edilen değerden daha iyi olur. Buna ek olarak, giriş akımının iki pozitif bileşene bölünmesi eşzamanlı olarak gerçekleştirilir, böylece AB-sınıfı modunda çalışma kabiliyeti sağlanır. Sıkıştırılmış gerilim daha sonra sinh-ortam çekirdeği tarafından işlenir ve ortaya çıkan çıkış gerilimi genişletilir ve aynı anda doğrusal bir akıma dönüştürülür. Filtrenin tümünün doğrusal çalışmasını sağlamak için, sıkıştırma ve genişletme işlemleri birbirlerini tamamlayıcı olmalıdır. Logaritmik-ortam filtreleri ile karşılaştırıldığında, sinh-ortam filtreleri doğal AB-sınıfı niteliğine sahiptir ve bu nedenle belirli bir besleme düzeyinde geniş dinamik aralık sunarlar.

Sinh-ortam süzgeçlerinin temel yapı blokları sinh ve  $\sinh^{-1}$  operatörleri, kayıplı ve kayıpsız integratörler, cebirsel toplama ve çıkarma blokları; ana yapı blokları ise doğrusal olmayan sinh-cosh trans-iletken hücrelerdir. Sinh ortamda süzgeçlemede aktif bölgedeki BJT’ler veya zayıf evirtim bölgesindeki MOSFET’ler kullanılır. Sinh-ortamda süzgeçleme kavramı Şekil 1’de görülmektedir. (^) işaretiyle sahip değerler sinh-ortamdaki sinyalleri ifade etmektedir.



Şekil 1. Sinh-ortamda süzgeçleme kavramı

Sinh-ortamda süzgeçlemede, doğrusal giriş akımı sıkıştırılır ve eş zamanlı olarak doğrusal olmayan giriş gerilimine dönüştürülür ve sinh-ortam çekirdeğine girer. Daha sonra üretilen çıkış gerilimi genişletilir ve eş zamanlı olarak doğrusal çıkış akımına dönüştürülür.

Tablo 1. Sinh integratörleri performans sonuçları

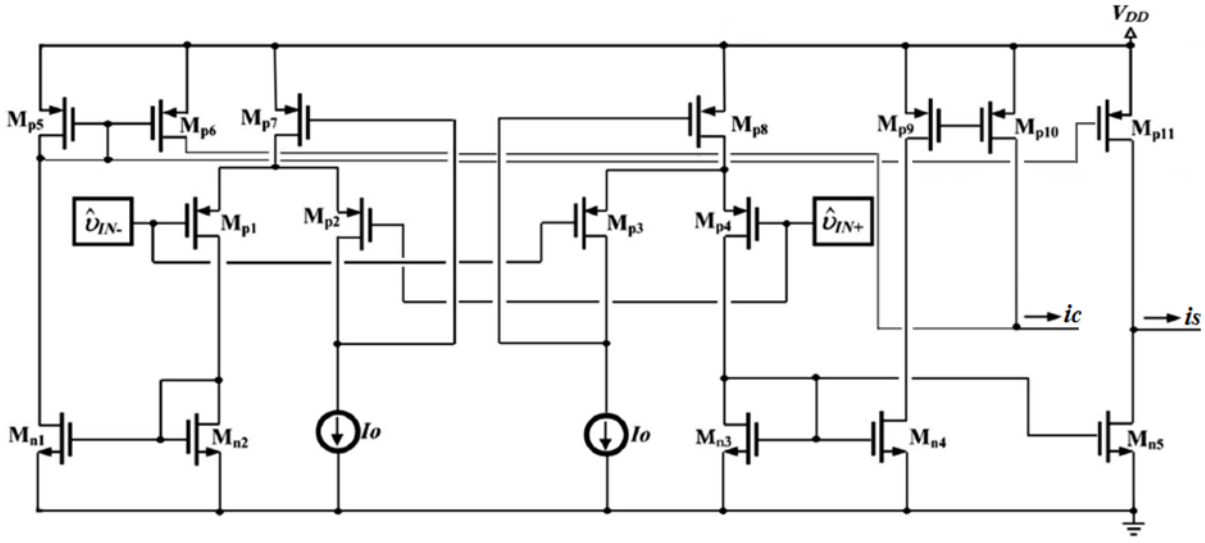
Performans faktörü	[12]	[13]	[14]	[16]
Teknoloji	0.35 $\mu\text{m}$ CMOS	0.35 $\mu\text{m}$ CMOS	0.35 $\mu\text{m}$ CMOS	0.35 $\mu\text{m}$ CMOS
Güç kaynağı	1.5 V	$\pm 1$ V	$\pm 1$ V	$\pm 1$ V
$I_0$	1 nA	10 nA	10 nA	10 nA
Kesim frekansı	636 Hz	2.214 kHz	2.1 kHz	2233 Hz
Noise floor	4.2 pA	12 pA	40 pA	12.3 pA
Toplam kapasitans	10 pF	20 pF	20 pF	20 pF
Güç Tüketimi	22.5 nW	0.3 $\mu\text{W}$	1.52 $\mu\text{W}$	0.2 $\mu\text{W}$
Dinamik Aralık	75dB	$\sim 125$ dB	$\sim 120$ dB	132 dB

### Sinh/cosh trans-iletken hücreler

Şekil 2' de gösterilen zayıf evirtim bölgesindeki MOSFET tabanlı doğrusal olmayan sinh ve cosh trans-iletken hücre, sinh-ortam tasarım tekniğinin birincil bloğudur. (1)-(2) denklemleri sırasıyla hiperbolik sinüs ve hiperbolik kosinüs çıkışlarını göstermektedir.

$$i_S = 2I_0 \sinh\left(\frac{\hat{V}_{IN+} - \hat{V}_{IN-}}{nV_T}\right) \quad (1)$$

$$i_C = 2I_0 \cosh\left(\frac{\hat{V}_{IN+} - \hat{V}_{IN-}}{nV_T}\right) \quad (2)$$



Şekil 2. Çok çıkışlı doğrusal olmayan trans-iletken hücre [50]

### Sinh-ortam tamamlayıcı operatörleri

Şekil 3' te sırasıyla doğrusal giriş akımının sıkıştırılmış gerilime dönüştürülmesi ( $\text{Sinh}^{-1}$ ) ve sıkıştırılmış gerilimin genişletilmesi ve eş zamanlı olarak doğrusal akıma dönüştürülmesi ( $\text{Sinh}$ ) görülmektedir. Sinh ve ters sinh ( $\text{Sinh}^{-1}$ ) fonksiyonlarının denklemleri aşağıda verilmiştir [19].

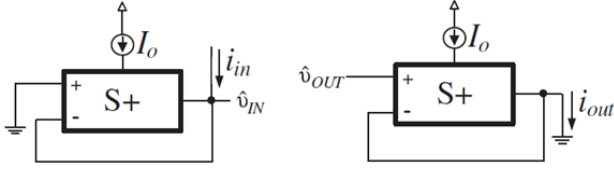
$$\hat{V}_{IN} = \text{SINH}^{-1}(i) = V_{DC} + nV_T \sinh^{-1}\left(\frac{i_{in}}{2I_0}\right) \quad (3)$$

$$i_{OUT} = \text{SINH}(\hat{V}_{OUT}) = 2I_0 \sinh\left(\frac{\hat{V}_{OUT} - V_{DC}}{nV_T}\right) \quad (4)$$

Burada,  $V_{DC}$  DC gerilimi,  $V_{IN}$  giriş gerilimini,  $i_{in}$  giriş akımını,  $V_{OUT}$  çıkış gerilimini ve  $i_{OUT}$  ise çıkış akımını temsil etmektedir. Sıkıştırılmış yapılarını temsil etmek için (^) kullanılmıştır

Tablo 2. Literatürde bulunan bazı trans-iletken hücrelerin karşılaştırılması

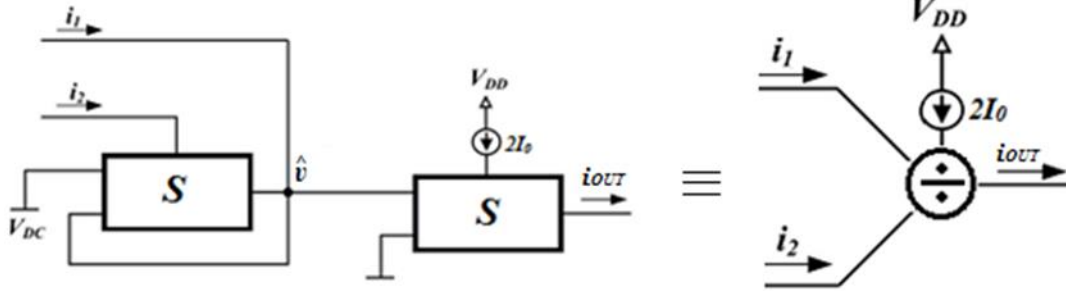
Kaynak	Teknoloji	Güç Kaynağı	Besleme Akımı
[12]	0.35 $\mu\text{m}$ AMS CMOS	1.5 V	1 nA
[16]	0.35 $\mu\text{m}$ AMS CMOS	2 V	10 nA
[20]	AMS 0.35 $\mu\text{m}$ S35 BiCMOS	1.2 V	1 $\mu\text{A}$
[27]	0.13 $\mu\text{m}$ CMOS	0.65 V	0.5 nA
[28]	0.13 $\mu\text{m}$ CMOS	0.65 V	0.5 nA
[56]	0.35 $\mu\text{m}$ AMS CMOS	0.5 V	100 pA



Şekil 3.  $\text{Sinh}^{-1}$  ve  $\text{Sinh}$  operatörlerinin gerçekleştirilmesi [19]

### Sinh-ortam two-quadrant çarpıcı/bölücü

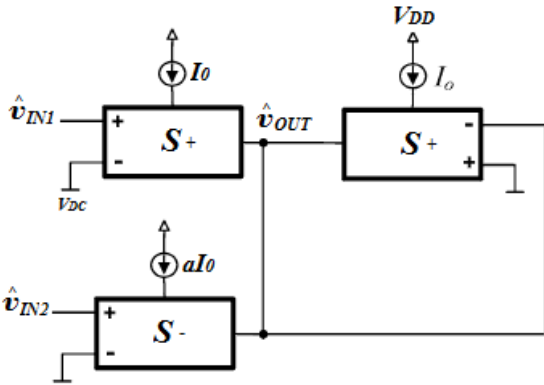
Diğer bir önemli blok, two-quadrant çarpıcı/bölücü bloktur. Topoloji ve ilgili sembol



Şekil 4. Two-quadrant çarpıcı/bölücü ve sembolü [19]

### Sinh-ortam cebirsel toplama/çıkarma bloğu

Sinh-ortam cebirsel toplama/çıkarma bloğunun ağırlıklı giriş ile gerçekleştirilmesi Şekil 5' te verilmiştir. Çıkış ifadesi denklem (6) ile ifade edilir.



Şekil 5. Ağırlıklı girişli sinh-ortam cebirsel toplama/çıkarma bloğu [23]

$$\hat{SINH}(v_{OUT}) = \hat{SINH}(v_{IN1}) - a\hat{SINH}(v_{IN2}) \quad (6)$$

### Sinh-ortam integratörleri

Kayıpsız ve kayıplı sinh-ortam integratörlerinin topolojisi Şekil 6' da gösterilmektedir. Gerçekleşen transfer fonksiyonları sırasıyla (7) ve (8) denklemleriyle verilmektedir.

Şekil 4' te gösterilmektedir, burada 2Q etiketi hücrenin two-quadrant çalışma kapasitesini göstermektedir. Bu, hem  $I_0$  hem de  $i_2$  akımlarının dc besleme akımları olmasından ve sonuç olarak kesinlikle pozitif olmaları gerektiğinden kaynaklanmaktadır.

$$i_{OUT} = I_0 \left( \frac{i_1}{i_2} \right) \quad (5)$$

$$H(s) = \left( \frac{1}{\tau s} \right) \quad (7)$$

$$H(s) = \left( \frac{1}{\tau s + 1} \right) \quad (8)$$

(7) ve (8) denklemlerindeki zaman sabitinin ifadesi, denklem (9)'da verilmektedir.

$$\tau = \left( \frac{nCV_T}{2I_0} \right) \quad (9)$$

Burada  $\tau$  zaman sabiti, C kondansatör değeridir.

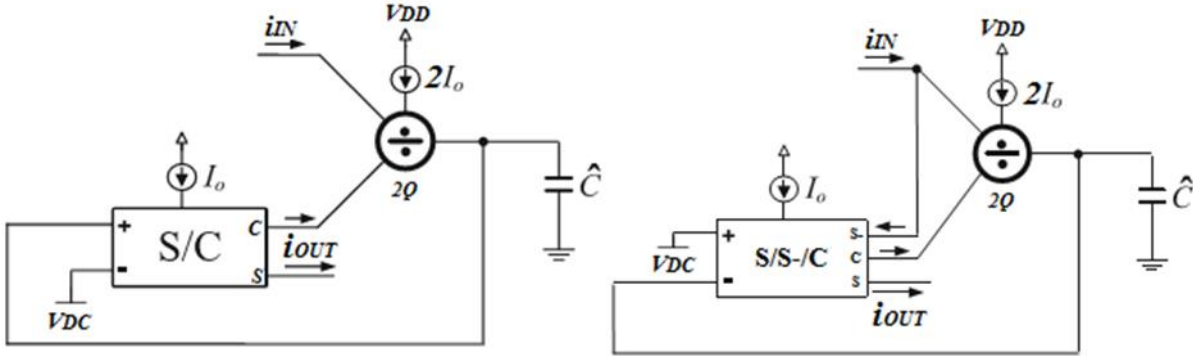
### Biyomedikal uygulamalar

Biyopotansiyel sinyaller, canlı sistemin sağlık durumu hakkında bilgi taşırlar. Bu nedenle, bu sinyallerin izlenmesi ve analiz edilmesi, canlı sistemlere ait çeşitli hastalıkların teşhis edilmesini sağlar. Bu biyopotansiyel sinyallerin analizinden elde edilen bilgiler, bu sinyallerin birbirleri üzerindeki etkisinin incelenmesi ile birleştirilerek hastaların yaşam kalitesini iyileştirmeye devam etmektedir. Biyomedikal sinyal işleme, genel olarak biyopotansiyel sinyallerin edinimi, analizi ve iletişimi olmak üzere üç aşama içerir. Biyomedikal sinyal işleme, biyolojik yapıların karmaşık olması nedeniyle basit bir işlem değildir. Biyopotansiyel sinyalin harici gürültü ile bozulması ve her bir biyopotansiyel sinyalin bir



diğer biyopotansiyel sinyal için gürültü sinyali olarak hareket etmesi nedeniyle daha karmaşık olmaktadır. Bu nedenle, hastalıkları etkili ve verimli bir şekilde teşhis etmek ve hastaların yaşam kalitesini iyileştirmek için yeni biyomedikal sinyal işleme tekniklerine ihtiyaç vardır. Devre tasarım tekniklerinde meydana gelen yenilikler ve yarı iletken entegre devre teknolojisindeki son gelişmeler, karmaşık biyomedikal işlemlerle uyumlu işleme yeteneklerine sahip sistemlere yönlendirmiştir.

Gerçek dünyanın analog olduğu fakat sinyal işleminin giderek daha sayısal hale geldiği göz önüne alındığında, analog sinyallerin alınması ve sayısal işleme aşamalarında uygun şekilde işlenmesi için analog ön uçların gerekli olduğu görülmektedir. Fizyolojik sinyal edinim tekniklerindeki gelişmeler, taşınabilir cihazlara yönelik daha küçük ve ultra düşük güçlü devrelerin tasarlanması ihtiyacını belirlemektedir. Düşük güçlü, taşınabilir, daha küçük ve doğru edinim sistemleri için yeni devre



Şekil 6. Sinh-ortam (a) kayıplı integratör (b) kayıpsız integratör [19]

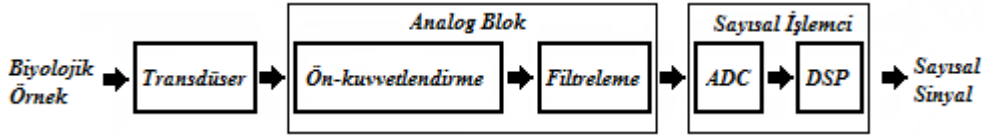
tasarımlarına ihtiyaç duyulmaktadır. EEG, EKG ve EMG, düşük voltaj büyüklüğüne ve düşük frekansa sahip ana biyomedikal sinyallerdir. Biyomedikal sinyallerin tipik frekans ve genlik aralıkları Tablo 3' te verildiği gibidir. Zayıf biyomedikal sinyallerin alınması sırasında bazı istenmeyen sinyaller oluşmaktadır. Gürültünün biyopotansiyel sinyalden uzaklaştırılması için sinyalin özelliklerine göre çeşitli süzgeçleme işlemleri gerçekleştirilir. Biyomedikal sinyal edinim sisteminin analog ön ucunun genel bloğu, bir enstrümantasyon kuvvetlendiricisi, temel dolaşımı kaldırmak için bir yüksek geçiren süzgeç, güç hattı parazitini ortadan kaldırmak için bir bant durdurucu süzgeç (50/60 Hz), istenmeyen sinyalleri kaldırmak için bir alçak geçiren süzgeç ve bir analogdan dijitale dönüştürücü (ADC) içerir. Biyopotansiyel veri işleminin genel diyagramı Şekil 7' de gösterilmektedir.

### Sinh-ortam süzgeçlerinin biyomedikal uygulamaları

Sinh-ortam devreleri; düşük güç dağılımı sağlar, geniş dinamik aralığa ve elektronik olarak ayarlanabilirliğe sahiptir. Sinh-ortam süzgeçlemenin önemli bir özelliği, companding tekniğini kullanmasıdır, böylece giriş akımı sinyalleri girişte sıkıştırılmış gerilimlere dönüştürülür ve daha sonra bu sıkıştırılmış gerilimler çıkış aşamasında genişletilmiş akımlara dönüştürülür. Sinh-ortam süzgeçlerinde sıkıştırma işlemi ters hiperbolik sinüs fonksiyonuyla, genişletme işlemi ise hiperbolik sinüs fonksiyonuyla gerçekleştirilir. Sıkıştırma ve genişletme işlemlerinde aktif bölgedeki BJT'ler veya zayıf evrim bölgesindeki MOSFET'ler kullanılır. Sinh CMOS süzgeçleri doğal AB-sınıfındadır ve pseudo-diferansiyel AB-sınıfı logaritmik-ortam karşılıkları ile

Tablo 3. Biyomedikal sinyallerin tipik frekans ve büyüklük aralıkları

Sinyal	Frekans Aralığı (Hz)	Genlik Aralığı (mV)
EEG	0.1-100	0.001-1
EKG	0.01-300	0.05-3
EMG	50-3000	0.001-1000



Şekil 7. Biyopotansiyel veri işlemenin genel diyagramı

karşılaştırıldığında toplam kapasitans değerinin yarısında yüksek dinamik aralık sunarlar. Literatür taraması sonucunda, sinh-ortam süzgeçlerinin, doğal AB-sınıfı yapısı ve geniş dinamik aralığa sahip olması nedeniyle biyomedikal uygulamalar için kabul edilebilir olduğu görülmüştür.

Sinh-ortam süzgeçlerinin biyomedikal uygulamalar için yapılan çalışmaları incelendiğinde bir sinh CMOS AB-sınıfı 3. dereceden Bessel süzgeç tasarımı ve detaylı benzetim sonuçlarının sunulduğu çalışmanın olduğu görülmektedir [17]. Bu çalışmada Sinh CMOS süzgeçlerinin düşük frekans uygulamaları ve özellikle de EKG işleme için uygunluğu araştırılmıştır. EKG, vücut yüzeyinde bulunan elektrotlar aracılığıyla kalbin elektriksel aktivitesini kaydeden zayıf bir sinyaldir ve dış gürültüyle etkileşimi kolaydır. Doğru bir EKG sinyali almanın yolu gürültüyü ortadan kaldırmaktır. Bu nedenle, temel gezinme, 50/60 Hz frekans paraziti ve yüksek frekanslı gürültülerin süzgeçlenmesi gerekmektedir. Bu çalışmada ilk olarak kesim frekansı 8 Hz olan 3. dereceden bir Bessel süzgecin tasarımı transistör seviyesi sentezi kullanılarak yapılmış ve 0.35  $\mu\text{m}$  AMS işlem parametreleri kullanılarak benzetim gerçekleştirilmiştir. Geçiş bandındaki tüm frekansları aynı miktarda geciktirme ve böylece süzgeçlenmiş sinyalin şeklini koruma özelliği nedeniyle biyomedikal uygulamalar için Bessel yaklaşımı önemlidir. Önerilen Bessel süzgecin ana yapı taşı, Sinh integratörünün transistör seviyesi uygulamasıdır. Daha sonra tasarlanan 3. dereceden Bessel süzgeç kullanılarak 6. dereceden 2.4 Hz kesim frekansına sahip bir Bessel süzgeç, çeşitli gürültü kaynakları ile üst üste binen yapay olarak benzetimi yapılmış bir EKG sinyali aracılığıyla test edilmiştir. Tasarlanan 6. dereceden süzgecin 1,5  $\mu\text{W}$  güç tükettiği ve 59-66 dB'lik dinamik bir aralık sergilediği; 3. dereceden süzgecin %1 THD için 95 dB'lik dinamik bir aralık ve %4 THD için 110 dB'den fazla dinamik bir aralık sergilediği görülmüştür. 6. dereceden 2.4 Hz

kesim frekansına sahip Bessel süzgeç, benzer uygulamalar için tasarlanmış aynı kesim frekansına sahip bir Bessel süzgeç ile karşılaştırılmıştır [18]. Sinh süzgecinin, [18]'de bildirilene benzer dinamik aralık sergilerken, neredeyse on kat daha düşük toplam statik güç tüketimine sahip olduğu gözlemlenmiştir.

Frey 1996'da ESS sentez yaklaşımından kaynaklanan bipolar teknolojiye ilk sinh topolojilerini göstermiştir [9]. [9]'da verilen S-hücresi ve T-hücresi olarak adlandırılan hücreler doğrusal olmayan trans-iletken hücrelerdir. ESS yönteminden türetilmiş ve [9]'da önerilen özgün S-hücresine ve T-hücresine dayanan CMOS zayıf evirtim sinh topolojileri ilk defa Katsiamis ve Drakakis tarafından 2005'de önerilmiştir [11]. Sinh-ortam süzgeçleri tasarlamak için yeni ve sistematik bir yöntem [19]'da sunulmuştur. Bu yöntemde, her doğrusal işlemin geleneksel fonksiyonel blok şemasını sinh-ortama karşılık gelen bir fonksiyonel bloğa dönüştürmek için uygun bir tamamlayıcı operatör seti kullanılmıştır. Bu yöntem ile yüksek dereceli sinh-ortam süzgeçlerinin tasarım yöntemi kolaylaştırılmıştır. Bu çalışmaya kadar yalnızca birkaç sinh-ortam yapı taşının ve süzgeç topolojisinin yayınlanmış olması nedeniyle yüksek dereceli sinh-ortam süzgeçleri tasarlamak için sistematik bir yöntem bulunmadığından dolayı, bu çalışmada sinh-ortam süzgeçleri için hızlı bir tasarım yöntemi sunmak amacıyla önceden tanıtilen yapı taşları kullanılarak, yüksek dereceli sinh-ortam süzgeçleri üretim prosedürü biçimlendirilmiştir. Sinh-ortam yapı bloklarının gerçekleştirilmesi, uygun yapılandırılmış doğrusal olmayan trans-iletkenlerin kullanılmasıyla gerçekleştirilmiştir. Bu çalışma ile yüksek dereceli sinh-ortam süzgeçlerinin tasarımı sistematik bir yöntem kullanılarak oldukça kolaylaştırılmıştır. Örnek olarak, üçüncü dereceden bir sinh-ortam leapfrog süzgeci, önerilen operatör seti kullanılarak tasarlanmıştır. Ayrıca doğrudan ve dolaylı formlar olarak bahsedilen iki olası



integratör gerçekleştirilmesi araştırılmış; performansları benzetim sonuçları ile değerlendirilmiş ve karşılaştırılmıştır. Devre karmaşıklığı, gürültüsü performansı ve doğrusallık açısından doğrudan biçimin dolaylı biçime göre daha tercih edilebilir olduğu sonucuna varılmıştır.

Pasif elemanların sinh-ortam benzetimine dayalı sinh-ortam sentezi elemanların parazitik etkileri ve eğilimleri üzerindeki toleransları için tercih edilmektedir. Pasif elemanların sinh-ortam benzetimiyle tasarlanan süzgeç devreleri benzetildikleri pasif elemanlar kullanılarak tasarlanmış devrelerin avantajlarını ve karakteristiklerini taşırlar. Bu avantajlar aynı zamanda sinh-ortamda da korunur. Genel olarak pasif elemanların sinh-ortam benzetimine dayalı sinh-ortam sentezinde ilk olarak yöntem için uygun süzgeç yaklaşımının seçimi yapılır. Sonra seçilen yaklaşıma ve istenen özelliklere uygun olan pasif süzgecin tasarımı yapılır ve bobin, kondansatör ve direnç elemanlarının sinh-ortam eşdeğerleri elde edilir. Son olarak elde edilen sinh-ortam eşdeğerlerinin pasif devre yapısında kullanılan elemanlar uygun değerler hesaplanarak yer değiştirilir. Pasif elemanların uçları arasından lineer ortamda akan akım ile elemanların sinh-ortam karşılıklarının uçları arasından akan akım aynıdır. Bu yolla, tüm devrenin lineer yapısı ve çalışması korunmuş olmaktadır.

Kasimis ve Psychalinos tarafından 2012'de yapılan çalışmada [20], ilgili pasif prototip süzgeçlerin bileşen değiştirme tekniklerine göre türetilen yeni BiCMOS sinh-ortam süzgeci topolojileri tanıtılmıştır. BiCMOS doğrusal olmayan trans-iletken hücreleri ve ilgili denklemlerin sinh-ortama aktarılması için uygun tamamlayıcı operatör seti kullanılarak elde edilmiştir. Düşük gerilimli logaritmik-ortam süzgeçlerini gerçekleştirmek için daha önce kullanılmış olan doğrusal olmayan dönüştürücü hücreler (E+ hücre ve E- hücre) [21], [22] farklı kombinasyonlarda birleştirilerek sinh (S hücresi) ve cosh (C hücresi) oluşturulmuştur. Daha sonra pasif prototip devrenin eşdeğerini oluşturmak için sinh integratör ve toplama blokları ve pasif elemanların (topraklanmış direnç, topraklanmış bobin, yüzen bobin, topraklanmış kondansatör, yüzen kondansatör) sinh-ortamdaki eşdeğerleri elde edilmiştir. Karşılık gelen pasif prototiplerin topolojisi yüksek dereceli süzgeçleri

gerçekleştirmek için kullanılabilir. Logaritmik-ortam süzgeçlerine ve sinh-ortam süzgeçlerine başarıyla uygulanan bu yaklaşımda, pasif prototipin her bir elemanı aktif eşdeğeri ile değiştirilir. Pasif elemanların uygun aktif bloklarla akım-gerilim ilişkisi; pasif elemanın uçlarından akan akım, tasarlanmış sinh-ortam eşdeğerinin uçları arasındaki akıma eşit olmalıdır ve pasif elemanın her iki ucundaki gerilim karşılık gelen eşdeğerinin gerilimine eşit olmalıdır; koşullar altında elde edilebilir. Bu çalışmada, sinh-ortam süzgeçlerini tasarlayan iki sistematik yol ortaya atılmıştır. Süzgeç topolojilerinin türetilmesi, tek bir 1.2 V dc güç kaynağı altında çalışma kabiliyeti olan yeni doğrusal olmayan trans-iletkenlerin kullanılmasıyla sağlanmıştır. Elde edilen karşılaştırma sonuçları, logaritmik-ortam ve OTA-C süzgeçleri ile karşılaştırıldığında sinh-ortam tekniğinin en verimli şekilde gerçekleştirilmesini sağladığını göstermektedir. Böylece, önerilen blokların modern yüksek performanslı, düşük voltajlı analog işleme sistemlerinde istihdam potansiyeli olduğunu göstermiştir.

İkinci dereceden süzgeçlerin önemli bir alt sınıfı; alçak geçiren, yüksek geçiren, bant geçiren, bant durduran ve tüm geçiren olmak üzere beş standart süzgeç fonksiyonu sunan evrensel ikinci dereceden süzgeçlerdir. Khanday ve Shah tarafından 2013'te yapılan çalışmada, düşük gerilimli bir sinh-ortam evrensel ikinci dereceden süzgeç devresi tanıtılmıştır [23]. Bu çalışmada, ayarlanabilir bir kesim frekansı, geniş dinamik aralık ve düşük güç tüketimi avantajlarına sahip olan düşük gerilimli bir sinh-ortam evrensel ikinci dereceden süzgeç devresi sunulmuştur. Önerilen devrenin, düşük güç ve kompaktlık özellikleri ve düşük kesim frekansları üretme yetenekleri sayesinde biyomedikal uygulamalar için uygun olduğu ifade edilmiştir. Önerilen devrede kesim frekansı ve kalite faktörü bağımsız olarak ayarlanabilmektedir, entegrasyon için uygundur ve yalnızca birkaç trans-iletken hücreden ve topraklanmış elemanlardan oluşturulmuştur. Süzgeç, EEG uygulaması için tipik kesim frekansı olan 13 Hz ile frekans tepkisi gerçekleştirilmiştir. Teorik analizleri doğrulamak amacıyla benzetim sonuçları elde edilmiş ve süzgecin 59.17 dB dinamik aralık ve 19.2 nW güç tüketimi gösterdiği görülmüştür.

Biyomedikal uygulamalarda, ultra düşük güç ortamı olduğunda taşınabilir cihazın ömrünü uzatmak için sistemin güç kaybı mümkün olduğunca düşük olmalıdır. Bu nedenle, doğrusal olmayan dönüştürücülerin gerçekleştirilmesi için zayıf evirtim bölgesinde çalışan MOSFET'ler kullanılmalıdır. Biyomedikal sinyalleri işlemek için çok güçlü bir araç olan doğrusal olmayan enerji operatörü, bir sinyalin genliği ve frekansının anlık ürününü tahmin etme etkinliğine sahiptir. [24]'te doğrusal olmayan enerji operatörü, companding süzgeçleme kavramı kullanılarak logaritmik-ortam ve sinh-ortam süzgeçleme teknikleri ile gerçekleştirilmiş ve karşılaştırılmıştır. Her iki topoloji, doğrusal olmayan trans-iletken hücrelerin kullanılmasıyla gerçekleştirilen farklılaştırıcı ve çarpıcı bloklardan oluşturulmuştur. Önerilen topolojilerin her ikisinde de, zayıf evirtim bölgesindeki MOSFET'ler kullanıldığından dolayı ultra düşük gerilimli çalışma kapasitesi sunulmaktadır. Karşılaştırma sonuçları, sinh-ortam gerçekleştirilen logaritmik-ortam gerçekleştirilmesine göre daha fazla güç verimli olduğunu göstermiştir. Ayrıca sinh-ortam süzgeçlerinin, giriş akımının hem pozitif hem de negatif değerleri için daha iyi sıkıştırma ve doğal AB-sınıfı çalışma sunması nedeniyle akımları besleme akımından daha büyük bir seviyede işleyebilirler sonucuna varılmıştır.

Biyomedikal sinyal edinim sisteminin analog öncünün genel bloğunda yer alan ve güç hattı parazitini ortadan kaldırmaya yarayan bir bant durdurucu süzgecin (50/60 Hz) tasarımı [25]'te yapılmıştır. Bu çalışmada, pratik bir sinh integratörü ve 50/60 Hz şebeke gürültüsünün biyopotansiyel sinyallerden temizlenmesi

amacıyla, önerilen integratör aracılığıyla sentezlenen 8. dereceden bir bant durdurucu süzgeç tasarlanmıştır. Öncelikle sinh kayıplı integratörün sentezi verilmiş ve alçak geçiren, yüksek geçiren ve tüm geçiren yanıtlara sahip 1. dereceden sinh süzgecin uygulanması gösterilmiştir. Daha sonra fabrikasyon sinh integratör çipinden ölçülen sonuçlar sunulmuş ve ayrıntılı olarak tartışılmıştır. Son olarak ölçülen sonuçlar sunulmuş ve önerilen diğer bant durdurucu süzgeç topolojileri ile karşılaştırma yapılmıştır. [31]'de sunulan ultra düşük gerilimli ve düşük güçlü sinh-ortam dalgacık süzgeci EKG sinyal analizi için önerilmiştir. Önerilen süzgeç; frekansının elektronik olarak ayarlanması, direnç kullanılmaması ve biyomedikal sinyal analizi için gerekli olan düşük gerilim ve düşük güç ortamında çalışma yeteneklerine sahiptir. Ayrıca, sinh-ortam süzgeçlerinin doğal AB-sınıfı çalışmasından dolayı güç tasarrufu sağlamaktadır. Dalgacık dönüşümü, EKG sinyalinin gürültülerden temizlenmesi için başarılı yöntem olarak belirtilmiş ve dalgacık dönüşümünün biyomedikal sinyalleri analiz etmek için güçlü bir araç olduğu belirtilmiştir. Bu nedenle, bu çalışmada, EKG sinyal analizi için düşük gerilimli düşük güçlü dalgacık süzgeci tasarlanmıştır. Literatürde yayınlanan eşdeğerleri ile yapılan karşılaştırmaya göre düşük güç tüketimi ve güç verimliliği avantajlarına sahip olduğundan dolayı, analog biyomedikal sinyal işleme sistemlerinin gerçekleştirilmesi için kullanılabilir olduğu belirtilmiştir. [17], [23], [25] ve [31]'de sunulan biyomedikal uygulamalar için önerilen sinh-ortam süzgeçlerinin özelliklerinin özeti Tablo 4' te verilmiştir.

*Tablo 4. Sinh-ortam süzgeçlerinin biyomedikal uygulama örneklerinin performans özellikleri*

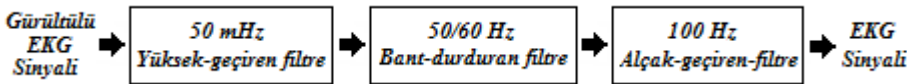
Performans Faktörü	[17]	[23]	[25]	[31]
Teknoloji	0.35 $\mu$ m AMS CMOS	TSMC 0.18 $\mu$ m CMOS	0.35 $\mu$ m AMS CMOS	AMS 0.35 $\mu$ m C35B4 CMOS
Topoloji	3. dereceden Bessel (EKG)	Evrensel süzgeç (EEG)	8. dereceden bant-durdurucu (50/60 Hz)	Sinh-ortam dalgacık süzgeç
Güç kaynağı	$\pm 1$ V	$\pm 0.75$ V	2 V	0.5 V
Kesim frekansı	8 Hz	13 Hz	50 Hz	86 Hz
Toplam kapasitans	150 pF	150.6 pF	200 pF	107.2 pF
Güç tüketimi	0.1 $\mu$ W	19.2 nW	8 $\mu$ W	12 nW
Dinamik aralık	117 dB	59.17 dB	89 dB	44 dB

RMS-DC dönüştürücüler, biyomedikal sinyal işleme uygulamalarında bulunan ve belirli bir sinyalin ortalama enerjisinin tahminini gerçekleştirmek için çok yararlı olan bloklardır. Bir RMS-DC dönüştürücüsünün, ultra düşük güç gerektiren günümüz biyomedikal sistem eğilimleriyle uyumlu olması için, zayıf evirtim bölgesindeki MOSFET'lerin kullanılması bu amaca ulaşmak için en verimli çözüm olarak görülmektedir. Bu nedenle, [34]'te yeni doğrudan ve dolaylı bir şema aracılığıyla gerçekleştirilebilen RMS-DC dönüştürücü topolojileri önerilmiştir. Önerilen topolojide kullanılan yapı blokları; uygun şekilde yapılandırılmış doğrusal olmayan trans-iletkenler kullanılarak gerçekleştirilen two-quadrant akım kare alıcısı ve sinh-ortam süzgeçleme yöntemi takip edilerek gerçekleştirilen akım ortalama topolojisidir. Önerilen şemaların, tek bir 0,5 V besleme gerilimi ortamında çalışma ve en önemlisi, çok düşük frekanslı sinyallerin işlendiği biyomedikal uygulamalar için bile topolojilerini tam entegre biçimde uygulama özelliklerini sunmasından dolayı taşınabilir biyomedikal cihazlara yerleştirilebilir oldukları belirtilmiştir. Biyomedikal bir uygulama örneği olarak, kalp aritmisini tespit etmek için bir sistemin tasarımı sunulmuştur. Bu sistem: (a) bir EKG'nin enerjisinin çoğunu içeren QRS kompleksi hakkında bilgi almak ve temel gezinmeyi, T dalgası parazitini ve 60 Hz gürültüsünü bastırmak için bant geçiren süzgeç ve (b) sinyalin ortalama enerjisi hakkında bilgi çıkarmak için RMS-DC dönüştürücüden oluşturulmuştur. Bu çalışmada önerilen RMS-DC dönüştürücü topolojilerinin her ikisinin de ultra düşük gerilimli tam entegre biyomedikal sistemleri gerçekleştirmek için uygun olduğu belirtilmiştir. Doğrudan gerçekleştirmenin, iyileştirilmiş bant genişliği yararını sunarken, dolaylı gerçekleştirmenin azaltılmış devre karmaşıklığı ve güç dağıtımı ve ayrıca genlik varyasyonlarına göre gelişmiş doğruluk sağladığı gözlemlenmiştir. Dolaylı RMS-DC dönüştürücü şeması, EKG'lerdeki aritmiyi tespit etmek için kullanılmıştır ve bu, yüksek performanslı biyomedikal sistemleri

gerçekleştirme uygunluğuna ilişkin vaat edilen bir sonuç olarak ifade edilmiştir.

EKG sinyali, kalbin çalışma durumu hakkında yeterince ayrıntılı bir görüş sunduğundan kalp hastalıklarının non-invaziv olmayan tanısı için güçlü bir araçtır. Biyomedikal sinyal işlemenin analog ön uç işleme aşaması, gürültü ve istenen sinyal arasında ayırım yaptığından EKG sisteminin önemli bir parçasını oluşturur. Bir EKG sinyalindeki ana gürültü bileşenleri: a) elektrotlardaki ofset voltajlarının, solunumun ve vücut hareketinin neden olduğu düşük frekanslı bir bileşen olan taban çizgisi dolaşımı, b) AC güç hattının 50/60 Hz frekansından kaynaklanan parazit ve c) genellikle elektrocerrahi ünitesinin yüksek frekans çıkışından kaynaklanan elektromanyetik girişim olarak sıralanabilir. EKG sinyal alımını gerçekleştirmek için kullanılan analog ön ucun tipik bir zinciri Şekil 8' de gösterilmektedir.

EKG sinyal toplama sisteminde: (a) taban hattında dolaşmayı gidermek ve ST segmentini yakalamak için kesim frekansı 50 mHz olan yüksek geçiren bir süzgeç, (b) güç hattı parazitini en aza indirmek için 50/60 Hz frekanslı bir bant durduran süzgeç ve (c) QRS aralıklarını korumak ve elektromanyetik paraziti en aza indirmek için 100 Hz kesim frekansına sahip alçak geçiren bir süzgeç kullanılmalıdır [37]. [37]'de, 50 mHz kesim frekansına sahip bir sinh-ortam yüksek geçiren süzgeç, 50/60 Hz bant durduran süzgeç ve 100 Hz kesim frekansına sahip alçak geçiren süzgecin kullanıldığı bir EKG sinyal toplama sistemi gerçekleştirilmiştir. Bu çalışmada, ekstra akım bölme ağının kullanılmasıyla uygulanan gelişmiş bir güncel bölücü topolojisi kullanılarak sinh-ortamdaki son derece büyük zaman sabitlerinin gerçekleştirilmesi ile literatüre katkı sağlanmıştır. Önerilen yüksek geçiren süzgecin, 10-50 mHz gibi oldukça düşük kesim frekanslarını gerçekleştirme avantajına sahip olduğu ve önerilen bant durduran süzgecin, gelişmiş güç verimli tasarım sunduğu belirtilmiştir.



Şekil 8. Tipik EKG sinyal toplama sistemi

Tablo 5. EKG sinyal toplama sistemi için [37]'de önerilen sinh-ortam süzgeçlerinin performans özellikleri

Performans Faktörü	Birinci dereceden Bessel yüksek-geçiren süzgeç	Dördüncü dereceden bant-durduran süzgeç	Dördüncü dereceden Bessel alçak-geçiren süzgeç
Teknoloji	TSMC 180nm CMOS	TSMC 180nm CMOS	TSMC 180nm CMOS
Besleme akımı	200 pA	300 pA	200 pA
Güç kaynağı	0.5 V	0.5 V	0.5 V
Kesim frekansı	50 mHz	50 Hz	100 Hz
Toplam kapasitans	400 pF	400 pF	200 pF
Güç tüketimi	4.6nW	35 nW	24.8 nW
Dinamik aralık	68.2 dB	55.5 dB	54.29dB

Ayrıca, 0.5 V besleme gerilimi kullanıldığından dolayı önerilen sistemin modern yüksek performanslı biyomedikal sinyal işleme sistemleri için ideal olduğu ifade edilmiştir. [37]'de EKG sinyal toplama sistemi için önerilen sinh-ortam süzgeçlerinin performans özellikleri Tablo 5'te verilmiştir.

EKG sinyalinin önemli özellikleri arasında P dalgası, Q, R ve S dalgaları ve T dalgası bulunur. T dalgasının analizi, kalp fonksiyon bozukluğu olan hastaların teşhisi, izlenmesi ve takibi için temel bir klinik araçtır. T dalgasını algılamak için, kesim frekansı 2.4 Hz olan bir alçak geçiren süzgeç gerçekleştirilmelidir. [38]'de, sinh-ortam süzgeçlerinin, doğal AB-sınıfı işlemine sahip olmasından ve zayıf evirtim bölgesindeki MOSFET'lerin kullanılmasından dolayı sinh-ortam süzgeçleme kavramı kullanılarak altıncı dereceden alçak geçiren süzgeç topolojisi gerçekleştirilmiştir. Sistemin davranışı yapay bir EKG sinyali kullanılarak değerlendirilmiştir. Süzgeçlenmiş sinyalin ortaya çıkan dalga formunun, teorik olarak tahmin edilene çok yakın olduğu ifade edilmiştir. Önerilen topolojinin, eşdeğer süzgeçler arasında en güç verimli gerçekleştirmeyi sunduğu ifade edilmiştir.

İntegratörler ve farklılaştırıcılar, biyomedikal uygulamalarda sinyal işlemeyi gerçekleştirmek için çok yararlı yapı taşlarıdır. Süzgeçleri, osilatörleri, empedans emülatörlerini gerçekleştirmek için ve kontrol sistemlerinde kullanılırlar. [39]'da, yeni kesirli dereceli farklılaştırıcı ve integratör topolojileri önerilmiştir. Sinh-ortamda süzgeçleme kullanıldığı için dirençsiz gerçekleştirme, frekansının dc akım kaynakları ile elektronik

olarak ayarlanması ve 0,5 V güç kaynağında çalışma avantajlarına sahiptir. Uygulama örneği olarak, Pan-Tomkins algoritmasının ön işlemlerini gerçekleştirmek için bir sinh-ortam zincirinin tasarımı verilmiştir; burada geleneksel farklılaştırıcı, bir kesirli dereceli farklılaştırıcı ile ikame edilmiştir. Benzetim sonuçları, gürültülü EKG sinyallerini işlemek için karşılık gelen tam sayı dereceli muadiline göre daha verimli bir blok olduğunu doğruladığından dolayı yüksek performanslı ultra düşük gerilimli biyomedikal sistemleri gerçekleştirmek için ideal olabileceği ifade edilmiştir.

EEG, epilepsi ve koma gibi çeşitli beyin bozukluklarını teşhis etmek için kullanılan, beyindeki nöronların ateşlenmesiyle kafa derisindeki elektriksel hareketleri kaydetmek için çok etkili bir araçtır. EEG sinyallerinin kaydı, kafa yüzeyine uygun şekilde bağlanmış iletken elektrotlar aracılığıyla gerçekleştirilir. Farklı frekans bantlarında bulunan birkaç dalgadan yapılmıştır. Bu dalgalar, alfa (8-12 Hz), beta (14-30 Hz), gama (25-100 Hz) ve teta (4-7 Hz) dalgalarıdır. EEG'nin alfa, beta, gama ve teta dalgalarını çıkarmak için dördüncü dereceden bir bant geçiren süzgecin uygulama örneği olarak gerçekleştirildiği [40]'ta, büyük zaman sabitlerinin gerçekleştirilmesinin verildiği yeni logaritmik-ortam ve sinh-ortam integratör bloklarının tanıtımı yapılmıştır. Bu, eşdeğer direncin değeri etkilenmeyecek, ancak eşdeğer kondansatörün değeri uygun DC akımları tarafından kontrol edilen bir faktör tarafından ölçülenecek şekilde daha önce tanıtılmış yapıların uygun bir modifikasyonu ile elde edilmiştir. Önce büyük zaman sabitlerine sahip önerilen logaritmik-ortam integratörleri ve

ayrıca logaritmik-ortamda empedans ölçeklendirmeli pasif elemanların yeni eşdeğerleri tanıtılmış, sonra benzer bir uygulama sinh-ortam karşılıkları için yapılmıştır. Daha sonra tasarlanan ikinci dereceden bant geçiren süzgeç topolojileri arasında ayrıntılı bir

performans karşılaştırması yapılmıştır. Önerilen biyomedikal süzgeç tasarım örneği, önerilen aktif blokların, biyolojik bir sinyalden istenen bilgiyi çıkarmak için yüksek performanslı biyomedikal sistemleri gerçekleştirmek için çekici adaylar olabileceğini göstermiştir.

## Sonuçlar

Bu çalışmada, biyomedikal uygulamalar için sinh-ortamda süzgeçleme tekniği ile tasarlanan düşük güçlü ve düşük gerilimli süzgeçler incelenmiştir. Sinh-ortamda süzgeçleme, doğal AB-sınıfı yapısına sahip analog süzgeçleri gerçekleştirmek için önemli bir tekniktir. Bu, gerekli akım bölünmesinin, doğrusal giriş akımının sıkıştırılması ve bunun doğrusal olmayan bir gerilime dönüştürülmesiyle eşzamanlı olarak gerçekleştirilmesinden kaynaklanmaktadır. Sinh-ortamda süzgeçleme tekniği aynı zamanda frekans özelliklerinin elektronik olarak ayarlanmasını sağlar, çünkü gerçekleştirilen zaman sabitleri bir dc akım tarafından kontrol edilir. Zorlayıcı doğası nedeniyle, sinh-ortam devreleri ayrıca düşük gerilimli bir ortamda çalışma kabiliyetine de izin verir. Sinh-ortam, karşılık gelen logaritmik ortam ve karekök ortam eşdeğerleriyle karşılaştırıldığında, daha fazla güç verimli süzgeç gerçekleştirmeleri sunmaktadır. Biyomedikal uygulamalarda, ultra düşük güç ortamı olduğunda taşınabilir cihazın ömrünü uzatmak için sistemin güç kaybının mümkün olduğunca düşük olması gerektiğinden sinh-ortamda zayıf evirtim bölgesinde çalışan MOSFET'lerin kullanılması büyük fayda sağlamaktadır. Bu çalışma kapsamında incelenen çalışmalar, biyomedikal uygulamalar için sinh-ortamda tasarlanan süzgeçlerin biyomedikal uygulamalar için özel bir bölge olan Hz-kHz aralığında ayarlandığını ve önerilen süzgeçlerin, düşük güç ve kompaktlık özellikleri ve düşük kesim frekansları üretme yetenekleri sayesinde biyomedikal uygulamalar için uygun olduğunu göstermiştir.

## Teşekkür

Bu çalışma Harran Üniversitesi Bilimsel Araştırma Projeleri Birimi (Proje Numarası: 19087) tarafından desteklenmiştir.

## Kaynaklar

- [1] R. W. Adams, "Filtering in Log Domain", *63 rd AES Conf.*, s.1470, 1979.
- [2] E. Seevinck, "Companding current-mode integrator: A new circuit principle for continuous-time monolithic filters," *Electronics Letters*, vol. 26, no. 24, p. 2046, 1990.
- [3] D. R. Frey, "Log-domain filtering: an approach to current-mode filtering", *IEE Proceedings G Circuits, Devices and Systems*, 140(6), p.406., 1993.
- [4] C. Toumazou, J. Ngarmnil, and T. S. Lande, "Micropower log-domain filter for electronic cochlea," *Electronics Letters*, vol. 30, no. 22, pp. 1839–1841, 1994.
- [5] M. H. Eskiyerli, A. J. Payne, and C. Toumazou, "State space synthesis of integrators based on the MOSFET square law," *Electronics Letters*, vol. 32, no. 6, p. 505, 1996.
- [6] D. R. Frey, "General class of current mode filters," *Proc. - IEEE Int. Symp. Circuits Syst.*, vol. 2, pp. 1435–1437, 1993, doi: 10.1109/iscas.1993.692926.
- [7] J. Mulder, W. A. Serdijn, A. C. Van Der Woerd, and A. H. M. Van Roermund, "Dynamic translinear circuits - an overview," *Analog Integr. Circuits Signal Process.*, vol. 22, no. 2, pp. 111–126, 2000, doi: 10.1023/a:1008332324277.
- [8] A. J. Lopez-Martin and A. Carlosena, "Synthesis of sinh systems from Gm-C systems by component-to-component substitution," *42nd Midwest Symposium on Circuits and Systems*, Las Cruces, NM, USA, 1999, pp. 287-290 vol. 1, doi: 10.1109/MWSCAS.1999.867263.
- [9] D. R. Frey, "Exponential state space filters: a generic current mode design strategy," *IEEE Trans. Circuits Syst. I Fundam. Theory Appl.*, vol. 43, no. 1, pp. 34–42, 1996, doi: 10.1109/81.481459.
- [10] Y. Tsvividis, "Externally linear, time-invariant systems and their application to companding signal processors," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 44, no. 2, pp. 65–85, 1997.

- [11] A. G. Katsiamis and E. M. Drakakis, "Sinh filters in weak inversion CMOS technology," *Midwest Symp. Circuits Syst.*, vol. 2005, pp. 1637–1640, 2005, doi: 10.1109/MWSCAS.2005.1594431.
- [12] S. A. P. Haddad and W. A. Serdijn, "An ultra low-power class-AB Sinh integrator," *SBCCI 2006 - 19th Symp. Integr. Circuits Syst. Des.*, vol. 2006, no. JANUARY 2006, pp. 74–79, 2006, doi: 10.1145/1150343.1150367.
- [13] A. G. Katsiamis, H. M. D. Ip, and E. M. Drakakis, "A practical CMOS companding Sinh lossy integrator," *Proc. - IEEE Int. Symp. Circuits Syst.*, pp. 3303–3306, 2007, doi: 10.1109/iscas.2007.378217.
- [14] K. N. Glaros, A. G. Katsiamis, and E. M. Drakakis, "Harmonic vs. geometric mean Sinh integrators in weak inversion CMOS," *2008 IEEE International Symposium on Circuits and Systems*, 2008.
- [15] J. Mulder, "A harmonic mean Class-AB integrator", *Static and Dynamic Translinear Circuits*: Delft University Press, pp. 247-254, 1998.
- [16] A. G. Katsiamis, K. N. Glaros, and E. M. Drakakis, "Insights and advances on the design of CMOS Sinh companding filters," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 55, no. 9, pp. 2539–2550, 2008, doi: 10.1109/TCSI.2008.921037.
- [17] E. M. Kardoulaki, K. N. Glaros, A. G. Katsiamis and E. M. Drakakis, "An 8Hz, 0.1 $\mu$ W, 110+ dBs Sinh CMOS Bessel filter for ECG signals," 2009 International Conference on Microelectronics - ICM, Marrakech, Morocco, pp. 14-17, 2009, doi: 10.1109/ICM.2009.5418668.
- [18] S. Solis-Bustos, J. Silva-Martinez, F. Maloberti, and E. Sanchez-Sinencio, "A 60-dB dynamic-range CMOS sixth-order 2.4-Hz low-pass filter for medical applications," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 47, no. 12, pp. 1391–1398, 2000.
- [19] C. Kasimis and C. Psychalinos, "Design of sinh-domain filters using complementary operators," *Int. J. Circ. Theor. Appl.*, vol. 40, pp. 1019-1039, 2012.
- [20] C. Kasimis and C. Psychalinos, "1.2 V BiCMOS sinh-domain filters," *Circuits, Syst. Signal Process.*, vol. 31, no. 4, pp. 1257–1277, 2012, doi: 10.1007/s00034-011-9379-5.
- [21] M. Punzenberger and C. C. Enz, "A 1.2-V low-power BiCMOS class AB log-domain filter," *IEEE Journal of Solid-State Circuits*, vol. 32, no. 12, pp. 1968–1978, 1997.
- [22] D. Python and C. C. Enz, "A micropower class-AB CMOS log-domain filter for DECT applications," *IEEE Journal of Solid-State Circuits*, vol. 36, no. 7, pp. 1067–1075, 2001.
- [23] F. Khanday and N. Shah, "A low-Voltage and low-Power sinh-Domain universal biquadratic filter for low-Frequency applications," *Turkish J. Electr. Eng. Comput. Sci.*, vol. 21, no. SUPPL. 2, pp. 2205–2217, 2013, doi: 10.3906/elk-1203-128.
- [24] A.-C. Demartinos, C. Kasimis, C. Laoudias, and C. Psychalinos, "Companding Realizations of the Nonlinear Energy Operator," *ISRN Biomed. Eng.*, vol. 2013, pp. 1–7, 2013, doi: 10.1155/2013/750290.
- [25] A. S. Walia, H. M. Ip, A. Katsiamis, and E. M. Drakakis, "A CMOS Current-Mode Hyperbolic-Sine-Based Three-Electrode Sensor Interfacing and Amplification Circuit," *2007 14th IEEE International Conference on Electronics, Circuits and Systems*, 2007.
- [26] S. Tongkulboriboon, P. Pawarangkoon, and W. Kiranon, "Externally linear current amplifiers," *Int. J. Electron.*, vol. 94, no. 6, pp. 587–596, 2007, doi: 10.1080/00207210701300408.
- [27] C. Sawigun and W. A. Serdijn, "Ultra-low-power, class-AB, CMOS four-quadrant current multiplier," *Electron. Lett.*, vol. 45, no. 10, pp. 483–484, 2009, doi: 10.1049/el.2009.3311.
- [28] C. Sawigun and W. A. Serdijn, "Ultra-low-power, class-AB, CMOS four-quadrant current multiplier," *Electron. Lett.*, vol. 45, no. 10, pp. 483–484, 2009, doi: 10.1049/el.2009.3311.
- [29] E. Pilavaki and C. Psychalinos, "Analog cochlear implant using Sinh-Domain filters," *2011 20th Eur. Conf. Circuit Theory Des. ECCTD 2011*, pp. 286–289, 2011, doi: 10.1109/ECCTD.2011.6043342.
- [30] M. Kongpoon, "A low-power and wide dynamic range class-AB Sinh differentiator," *ISPACS 2013 - 2013 Int. Symp. Intell. Signal Process. Commun. Syst.*, pp. 684–687, 2013, doi: 10.1109/ISPACS.2013.6704636.
- [31] F. A. Khanday, E. Pilavaki, and C. Psychalinos, "Ultra low-voltage ultra low-power Sinh-Domain Wavelet filter for electrocardiogram signal analysis," *J. Low Power Electron.*, vol. 9, no. 3, pp. 288–294, 2013, doi: 10.1166/jolpe.2013.1260.
- [32] M. Panagopoulou, C. Psychalinos, F. A. Khanday, and N. A. Shah, "Sinh-Domain multiphase sinusoidal oscillator," *Microelectronics J.*, vol. 44, no. 9, pp. 834–839, 2013, doi: 10.1016/j.mejo.2013.06.017.
- [33] G. Tsirimokou, C. Laoudias, and C. Psychalinos, "Tinnitus detector realization using sinh-domain



- circuits,” *J. Low Power Electron.*, vol. 9, no. 4, pp. 458–470, 2013, doi: 10.1166/jolpe.2013.1272.
- [34] F. Kafe and C. Psychalinos, “0.5 V RMS-to-DC Converter Topologies Suitable for Implantable Biomedical Devices”, *J. Low Power Electron.*, 10:3, 373-382, 2014.
- [35] G. Tsirimokou, C. Laoudias, and C. Psychalinos, “0.5-V fractional-order companding filters”, *International Journal of Circuit Theory and Applications*, 43, 2014, doi: 10.1002/cta.1995.
- [36] N. A. Kant, F. A. Khanday, and C. Psychalinos, “0.5V Sinh-Domain Design of Activation Functions and Neural Networks,” *J. Low Power Electron.*, vol. 10, no. 2, pp. 201–213, 2014, doi: 10.1166/jolpe.2014.1321.
- [37] F. Kafe, F. A. Khanday, and C. Psychalinos, “A 50 mHz Sinh-Domain High-pass Filter for Realizing an ECG Signal Acquisition System,” *Circuits, Syst. Signal Process.*, vol. 33, no. 12, pp. 3673–3696, 2014, doi: 10.1007/s00034-014-9826-1.
- [38] P. Bertias and C. Psychalinos, “Ultra-low voltage sixth-order low pass filter for sensing the t-wave signal in ECGs,” *J. Low Power Electron. Appl.*, vol. 4, no. 4, pp. 292–303, 2014, doi: 10.3390/jlpea4040292.
- [39] G. Tsirimokou and C. Psychalinos, “Ultra-low voltage fractional-order differentiator and integrator topologies: an application for handling noisy ECGs,” *Analog Integr. Circuits Signal Process.*, vol. 81, no. 2, pp. 393–405, 2014, doi: 10.1007/s10470-014-0391-0.
- [40] F. Kafe and C. Psychalinos, “Realization of companding filters with large time-constants for biomedical applications,” *Analog Integr. Circuits Signal Process.*, vol. 78, no. 1, pp. 217–231, 2014, doi: 10.1007/s10470-013-0165-0.
- [41] E. M. Kardoulaki, K. N. Glaros, A. G. Katsiamis, H. M. D. Ip and E. M. Drakakis, “A simulation study of high-order CMOS hyperbolic-sine filters”, *Int. J. Circ. Theor. Appl.*, vol. 42, pp. 1033–1050, 2014.
- [42] F. A. Khanday, C. Kasimis, C. Psychalinos, and N. A. Shah, “Sinh-Domain linear transformation filters,” *Int. J. Electron.*, vol. 101, no. 2, pp. 241–254, 2014, doi: 10.1080/00207217.2013.780265.
- [43] C. Kasimis and C. Psychalinos, “Sinh-Domain Universal biquad filters,” *J. Circuits, Syst. Comput.*, vol. 23, no. 9, pp. 1–19, 2014, doi: 10.1142/S0218126614501345.
- [44] F. A. Khanday and C. Psychalinos, “Ultra-low voltage MOS design of cochlear implant,” *Cochlear Implant. Technol. Adv. Psychol. Impacts Long-Term Eff.*, no. January 2014, pp. 143–162, 2014.
- [45] G. Tsirimokou, C. Psychalinos, F. A. Khanday, and N. A. Shah, “0.5 V sinh-domain differentiator,” *Int. J. Electron. Lett.*, vol. 3, no. 1, pp. 34–44, 2015, doi: 10.1080/00207217.2014.901425.
- [46] C. Psychalinos, K. Roumelioti, F. Khanday, and N. Shah, “1.2V Sinh-Domain allpass filter”, *International Journal of Circuit Theory and Applications*, vol. 43, 2013, doi:10.1002/cta.1922.
- [47] N. A. Kant, M. R. Dar, and F. A. Khanday, “An ultra-low-voltage electronic implementation of inertial neuron model with nonmonotonous Liao’s activation function,” *Netw. Comput. Neural Syst.*, vol. 26, no. 3–4, pp. 116–135, 2015, doi: 10.3109/0954898X.2016.1157733.
- [48] G. D. Skotis, F. A. Khanday, and C. Psychalinos, “Sinh-domain complex integrators,” *Int. J. Electron.*, vol. 102, no. 7, pp. 1073–1090, 2015, doi: 10.1080/00207217.2014.963891.
- [49] C. Diamantopoulos and C. Psychalinos, “Mihalas–Niebur model implementation using Sinh-Domain integrators,” *Analog Integr. Circuits Signal Process.*, vol. 88, no. 1, pp. 161–171, 2016, doi: 10.1007/s10470-016-0751-z.
- [50] N. A. Kant, M. R. Dar, F. A. Khanday, and C. Psychalinos, “Ultra-low-Voltage Integrable Electronic Realization of Integer- and Fractional-Order Liao’s Chaotic Delayed Neuron Model,” *Circuits, Syst. Signal Process.*, vol. 36, no. 12, pp. 4844–4868, 2017, doi: 10.1007/s00034-017-0615-5.
- [51] N. A. Kant, M. R. Dar, F. A. Khanday, and C. Psychalinos, “Analog implementation of TDCNN single-cell architecture using sinh-domain companding technique,” *2016 IEEE Int. Conf. Recent Trends Electron. Inf. Commun. Technol. RTEICT 2016 - Proc.*, pp. 653–657, 2017, doi: 10.1109/RTEICT.2016.7807904.
- [52] F. A. Khanday, N. A. Kant, and M. R. Dar, “Low-Voltage Realization of Neural Networks using Non-Monotonic Activation Function for Digital Applications,” *Recent Adv. Electr. Electron. Eng. (Formerly Recent Patents Electr. Electron. Eng.)*, vol. 11, no. 3, pp. 367–375, 2018, doi: 10.2174/2352096511666180312144420.
- [53] G. S. S. S. V. K. Mohan and Y. Srinivasa Rao, “An efficient design of fractional order differentiator using hybrid Shuffled frog leaping algorithm for handling noisy electrocardiograms,” *Int. J. Comput. Appl.*, vol. 0, no. 0, pp. 1–7, 2019, doi: 10.1080/1206212X.2019.1573948.

- [54] F. A. Khanday, N. A. Kant, M. R. Dar, T. Z. A. Zulkifli, and C. Psychalinos, "Low-Voltage Low-Power Integrable CMOS Circuit Implementation of Integer- and Fractional-Order FitzHugh-Nagumo Neuron Model," *IEEE Trans. Neural Networks Learn. Syst.*, vol. 30, no. 7, pp. 2108–2122, 2019, doi: 10.1109/TNNLS.2018.2877454.
- [55] F. A. Khanday, M. R. Dar, N. A. Kant, T. Z. A. Zulkifli, and C. Psychalinos, "Ultra-low-voltage integrable electronic implementation of delayed inertial neural networks for complex dynamical behavior using multiple activation functions," *Neural Comput. Appl.*, vol. 32, no. 12, pp. 8297–8314, 2020, doi: 10.1007/s00521-019-04322-6.
- [56] N. A. Kant, F. A. Khanday, and C. Psychalinos, "0.5V Sinh-Domain Design of Activation Functions and Neural Networks," *J. Low Power Electron.*, vol. 10, no. 2, pp. 201–213, 2014, doi: 10.1166/jolpe.2014.1321.
- [57] F. A. Khanday, N. A. Kant, and M. R. Dar, "Low-voltage realization of neural networks using non-monotonic activation function for digital applications," *Recent Advances in Electrical & Electronic Engineering (Formerly Recent Patents on Electrical & Electronic Engineering)*, vol. 11, no. 3, pp. 367-375, 2018.
- [58] A. Houssein, and E. Drakakis, "MOS-only reduced-order ELIN cochlear channels: comparative performance evaluation," *International Journal of Circuit Theory and Applications*, vol. 45, no. 6, pp. 731-743, 2016.