

# ANAHTAR ELEMANI OLARAK KULLANILAN BJT DEVRESİNDE ÇALIŞMA GERİLİMİNİN (DAYANMA GERİLİMİ) YÜKSELTİLMESİ

Mustafa SÖNMEZ

Gazi Üniversitesi, Teknik Eğitim Fakültesi, Elektronik ve Bilgisayar Eğitimi Bölümü, Beşevler/Ankara

## ÖZET

Transistör kullanılarak yapılan devre tasarımında transistörün elektriksel parametreleri dikkate alınmak durumundadır. Bu parametrelerden  $V_{CBO}$  (Kollektör-Baz ters dayanma gerilimi) ise tasarımcıya engel oluşturan en önemli faktördür. Dayanma gerilimi 50 V olan transistör kullanılarak 80 V genliğinde, darbe şeklinde çıkış işareti almak normal koşullarda mümkün değildir. Bunun sebebi, çıkış işaret genliğinin besleme gerilimini aşmamasıdır. Bu çalışmada ortaya atılan ve hem deneysel hem de simülasyon yoluyla gerçekleştirilen yöntemle, besleme gerilimi transistörlerin dayanma geriliminin üstüne çıkarılarak istenilen genlikte çıkış işareti alınabilmektedir.

**Anahtar Kelimeler :** Dayanma gerilimi, Anahtar elemanı, BJT transistör

## INCREASING THE BREAKDOWN VOLTAGE OF BJT'S AS SWITCHING DEVICES

### ABSTRACT

The electrical parameters of the transistor must be taken into account in the designing of electronic circuit. One parameter,  $V_{CBO}$ , is one of the most important parameter for the designer. Using transistor which has the breakdown voltage of 50 V, it is not possible to obtain 80 V pulse output since the output voltage can not exceed the supply voltage. In this work, a new method is presented to obtain output voltage bigger than supply voltage by using more than one transistor.

**Key Words :** Breakdown voltage, Switching devices, BJT transistor

## 1. GİRİŞ

Bipolar Jonksiyon Transistörleri (BJT) tanımlayan parametrelerden birisi de kırılma gerilimidir. Bu elemanlar, dayanma gerilimlerine göre sınıflandırılırlar. Kırılma gerilimi ya da ters dayanma gerilimi, transistörün fiziki yapısına ve üretim teknolojisine göre farklılık gösterir. Transistörün çalıştığı devrede, bu gerilimi sınırı hiçbir zaman aşmamalı ve hatta bu sınıra yaklaşmamalıdır. Kırılma gerilim değeri, belirli bir uygulama için kullanılacak transistörün uygun olup olmadığına karar vermekte kullanılır. Bu çalışmada,

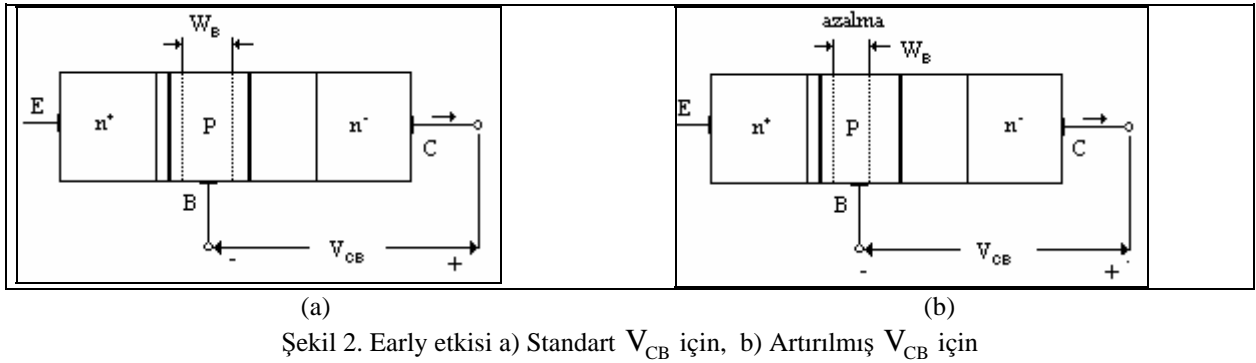
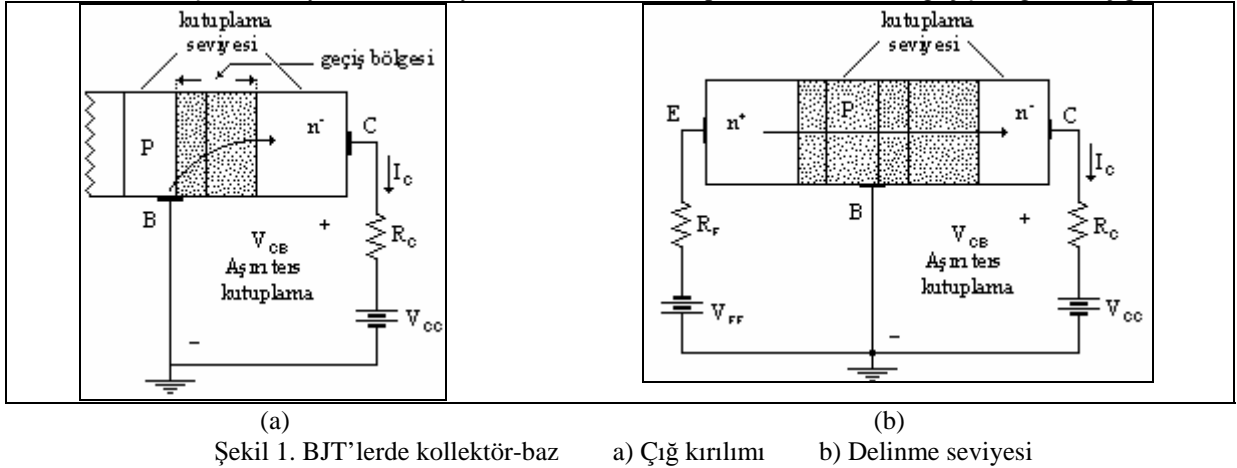
tek bir transistör yerine iki ya da üç transistör kullanılarak dayanma geriliminin iki ya da üç katına çıkarılacağı gösterilmiştir. Deneysel sonuçlar SPICE programı ile teyit edilerek doğruluğu ispatlanmıştır. (Sönmez, (1997).

## 2. BJT'LERDE KIRILMA GERİLİMİ

Kollektör-baz birleşim yüzeyinde kırılma iki aşamada ortaya çıkar. Bunlardan ilki çığ kırılımı, diğeri ise çığ kırılımını takip eden delinme seviyesidir. Şekil 1.a'da görüldüğü gibi, baz-

kollektör birleşiminin yüksek seviyede ters

kutuplandırılması ( $V_{CB}$ ) geçiş bölgesinin çıkış kırılımı



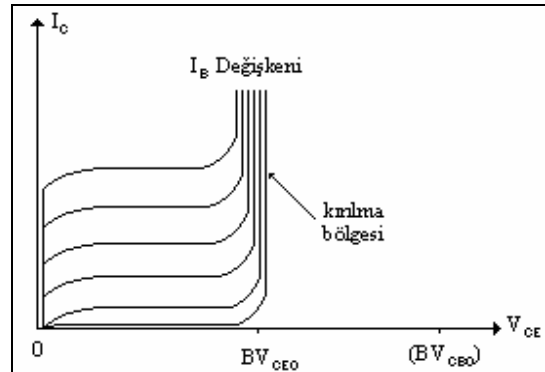
noktasına ulaşmasına neden olur. Bu noktaya iyice yaklaşıldıktan sonra,  $V_{CB}$ 'deki küçük bir artış,  $I_C$ 'nin önemli ölçüde artmasına neden olacaktır. Eğer  $I_C$  güvenli bir değerde sınırlandırılmamış ise, BJT'nin büyük ölçüde tahrip olması ve hatta tamamen bozulması mümkündür. En azından normal bir transistör gibi çalışma özelliği kaybolur.

Şekil 1.b'de görüldüğü gibi çıkış kırılma noktasında  $I_C$ 'nin belverme sınırını aşması halinde delinme seviyesine ulaşılmış olur. BJT'lerin yüksek akım kazançlı (yüksek  $\beta$ 'ya sahip) imal edilebilmeleri için baz bölgesinin oldukça ince olması gerekmektedir. Ancak  $V_{CB}$  gerilimi, baz bölgesinin etkin genişliğine ( $W_B$ ) bağlıdır. Yani Şekil 2.a ve b'de görüldüğü gibi,  $V_{CB}$ 'nin artışına bağlı olarak,  $W_B$  düşer (Buna early etkisi adı verilir). Eğer  $V_{CB}$  yeterli derecede büyük olursa, kollektör-baz geçiş bölgesi büyüyerek emetör-baz geçiş bölgesine dayanır hale gelir. Diğer bir deyişle, Şekil 2.b'de görüldüğü gibi  $W_B$  sıfıra indirilmiş olur (Fleeman, 1974).

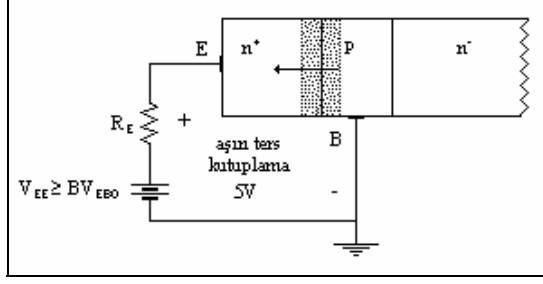
Bu olay meydana geldiğinde, transistörün emetör-kollektör arası, alan etkili transistörlerde (FET) mevcut olan direnci düşük kanala benzeyecek ve

$I_C$ , bu düşük dirençli kanaldan akar. Bunun sonucu olarak  $I_C$ , çıkış kırılma olayında olduğu gibi önemli ölçüde artar. Bu olayın herbiri veya her ikisi birden, kollektör-baz birleşim noktasındaki güvenli maksimum gerilim seviyesini kontrol eden faktör olacaktır.

Şekil 3'de, BJT'nin ortak emetör bağlantısı için kırılma noktasını gösteren V-I eğrileri yer almaktadır. İlişkilendirilebilen bir diğer kırılma gerilimi parametresi  $BV_{EBO}$  (veya  $V_{EBO}$ )'dur. Bu da baz-emetör birleşim yüzeyine uygulanabilecek en yüksek ters gerilimi simgelemektedir. Emetör ve baz bölgelerindeki düşük direnç değerleri zener diyotlarda görülenlerin benzeri olur.



Şekil 3. BJT'de, kırılmayı gösteren V-I eğrileri BJT ile



Şekil 4. Emetör-baz arasının ters kutuplama kırılımı

Sonuç olarak  $V_{BEBO}$  değerlerinin tipik seviyesinin 5 veya 6 V olması doğal olacaktır. Şekil 4'te görüldüğü gibi baz-emetör birleşim yüzeyi ile ilgili öncelikli kırılım mekanizması zener etkisi olarak kendini göstermektedir.

Genelde, küçük sinyal kuvvetlendiricileri söz konusu olduğunda, baz-emetör birleşimi ileri yönde kutuplandırılır.

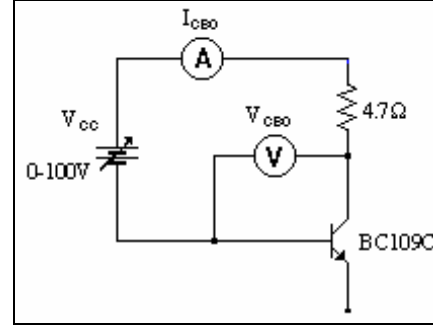
Bu yüzden  $BV_{VBO}$  önemli ölçüde dikkate alınmaz . Ancak kollektör-emetör gerilim seviyelerine özel önem verilmelidir. Özellikle de BJT seçiminde  $V_{CC}$  gerilimi,  $V_{CEO}$  'dan % 20 daha düşük seçilmelidir. Böylece emniyetli sınır içerisinde kalınmış olur.

Yukarıda anlatılan ve transistörün fiziki yapısından kaynaklandığı için, kullanıcı tarafından değiştirilemeyen kırılma gerilimi sınırlaması, uygulayıcıya önemli kısıtlama getirmektedir.

### 3. DENEY SONUÇLARI

#### 3. 1. BJT'lerde Kırılma Gerilimi (Zener Gerilimi) Testi

Şekil 5'de,  $V_{CBO}$  testinin yapıldığı deney devresi görülmektedir. Bu bağlantı yardımıyla BC109C transistörünün testi yapılmıştır. Bu transistörün katalog değerlerine bakıldığında,  $V_{CBO} = 35$  V,



Şekil 5.  $V_{CB}$  testi deney devresi

Tablo 1.  $Q_1$  Transistörü İçin Yapılan  $V_{CB}$  Testi Ölçüm Değerleri

$V_{CB}$ (V)	$V_{CB}$ (V)	$I_{CBO}$ ( $\mu$ A)
15	14.80	1.4
30	29.70	2.9
45	44.96	4.4
50	49.96	4.9
55	54.95	5.5
56	55.95	5.7
57	56.95	6.2
58	57.94	7.7
59	58.91	12.0
60	59.90	24.2
61	60.70	50.7
62	61.40	102.8
63	61.95	184.2
64	62.39	313
65	62.83	453

$V_{CEO} = 25$  V,  $V_{EBO} = 6$  V ve sürekli kollektör akımı  $I_C$  'nin 300 mA olduğu görülmektedir (Anonymous, 1994).

Şekil 5'de, transistörün kollektörüne bağlanan 4.7 k $\Omega$  değerindeki direnç, transistörün dayanma gerilimi aşıldığında, maksimum müsaade edilen  $I_{CBO}$  akımını sınırlamak için konmuştur. Devrede yer alan voltmetre, baz-kollektör gerilimini, ampermetre ise baz-kollektör akımını ölçmektedir.  $V_{CC}$  belli adımlarla artırıldığında Tablo 1'de görülen değerler elde edilir.

Tablodan görüleceği gibi,  $V_{CC}$  59 V oluncaya kadar  $I_{CBO}$  'daki artış çok küçük adımlarla olurken,  $V_{CC}$  'nin 1 V artırılmasıyla  $I_{CBO}$  iki katına çıkmaktadır. O halde 59 V, bu transistör için dayanma geriliminin üst sınırıdır. Gerekli önlem alınmadan bu sınır aşıldığında söz konusu transistör delinecektir. Ancak deney devresinde kollektöre bağlanan direnç sayesinde, bu sınır aşılırsa 65 V'a kadar çıkmıştır. Testi yapılan bu transistöre  $Q_1$  adı verilerek yerinden çıkartılmış ve daha sonraki deneylerde kullanılmak üzere saklanmıştır.

Deney devresinden çıkartılan  $Q_1$  transistörünün yerine, bir başka BC109C ( $Q_2$ ) transistörü bağlanarak deney tekrarlanmıştır. Bu deneyde elde edilen sayısal değerler Tablo 2’de yer almaktadır. Görüldüğü gibi,  $V_{CC}$  değeri 51 V’a ulaşıncaya kadar  $I_{CBO}$  değeri küçük artışlar gösterirken, bu değer aşıldığı an, artış iki misline çıkmaktadır.  $V_{CC}$  artırılmaya devam edildikçe akım artışının hızlandığı gözlenir. Görüldüğü gibi  $Q_2$  transistörünün ters dayanma geriliminin sınırı 51 V’tur. Deney sonunda, aynı kod’lu iki transistör arasında dayanma gerilimi bakımından 8 V fark olduğu görülmektedir. Diğer taraftan, katalogda 35 V’a kadar dayanabileceği belirtilen transistör daha yüksek gerilimlere dayanabileceği de anlaşılmıştır. Her iki deneyde de Eskort EDM 1341 digital ampermetre ve voltmetreleri kullanılmıştır.

Yukarıda testleri yapılan BC109C transistörleri her hangi bir devrede kullanıldığında,  $V_{CC}$  gerilimi, en fazla 59 ve 51 V olabilmektedir. Bu transistörler anahtar elemanı olarak kullanıldığında en fazla 59 ve 51 V genliğinde çıkış işaretleri alınabilir. Daha yüksek genlikli çıkış işaretlerine ihtiyaç duyulduğunda tek başlarına bu transistörler yeterli gelmez.

Aşağıda testleri yapılmış olan bu iki transistör kullanılarak ve besleme gerilimi iki katına çıkarılarak, normalde yalnız başına 51 V ve 59 V’a kadar dayanabilen bu transistörlerin daha yüksek bir kaynaktan beslenmeleri ve dolayısıyla daha yüksek çıkış gerilimi üretmeleri sağlanmıştır. (Sönmez, 1997).

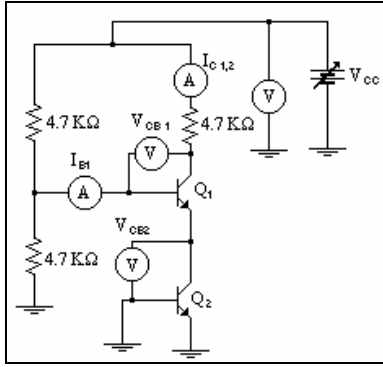
Tablo 2.  $Q_2$  Transistörü İçin Yapılan  $V_{CB}$  Testi Ölçüm Değerleri

$V_{CC}$ (V)	$V_{CB}$ (V)	$I_{CBO}$ (mA)
15	15	1.5
30	29.7	2.9
45	44.6	4.4
50	49.5	5.8
51	50.94	7.9
52	51.85	14.8
53	52.77	37
54	53.54	78
55	54.16	145
56	54.72	269
57	55.08	404
48	55.36	556

### 3. 2. Dayanma Geriliminin İki Katına Çıkartılması Deneyi

Dayanma geriliminin iki katına çıkartılma olayı, Şekil 6’da görülen uygulama devresiyle denenmiştir. Deneyde, daha önce dayanma testi yapılan BC109C transistörleri kullanılmıştır. Hatırlanacağı gibi  $Q_1$  transistörü 59 V,  $Q_2$  transistörü ise 51 V’a dayanmaktadır.  $Q_2$  transistörünün bazı toprak potansiyelinde tutularak yalıtımda kalması sağlanmış ve  $V_{CC}$  gerilimi Tablo 3’de görülen adımlarla artırılarak,  $I_{C1,2}$  akımı izlenmiştir.

Tablodan görüleceği gibi,  $V_{CC}$  gerilimi 102 V’a ulaşıncaya kadar  $I_{C1,2}$  akımı küçük değerlerde artarken, 102 V aşıldığında akım iki kat artmıştır.



Şekil 6. Dayanma geriliminin iki katına çıkartılması için uygulama devresi

Bu yöntemle, iki transistör birlikte kullanıldığında 102 V'a dayanmaktadır.  $V_{CC}$  besleme gerilimini 100 V yapıлып,  $Q_2$  transistörünün girişine 100 kHz/10 V<sub>PP</sub> kare dalga sinyal uygulandığında çıkıştan 98 V tepe değerine sahip çok az distorsiyonlu kare dalga alınmıştır. Ayrıca aynı deneyin spice analiz programı ile simülasyonu yapılmış ve aynı sonuçların ortaya çıktığı görülmüştür.

Tablo 3. Dayanma Geriliminin İki Katına Çıkartılması Halinde Alınan Değerler

$V_{CC}$ (V)	$V_{CB1}$ (V)	$V_{CB2}$ (V)	$I_{B1}$ ( $\mu$ A)	$I_{C1,2}$ ( $\mu$ A)
30	16.1	13.6	1.5	2.8
60	32.0	27.5	3.0	5.8
75	40.1	34.5	3.9	7.4
90	48	41.4	4.7	8.9
100	53.6	49.5	5.3	10.7
102	54.4	50.8	5.3	12.6
104	55.4	52.0	5.5	21.4
105	55.9	52.6	5.5	32.1
106	56.2	53.0	5.5	44.3
107	56.5	53.4	5.6	65.7
108	56.7	53.7	5.6	95.1
109	56.9	54.0	5.6	130.7
110	57	54.3	5.6	171.5

Ayrıca Şekil 7'de şeması verilen üç transistörlü devrenin dayanma testi yapılmış ve teorik olarak düşünülenlerin gerçekleştirilmesinde bir problemle karşılaşmamıştır. Deneyde elde edilen sayısal değerler Tablo 4'te verilmiştir.

Deney,  $V_{CC} = 60$  V'ta sabit tutularak  $Q_3$  transistörünün baz akımı sıfırdan itibaren artırılırken, diğer transistörlerin kollektör-baz gerilimleri izlenerek yapılmıştır.

Tablodan görüleceği gibi,  $Q_3$  transistörünün baz akımı 20  $\mu$ A oluncaya kadar üç transistör de yalıttımdadır.

Tablo 4. Üç Transistörlü Sistemde Transistörlerin İletime Geçme Sırası İçin Yapılan Deneyin Sonuçları

$Q_3$	$Q_1$	$Q_2$	$Q_3$
$I_{B3}$ (mA)	$V_{CB1}$ (V)	$V_{CB2}$ (V)	$V_{CB3}$ (V)
0	18.9	21.3	18.6
5	18.9	21.3	18.6
15	18.9	21.3	18.6
20	12.2	21.3	18.6
25	2.0	21.5	18.6
30	0.8	20.2	19.6
35	0.8	18.3	20.0
40	1.0	15.3	21.0
45	1.1	15.5	21.6
50	1.0	8.0	21.1
60	1.0	7.2	21.4
70	1.0	6.8	21.0
80	1.0	6.7	21.0
90	1.0	6.6	21.0
100	0.8	0.8	3.3
110	0.8	0.8	2.2
120	0.8	0.8	1.5
130	0.8	0.8	0.8

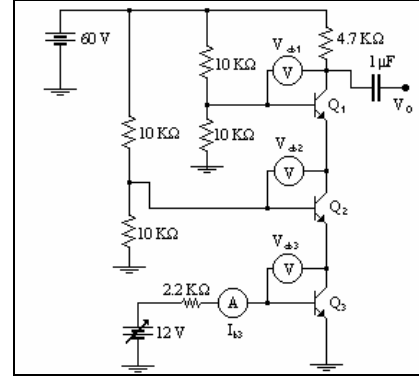
20  $\mu$ A 'e ulaşıldığında,  $Q_1$  transistörünün kollektör-baz gerilimi aniden düşmeye başlamıştır. 30  $\mu$ A 'e ulaşıldığında, bu transistör tam olarak iletme geçmiş durumdadır. Diğer transistörler ise yalıttımdaki durumları korumaktadırlar.  $Q_3$  'ün baz akımı 40  $\mu$ A 'e ulaştığında,  $Q_2$  transistörü iletme geçme eğilimine girdiği ve 100  $\mu$ A 'de tam olarak iletme geçtiği görülmektedir. 130  $\mu$ A 'de  $Q_3$  transistörü de iletme geçerek, üç transistörün de iletme geçme işlemi tamamlanmıştır.

#### 4. İRDELEME

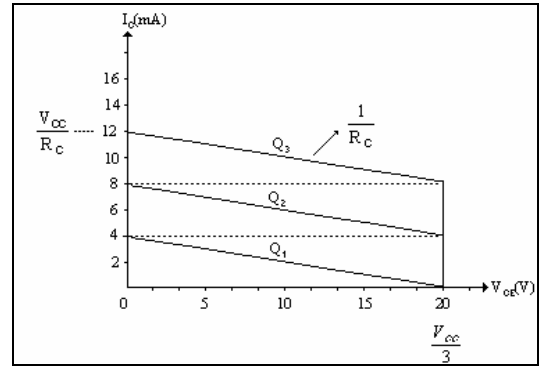
Yapılan bu deneylerden, transistörlerin iletme geçmeleri arasındaki gecikmenin sorun olacağı sonucu çıkartılabilir. Ancak, bu tür bağlantılar anahtarlama devreleri için önerileceğinden, bu küçük gecikme sorun yaratmayacaktır. Burada karşılaşılabilecek en önemli problem, transistörlerin doyum gerilimlerinin toplamından dolayı, çıkış geriliminin sıfıra inmemesidir. Şekil 7'deki devrede besleme gerilimi 150 V yapılarak girişten transistörün yük doğrusu, birinci transistörün 10 V/100 kHz kare dalga sinyal uygulanarak simülasyonu yapıldığında, çıkıştan 145 V genliğinde kare dalga alınmıştır.

Deneyi yapılan bu bağlantı şeklinin yük doğrusu Şekil 8'de görülmektedir. Transistörler yalıttımda

iken her üç transistörün de emetör-kollektör terminalleri arasında düşen gerilim  $1/3 V_{CC}$  olduğundan yük doğrusunun eksenini



Şekil 7. Üç transistörlü devrenin iletme geçme testi



Şekil 8. Üç transistörlü bağlantının yük doğrusu

kestiği nokta  $1/3 V_{CC}$  değeri olur. Her üç transistörün de yük doğrusunun başlangıcı bu nokta olur.

$Q_1$  transistörü tam olarak iletme geçtiğinde  $R_C$  direncinden geçen akım olması gereken değere ulaşmamış olur.  $Q_1$ 'in hemen arkasından  $Q_2$  iletme geçtiği için, bu kollektör akımı hizasından ve aynı  $V_{CE}$  noktasından başlayarak bir önceki doğru ile aynı eğimde bulunur. Üçüncü transistörün yük doğrusu da tıpkı diğerleri gibi olur. Ancak bu transistörün yük doğrusunun  $I_C$  eksenini kestiği nokta  $V_{CC}/R_C$  değeri olarak bulunur (Sönmez, 1997).

## 5. KAYNAKLAR

Anonymous, 1994. Texas Instruments, The Transistor and Diode Data Book, 140-145.

Fleeman, S. R. 1974. Electronic Devices, (32-34, 152-155, 215-217) 1990 Prentice-Hall.

Sönmez, M. 1997. "Transistörlü Anahtar Devrelerinde Çalışma Geriliminin Yükseltilmesi ve E Sınıfı Güç Yükselteçlere Uygulanması", Doktora Tezi, G. Ü. Fen Bilimleri Enstitüsü, 71-82.