



Dağıtım sistemleri için çok fonksiyonlu statik senkron kompanzator

Lütfü Sarıbulut^{1*}, Ahmet Teke², Mohammad Barghi Latran²

¹Adana Bilim ve Teknoloji Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, Seyhan, Adana, 01180, Türkiye

²Çukurova Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, Sarıçam, Adana, 01330, Türkiye

Ö N E Ç İ K A N L A R

- Güç kalitesi problemlerinin kompanzasyonu için D-STATKOM
- D-STATKOM için Genel Dalgacık Dönüşüm tabanlı kontrolcü tasarımı
- DA kondansatörünün gerilim kontrolü için Bulanık Mantık tabanlı kontrolcü tasarımı

Makale Bilgileri

Geliş: 23.08.2015

Kabul: 04.03.2016

DOI:

10.17341/gummfd.11948

Anahtar Kelimeler:

Dağıtım sistemi statik senkron kompanzator, dalgacık dönüşümü, harmonik, reaktif güç kompanzasyonu

ÖZET

Güç kalitesi problemleri, elektronik cihazların ve hassas yüklerin zarar görmesine ve verimsiz çalışmalarına neden olmakta ve önemli ölçüde ekonomik kayıplara yol açmaktadır. Bu problemlerin giderilmesi için, sistem dinamiklerindeki değişimlere hızlı cevap vermesi ve güç sistemi parametrelerini kontrol edebilmesi özelliklerinden dolayı Dağıtım Sistemi Statik Senkron Kompanzator (D-STATKOM) yaygın olarak kullanılmaktadır. Bu araştırma çalışmasında, Genel Dalgacık Dönüşümüne dayalı bir kontrol yöntemine sahip D-STATKOM ilk defa önerilmiş olup, dağıtım sistemlerindeki en önemli güç kalitesi problemlerinden olan dengeli/dengesiz gerilim dalgalanmaları, akım/gerilim harmonikleri ve reaktif güç eş zamanlı olarak kompanze edilmiştir. Bu çalışma ile birlikte genel dalgacık algoritması ilk defa matematiksel olarak formüle edilmiştir. Çeşitli durum çalışmalarıyla önerilen yöntemin performansı PSCAD/EMTDC programı kullanılarak test edilmiştir.

Multi-functional static synchronous compensator for distribution systems

H I G H L I G H T S

- Design of D-STATCOM for compensation of power quality problems
- General Wavelet Transform based controller design for D-STATCOM
- Fuzzy Logic based controller design for voltage control of DC capacitor

Article Info

Received: 23.08.2015

Accepted: 04.03.2016

DOI

10.17341/gummfd.11948

Keywords:

Distribution static synchronous compensator wavelet transform, harmonics, reactive power compensation

ABSTRACT

Power quality problems cause the damage and inefficient operation of the electronic devices and sensitive loads, and lead to substantial economic losses. In order to eliminate these problems, Distribution Static Synchronous Compensator (D-STATCOM) is widely used due to the fast response to the changes in the system dynamics and the capability of controlling the power system parameters. In this research study, D-STATCOM, having a control method based on General Wavelet Transform, is firstly introduced and the balanced/unbalanced voltage fluctuations, current/voltage harmonics and reactive power that are most common types of power quality problems in the distribution systems are simultaneously compensated. With this study, it is the first time to formulate the general wavelet algorithm as mathematically in the literature. The performance of the proposed method is tested with several case studies by using PSCAD/EMTDC program.

1. GİRİŞ (INTRODUCTION)

Dünyada ve ülkemizde, elektrik enerjisine olan talebin hızla artması ve gelişen teknoloji ile birlikte elektrik güç sistemlerine bağlı yük karakteristiklerindeki değişimler, elektrikte güç kalitesi (GK) konusunun önem kazanmasına

neden olmuştur. GK problemleri, elektrik enerjisi kullanan cihazların hatalı çalışmasına, son kullanıcıların ve yüklerin zarar görmesine sebep olan gerilim veya akımın genlik, frekans ve dalga formundaki değişimler olarak tanımlanmaktadır. Elektrik dağıtım sistemlerinde en sık karşılaşılan elektrik güç kalitesi problemleri gerilim çukuru,

* Sorumlu Yazar/Corresponding author: lsaribulut@adanabtu.edu.tr / 0322450 2030

gerilim tepeleri, gerilim ve akım harmonikleri, düşük güç faktörü, gerilim ve akım dengesizlikleridir. Bu GK problemlerinin etkili bir şekilde telafi edilmesi, iletim ve dağıtım sistemlerinin düşük maliyetlerle işletilmesine ve tüketicilere daha kaliteli bir elektrik enerjisinin sunulmasına imkân sağlamaktadır. GK problemlerinin düzeltilmesinde hızlı tepki veremeyen geleneksel kompanzasyon cihazları yetersiz kaldığından, güç elektroniği tabanlı kompanzasyon cihazlarının geliştirilmesine gereksinim duyulmuştur. Son yıllarda akım ve gerilimdeki kalite problemlerinin düzeltilmesi için şebekeye seri/paralel bağlantılı cihazlar geliştirilmiştir. Bunlara örnek olarak harmoniklerin elenmesi için Aktif Güç Filtresi (AGF), reaktif güç akışının kontrolü ve ortak bağlantı noktasındaki gerilimin düzenlenmesi için D-STATKOM verilebilir. Elektrik güç sistemlerinde karşılaşılan farklı güç kalitesi problemlerinin artması, seri/paralel bağlantılı cihazların maliyetlerinin yüksek olması ve alan kapmalarından dolayı en az güç elektroniği elemanı (örneğin tek evirgeç) birçok GK probleminin giderilmesi ihtiyacı, son yıllarda D-STATKOM sistemlerinin çok-fonksiyonlu olarak tasarlanmasını hızlandırmıştır. Bu çalışmaların sonucunda akım ve gerilim harmonikleri/dengesizlikleri, geçici rejim olaylarının sönümlenmesi ve reaktif kompanzasyonu gibi birçok GK problemini düzeltebilecek şekilde geliştirilmiştir. Literatürde, son yıllarda D-STATKOM ile ilgili çalışmaların sayısı artmış olup, kontrolcüsü zaman veya frekans düzleminde referans sinyalleri üretilerek kompanzasyonu gerçekleştirmektedir. Örnek olarak ani gerilim ve/veya akım vektörlerinin zamana bağlı sinyalleri algılanır ve bu sinyaller DQ Dönüşümü [1-4], PQ Dönüşümü [5-7], geri yayılım [8], karma gözlemci tabanlı [9], vektör kuantalamalı öğrenme [10], uyarlamalı eş-zamanlı referans çıkarma [11-12], yapay sinir ağıları tabanlı Anti-Hebbian algoritması [13], üçgen fonksiyon karakteri [14], ayarlanabilir adımli en küçük kareler [15], Adaline yapay sinir ağıları [16] ve Kalman filtre [17] gibi yöntemler kullanılarak bileşenlerine ayrıştırılır. Yukarıda verilen yöntemler kullanılarak elde edilen değerler, kompanzasyon sinyallerini üretmek için Oransal-İntegral (OI) veya Oransal-İntegral-Türevsel (OIT) gibi çeşitli kontrolcüler kullanılarak işlenir. Evirgeçteki anahtarların tetiklenme süreleri akım kontrol teknikleri, doğrusal ve/veya doğrusal olmayan kontrol stratejileri ile hesaplanmaktadır. Doğrusal kontrol yöntemlerinde OI denetleyici, rampa karşılaştırmalı akım kontrol, eşzamanlı vektör OI kontrol, durum geri beslemeli kontrol [18], kestirimci kontrol ve sonlu-zaman (deadbeat) [19] gibi kontrol yöntemleri kullanılmaktadır. Doğrusal olmayan denetleyicilerde ise histerezis kontrol [20-23], yapay sinir ağıları [24], bulanık mantık [25-26], admittans tabanlı algoritmalar [27], serbest-model temelli kestirimci [28], kayan kip [20-30], melez genetik algoritma tabanlı [31], gelişmiş lineer sinüs izleyici tabanlı [32], yapay bağışıklık sistemi [33], delta modülasyon (DM), darbe DM akım kontrol ve çevrimiçi optimize edilmiş gibi yöntemler kullanılmıştır [34]. Bu çalışmada, Dalgacık Dönüşümü (DD) tabanlı kontrol yöntemine sahip bir D-STATKOM geliştirilmiş olup, dağıtım sistemlerinde sıklıkla

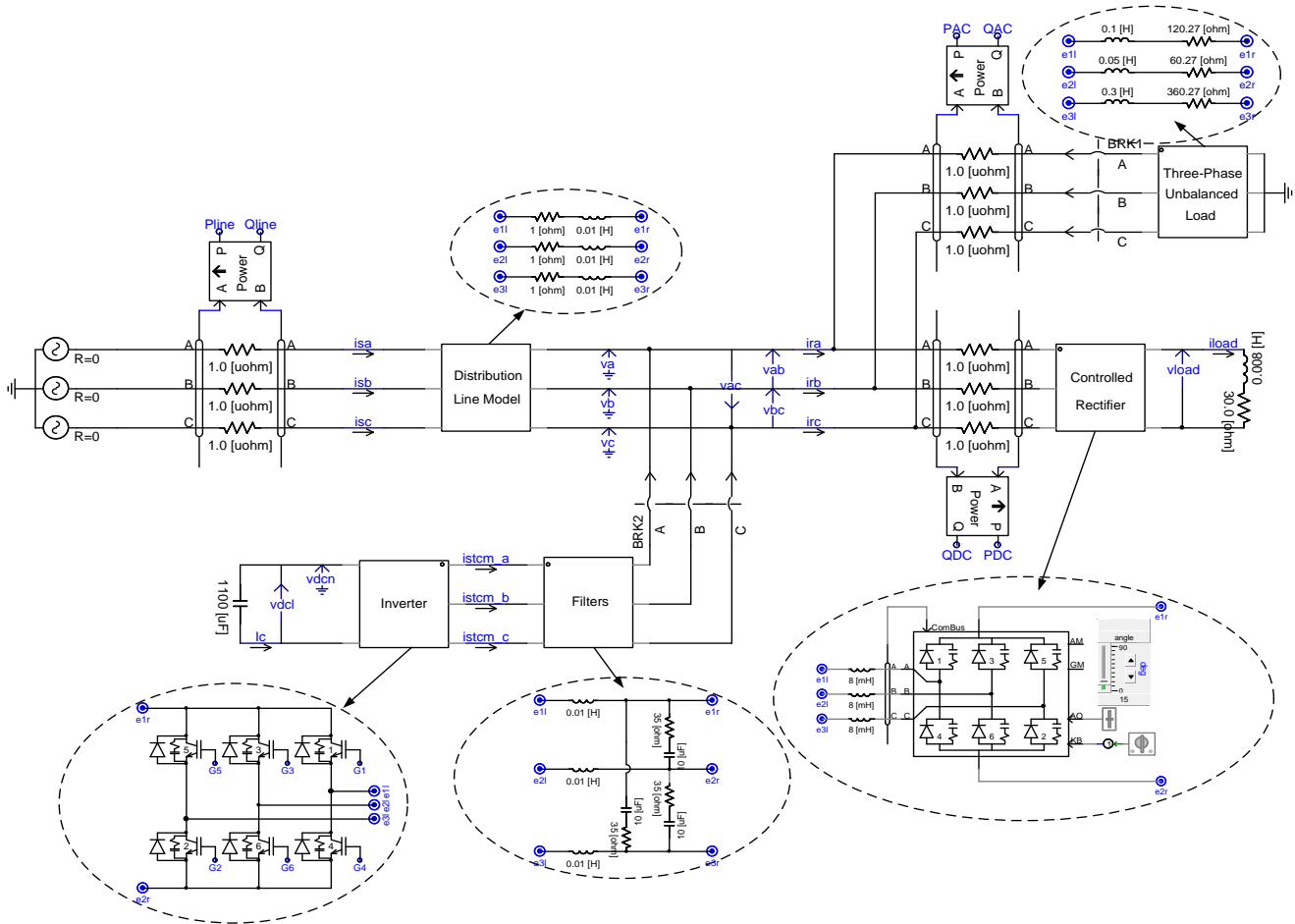
görülen dengeli/dengesiz gerilim dalgalanmaları, akım/gerilim harmonikleri ve reaktif güç kompanze edilmiştir. D-STATKOM'un evirgecinde bulunan doğru akım (DA) kondansatörün gerilim kontrolü, Bulanık Mantık tabanlı kontrolcü ile sağlanmıştır. Bu çalışma ile tek bir evirgeç kullanılarak en az maliyetle (tek evirgeç kullanarak) birçok GK probleminin eş zamanlı olarak giderilmesi sağlanmıştır.

2. STATKOM'UN GÜÇ DEVRESİ (THE POWER CIRCUIT OF D-STATCOM)

Benzetim çalışmalarında gerçekleştirilen D-STATKOM 6-darbeleri evirgeç (inverter) yapısında ve 3-faz 5kVA gücünde tasarlanmış olup, 380V_{hat-hat}-4kVA yüke sahip bir dağıtım hattına bağlanmıştır. Dağıtım hattı "1Ω+10mH" yükü ile temsil edilmiş olup, [1]'de verilen parametreler kullanılmıştır. Devrede harmonik kaynağı olarak "30Ω+8mH" DA-yüke sahip kontrollü doğrultucu ve dengesiz faz-akımları oluşturulması için dengesiz yük modeli kullanılmıştır. Evirgeç çıkışına darbe-genişlik modülasyonunda oluşan harmonikleri azaltmak için "35Ω+10mH+35μF" değerlere sahip L-C-R filtresi tasarlanmıştır. Bu değerler [35]'de verilen hesaplama yöntemleri ile belirlenmiştir. Devreye belirli aralıklarla kesici-1 (BRK1) ile dengesiz yük; kesici-2 (BRK2) ile D-STATKOM modülleri devreye alınıp-çıkarılarak durum çalışmalarında sistem dinamikleri incelenmiştir. Benzetimi yapılan güç sisteminin detaylı gösterimi Şekil 1'de sunulmuştur.

3. D-STATKOM İÇİN GELİŞTİRİLEN KONTROL METODU (THE PROPOSED CONTROL METHOD OF D-STATCOM)

D-STATKOM'un kontrolünde ilk olarak toplam yük akımlarının (i_{ra} , i_{rb} , i_{rc}) pozitif bileşenleri (i_{ra-p} , i_{rb-p} , i_{rc-p}) bulunur [36] ve daha sonra her bileşen önerilen DD yöntemine tabi tutularak temel harmonikleri çıkarılır. Dalgacık sürecinde, giriş sinyalinin her periyodunda 200 örnek alınmakta olup, 2 kat ayrıştırma ve tekrar oluşturma sürecine tabi tutulmaktadır. Daubechies, Meyer ve Haar gibi farklı dalgacık filtreleri denenmiş ve en iyi performans Haar filtresinden elde edilmiştir. Elde edilen çıkış sinyali, giriş sinyali ile kalibre edilmesi için katsayı ($k_{wvl}=1,3538$) ile çarpılmaktadır. Önerilen DD yöntemi ile ilgili detaylı bilgiler bir sonraki bölümde sunulmuştur. D-STATKOM'un evirgecinde bulunan kapasite, aktif güç kullanılarak DA gerilimini (v_{dcl}) sabit tutabildiğinden, dalgacık sürecinden elde edilen pozitif-birleşenlerin temel harmoniklerine (i_{ra-p-r} , i_{rb-p-r} , i_{rc-p-r}) Park Dönüşümü (D-Q) uygulanarak 'D' birleşenleri elde edilir [37] ve kapasitör gerilim kontrol modülünden elde edilen sinyalden (v_{dcl_err}) çıkarılır. Böylece kapasitör gerilimi için gerekli olan aktif güç kontrol yöntemine dâhil edilmiş olur. DQ uygulamasında giriş sinyali Clarke (α - β) Dönüşümü'nün ' α ' birleşeni olarak kabul edilmiş ve ' α ' birleşeni 90° geciktirilerek ' β ' birleşeni elde edilmiştir. 'D' birleşeni harmonik etkilerden korumak



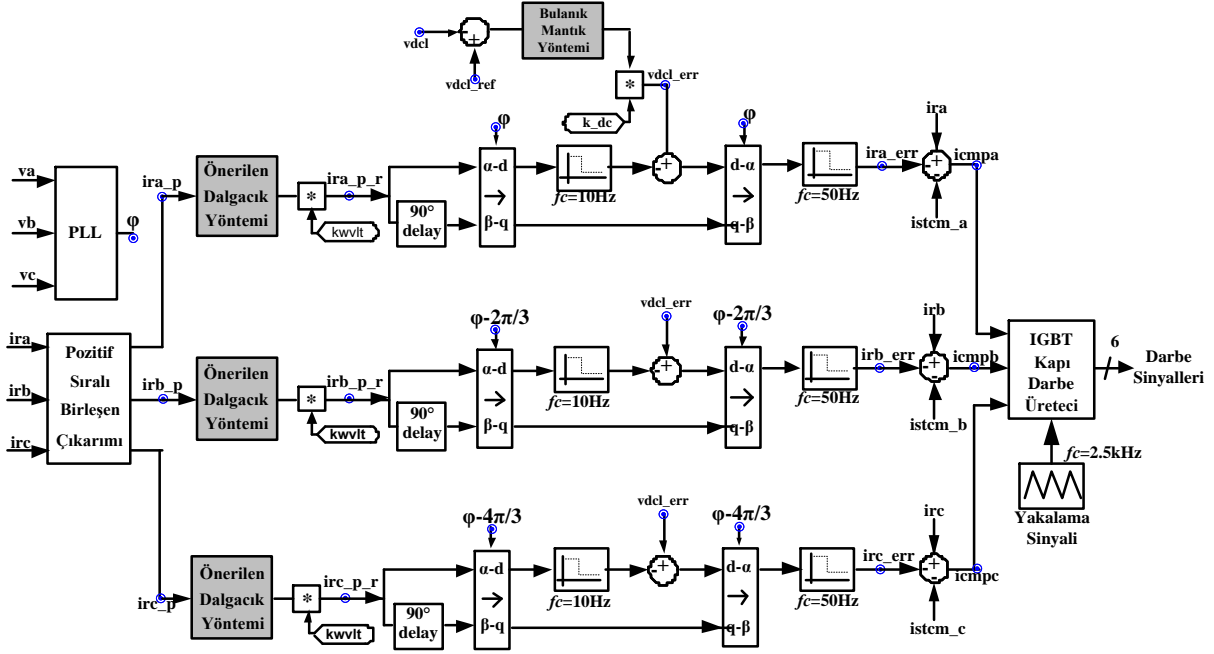
Şekil 1. Test sistemi ve geliştirilen D-STATKOM güç devresi (Test system and the power circuit of the proposed D-STATCOM)

için kesim frekansı 10Hz ayarlanmış alçak-geçiren filtreden geçirilmiştir. Park dönüştürümünde, sistem geriliminin faz açısı (φ) kullanılmış olup, bunun için PSCAD/EMTDC kütüphanesinde bulunan Faz-Kilitlemeli Döngü (PLL) modeli kullanılmıştır [38]. Kapasitör gerilim kontrolü, anlık olarak ölçümü yapılan v_{dcl} geriliminin v_{dcl_ref} 'den (0,650kV) çıkarılmasıyla elde edilen fark değerinin, daha sonra Bulanık Mantık Kontrol (BMK) yönteminden geçirilmesiyle elde edilen sinyal ile gerçekleştirilmektedir. Kullanılan BMK yöntemi [39] makalesindeki yöntem olup, D-STATKOM'un kontrol sistemine dâhil edilmiş ve çıkışını k_{dc} katsayısı ($k_{dc}=0,235$) ile çarparak DQ sürecine dâhil edilmiştir.

Ters DQ dönüştürümünden elde edilen ' α ' bileşeni harmonik etkilerden korumak için kesim frekansı 50Hz ayarlanmış alçak-geçiren filtreden geçirilir. Elde edilen sinyal a-fazı hata akımı ($i_{r_{a_err}}$) olarak kabul edilir ve D-STATKOM'un a-fazı akımı (i_{stscm_a}) ile toplanır. Toplam sonucu $i_{r_{as}}$ 'dan çıkarılarak a-fazı için kompanzasyon sinyali (i_{cmp_a}) elde edilir. Daha sonra kompanzasyon sinyali 2,5kHz frekansa sahip taşıyıcı sinyali ile karşılaştırılarak IGBT'ler için kontrol sinyalleri üretilir. Tasarlanan kontrol algoritması detaylı olarak Şekil 2'de sunulmuştur.

4. ÖNERİLEN DALGACIK DÖNÜŞÜMÜ YÖNTEMİ (THE PROPOSED WAVELET TRANSFORM METHOD)

Güç sistemlerinde zamanla frekansı değişen sinyallerin belirlenmesinde ve karakterize edilmesinde DD kullanımı artmaktadır. DD, durağan veya durağan olmayan sinyaller için farklı ölçeklerdeki çözünürlük seviyelerinde tek bir fonksiyonu genişleterek ayrıştıran bir yöntemdir. Özellikle, sinyal birleşenlerinden düşük frekanslı olanlar büyük zaman aralıklarında, yüksek frekanslı olanlar küçük zaman aralıklarında ayrıştırılırlar. Bir başka deyişle, sinyalin ölçeklenebilir bir zaman-frekans gösterimi ile analizini gerçekleştirir ve diğer yöntemler tarafından belirlenemeyen frekans birleşenlerinin ölçeklenebilir filtre pencereleri ile ortaya çıkarır. Ayrıca, analiz için birkaç frekans bandının kullanılması gerekiyorsa, tüm spektrumu hesaplamaya gerek bulunmamaktadır ve düşük frekans spektrum kısımlarında oldukça hızlı olmaktadır [40]. Giriş sinyali alçak-yüksek geçiren filtrelerle frekans sinyallerine ayrılarak istenilen frekans aralığına ulaşılır ve gerekli harmonik birleşen elde edilir. $x(t)$ giriş sinyali ve $x(n)$ dizisi, $x(t)$ sinyalinin bir periyodundan elde edilen örnek dizisi olsun. O zaman $x(n)$ Eş. (1) ile ifade edilebilir. Burada sn örnekleme sayısını ifade etmektedir.



Şekil 2. D-STATKOM'un kontrol algoritması (Control algorithm of D-STATCOM)

$$x(n) = \sum_{n=1}^{sn} x(nT) \quad (1)$$

Her bir örnekleme anında dizinin tüm terimleri kendisinden önceki bir alt endekse sahip dizi terimine aktarılır, alınan yeni örnek en büyük endekslili dizi teriminde saklanarak $x(n)$ güncellenir. Güncelleme işleminden hemen sonra Ayırıştırma Süreci'nde (AS) kullanılacak olan $x_{dl}(n)$ dizisi Eş. (2) kullanılarak hazırlanır. Burada dl AS'nin seviyesi, d_2 kullanılan filtre derecesinin (d_1) yarısı, $s(dl)$ dl seviyesindeki sn değeridir.

$$x_{dl}(n) = \sum_{n=d_2}^1 x(n) + \sum_{n=1}^{s(dl)} x(n+d_2) + \sum_{n=s(dl)}^{s(dl)-d_2} x(n+d_2+s(dl)) \quad (2)$$

Eş. (2)'de kullanılan $s(dl)$ 'in değeri, Eş. (3)'te kullanılarak hesaplanır. Burada dl değeri sıfırdan başlar.

$$s(dl) = \frac{sn}{2^{dl}} \quad (3)$$

Eş. (3)'e göre, AS'de dl arttıkça sn değeri azalır. Başka bir deyişle, yüksek endekse sahip Ayırıştırma Seyisi (ASY) bir alt endekse göre sn değerinin yarısına sahiptir. Her bir ASY'de $x_{dl}(n)$, alçak-geçiren ($lw(k)$) Eş. (4) ve yüksek-geçiren ($h(k)$) Eş. (5) filtrelerden geçirilerek $x(n)$ frekans spektrumunda ikiye ayrılmış olur. Alçak frekans filtre çıkışlarına $x_{dl}(n)$ serisinin Yaklaşımları (YA) olarak isimlendirilir ve frekans spektrumunun orta frekansından düşük frekansları içerir. İkinci kısım ise yüksek filtre çıkışları olup $x_{dl}(n)$ serisinin Detayları olarak (DE) olarak

isimlendirilir ve frekans spektrumunun orta frekansından yüksek frekansları içerir. AY'nin YA ve DE katsayıları Eş. (4) ve Eş. (5) kullanılarak elde edilir. Burada $lw(k)$ ve $h(k)$ sırasıyla alçak ve yüksek geçiren filtrelerin katsayılarıdır.

$$x_{dl-lw}(n) = \sum_{n=1}^{s(dl)+d_1/2} \sum_{k=1}^{d_1} x_{dl}(k+2.n).lw(k) \quad (4)$$

$$x_{dl-h}(n) = \sum_{n=1}^{s(dl)+d_1/2} \sum_{k=1}^{d_1} x_{dl}(k+2.n).h(k) \quad (5)$$

Gerekli olan frekans birleşimine (f_{req}) ulaşılan kadar dl 'nin değeri artırılır ve dizisi sayısı dl ile orantılı olarak azalır. Her bir ASY'de Eş. (2) + Eş. (4) veya Eş. (2) + Eş. (5) ile en yüksek dl değerine ulaşına kadar tekrarlanır. Bu sürecin sonunda elde edilen YA ve DE katsayılarından, f_{req} sahip olan birleşimi barındıran bir tanesi Yeniden Yapılandırma sürecine (YY) tabi tutulur. Yeniden yapılandırma derecesinin değeri (rl), dl en son değerinden başlayarak sıfıra kadar azaltılırken, dizinin sn değeri her rl 'nin değişiminde bir önceki seviyenin 2 katına çıkarılır. $x_{dl-lw}(n)$, AS'nin sonunda elde edilen dizilerden olsun ve f_{req} sahip sinyali veren yaklaşım katsayılarını versin. YY için Eş. (6) kullanılarak $x_{dl-lw}(n)$ 'den yeni bir dizi ($x_{rl}(n)$) oluşturulur. Burada $x_{dl-lw}(n)$ dizisinin terimleri $x_{rl}(n)$ dizisinin tek-endekslili terimlerine atanırken, çift endekslili terimler sıfır yapılır.

$$x_{rl}(2.n+1) = x_{dl-lw}(n) \Big|_{n=1}^{s(dl)} \quad (6)$$

Daha sonra, $x_{rl}(n)$ aynı dalgacık filtrelerinden geçirilerek YY süreci başlamış olur. Bu sürecin YA ve DE katsayıları Eş. (7) ve Eş. (8) kullanılarak elde edilir. Burada dl 'nin değeri en yüksek değerinden başlayarak sıfıra kadar azalır.

$$x_{rl_lw}(n) = \sum_{n=1}^{s(dl)+d_1} \sum_{k=1}^{d_1} x_{rl}(k+n) \cdot lw(k) \quad (7)$$

$$x_{rl_h}(n) = \sum_{n=1}^{s(dl)+d_1} \sum_{k=1}^{d_1} x_{rl}(k+n) \cdot h(k) \quad (8)$$

Her bir Yeniden Yapılandırma Seviyesinde (YYS) Eş. (6) + Eş. (7) veya Eş. (6) + Eş. (8) eşitlikleri, dl değeri sıfır olana kadar tekrarlanır. Bu sürecin sonunda, sn elemana sahip $x_{rl}(n)$ ve f_{req} frekansına sahip birleşen ($x_{rl}(I)$) elde edilmiş olunur. DD'de örnekleme frekansı (f_{smp}) ve f_{req} , dl ve rl seviyelerinin belirlenmesinde önemli rol oynamaktadır. Örneğin 10kHz ile örneklenmiş tek-harmonikleri içeren bir sinüs-sinyalimiz olsun. 50Hz frekansa sahip temel birleşenini 7 adet ayrıştırma ve yeniden yapılandırma seviyelerinin gerçekleştirilmesinden sonra elde edilebilmektedir. Ayrıştırma ve yeniden-yapılandırma süreçlerinin seviyelerinin artmasıyla DD algoritmasını daha karmaşık hale getirmekte ve mikro-işlemciler için hesaplama yükünü arttırmaktadır. Bu durum ise kontrolcülerin tepki süresini geciktirmektedir. Bu çalışmada, temel harmoniği çıkartmak için matematiksel hesaplama yükü azaltılarak daha hızlı tepki süresine sahip geleneksel DD tabanlı yeni bir yöntem önerilmiştir. Bu yöntem, çıkış sinyalini geri-bildirim bilgisi olarak kullanan OI kontrol sistemi göz önüne alınarak geliştirilmiştir. Önerilen yöntem bu bilgiyi, YYS'nin son seviyesinde Eş. (7)'nin çıkışında elde edilen katsayıları Eş. (1)'de giriş olarak kullanılmasıyla gerçekleştirilmektedir. Bu işlem Eş. (1)'in hemen ardına Eş. (9) kullanarak gerçekleştirilir. Burada $x_{freq}(n)$ önerilen yöntemin çıkışında elde edilen, f_{req} sahip birleşen katsayıları, $y(sn)-x(sn)$ değişkenleri $y(n)$ ve

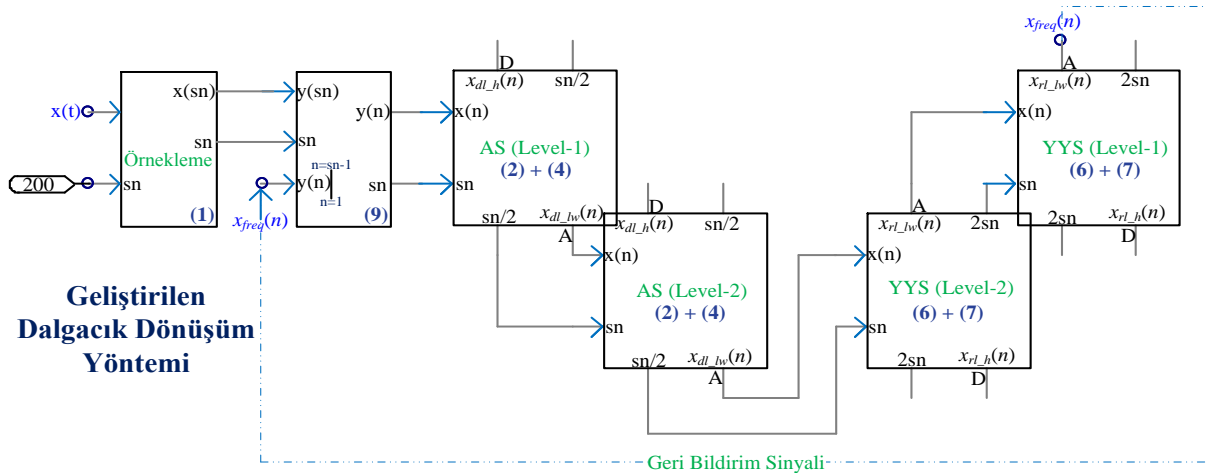
$x(n)$ dizilerinin en sonuncu terimlerini ifade eder.

$$y(n) \Big|_{n=1}^{sn-1} + y(sn) = x_{freq}(n) \Big|_{n=1}^{sn-1} + x(sn) \quad (9)$$

Önerilen yöntemin her örnekleme zamanında $x(sn)$ 'de tutulan yeni terimi $y(sn)$ 'ye, YYS'nin son seviyesinde elde edilen ' $sn-1$ 'adet $x_{freq}(n)$ 'nin katsayısı aynı sayıda $y(n)$ 'nin terimine atanır ve daha sonra sırasıyla ayrıştırma ve yeniden-yapılandırma süreçlerine tabi tutulur. Böylelikle sistem çıkışını girişi ile etkileştirerek PI kontrol sistemlerindeki gibi geri-bildirim sağlanmış olunur. Bu metotla 10kHz ile örneklenmiş bir periyodik sinyalin 50Hz'lik birleşeni 2 adet ayrıştırma ve yeniden-yapılandırma süreçlerin gerçekleştirilmesinden sonra elde edilebilmektedir. Seviye sayılarının azaltılması sonucu, DD algoritması ilk haline göre daha hızlı tepki vermekte ve mikro-işlemciler için hesaplama yükünü çok daha azaltılmaktadır. Kullanılan PSCAD/EMTDC programında kullanıcılar tarafında oluşturulan modellere, Fortran kodları kolaylıkla dâhil edilebilmektedir. Bu özellik kullanılarak önerilen yöntem, Fortran kodları ile kullanıcı ara yüzü oluşturulmuş ve programdan alınan görüntü ile görsel olarak Şekil 3'te sunulmuş olup okuyucular tarafından daha kolaylıkla anlaşılabilmesi için yukarıda verilen eşitliklerin kullanım yerleri ayrıştırma ve yeniden yapılandırma süreçleri göz önünde bulundurularak belirtilmiştir.

5. ÖNERİLEN SİSTEMİN BENZETİM TESTLERİ (THE SIMULATION TESTS OF THE PROPOSED SYSTEM)

Yapılan durum çalışmalarında doğrultucu ve DA yükler sabit olarak devrede olup, dengesiz yükler devreye bir ayırıcı ile eklenip veya çıkarılabilmektedir. Ayrıca D-STATKOM'un dengesiz sistem gerilimlerindeki performansını incelenmesi amacıyla sisteme bağlı gerilim kaynaklarının değerleri son durum çalışmasında değiştirilmiştir. Sistemin D-STATKOM devre dışı durumundaki güç değerleri Tablo 1'de sunulmuştur.



Şekil 3. Geliştirilen Dalgacık Dönüşümü yönteminin detaylı gösterimi (The detailed view of the proposed Wavelet Transform Method)

Tablo 1. D-STATKOM devre dışı olduğu durumdaki güç sisteminin gerilim ve güç değerleri
(The voltage and power ratings of power system without D-STATKOM)

Örnek Çalışma	Va	phsa	Vb	phsb	Vc	phsc	Vab	Vbc	Vac	Pline	Qline	PDC	QDC	PAC	QAC	Plost	Qlost
	kV	(°)	kV	(°)	kV	(°)	kV	kV	kV	kW	kVAr	kW	kVAr	kW	kVAr	kW	kVAr
1	0,22	0	0,22	-120	0,22	-240	0,38	0,38	0,38	6,14	3,36	5,80	2,37	0,00	0,00	0,34	0,99
2	0,22	0	0,21	-120	0,22	-240	0,38	0,38	0,38	7,03	3,86	5,62	2,28	0,96	0,26	0,45	1,32
3	0,18	-2	0,24	-121	0,23	-238	0,36	0,40	0,36	7,13	3,86	5,61	2,29	1,06	0,25	0,46	1,32

Pline = PDC + PAC + Plost Qline = QDC + QAC + Qlost Not: Değerler ilk birinci saniyede alınmıştır.

Tablo 2. Birinci örnek çalışmada D-STATKOM devre dışı ve devredeyken hattın güç değerleri
(Power parameters of line when D-STATKOM is online and offline for the first-case)

D-STATKOM	Pline kW	Qline kVAr	PDC kW	QDC kVAr	PAC kW	QAC kVAr	Plost kW	Qlost kVAr
Devre Dışı	6,140	3,360	5,800	2,370	0,000	0,000	0,340	0,990
Devrede	7,595	0,149	6,834	2,282	0,000	0,000	0,761	-2,133

Pline = PDC + PAC + Plost Qline = QDC + QAC + Qlost

Tablo 1’de dağıtım hattının toplam aktif-reaktif güç değerleri (*Pline - Qline*), doğrultucunun aktif-reaktif güç değerleri (*PDC-QDC*), dengesiz yük olarak sisteme dâhil edilen yükün aktif-reaktif güç değerleri (*PAC - QAC*) ve dağıtım hattında kaybolan aktif-reaktif güç değerleri (*Plost-Qlost*) verilmiştir. Bu değerler, örnek çalışmalarda D-STATKOM devreye alındıktan sonraki değerleriyle karşılaştırılacaktır.

5.1. Örnek Çalışma-1: Dengeli Gerilim Kaynağı + Doğrultucu (Case Study-1: Balanced Voltage Source + Rectifier)

Akım ve gerilimde bulunan harmonik etkilerin azaltılmasında genellikle AGF kullanılmaktadır. Önerilen DD metotla, D-STATKOM bu görevi yerine getirebilmektedir. Bu durum çalışmada güç devresinde doğrultucuyu devreye alıp, bir harmonik kaynağı olarak çalıştırılmıştır. Doğrultucuda DA yük olarak “30Ω+8mH” değerinde direnç ve indüktans kullanılmıştır. Benzetim süresi 1,0s (saniye) olup, ilk 0,50s’de D-STATKOM devre dışı bırakılıp, 0,50s’den sonra devreye alınarak sistem dinamikleri (faz-nötr ve faz-faz gerilimleri, hat ve yük akımları, aktif-reaktif güç değerleri) grafiksel olarak irdelenmiştir. Benzetim çalışmasında 0,0s-0,50s arasında D-STATKOM devre dışı bırakılmış, 0,50s-1,0s saniyeleri arasında devreye alınarak performansı izlenmiş olup, sistemin güç değerleri karşılaştırmalı olarak Tablo 2’de sunulmuştur. Şekil 4-A’da sistemin güç değeri gösterilmiştir. 0,50s-0,60s saniyeleri arasında evirgeçteki kapasitenin gerilim indüklemesi için hattın aktif enerji çekilmektedir. Aktif enerjinin çekilmesi hat akımın artmasına neden olacağından reaktif enerjide aynı oranda artacaktır. Bu sebepten 0,10s süresince *Pline - Qline* anlık olarak 2 katı kadar yükselmiştir. 0,60s-1,0s saniyeleri arasında hattın aktif enerjisi, reaktif enerji ve harmonik kompanzasyonunda gerekli enerjiyi sağlamak için artarken; reaktif enerji tamamen sıfır düzeylerine çekilmiştir.

PSCAD/EMTDC’nin kütüphanesinde bulunan FFT modülü kullanılarak hat akımında %14,50’lik Toplam Talep Bozunum (TTB) ve hat gerilimlerinde benzer seviyede Toplam Harmonik Bozunum (THB) ölçülmüş olup, bu harmonik oran sistemin faz gerilimlerine de yansımaktadır. Bu durum Şekil 4-B’de 0,0s-0,50s arasında kolaylıkla görülebilmektedir. 0,50s’de devreye giren D-STATKOM sistemin güç değerlerinde 5 periyot süre boyunca geçici bir yükselmeye sebebiyet vermiş olsa da, bu durum akım-gerilim dinamiklerinde sadece 1 periyot sürmüştür. 0,52s-1,0s saniyeleri arasında hem akımda hem de gerilimdeki harmonikler kompanze edilmiş olup, THB seviyesi %3,05 ve TTB seviyesi %2,83 kadar düşürülmüştür.

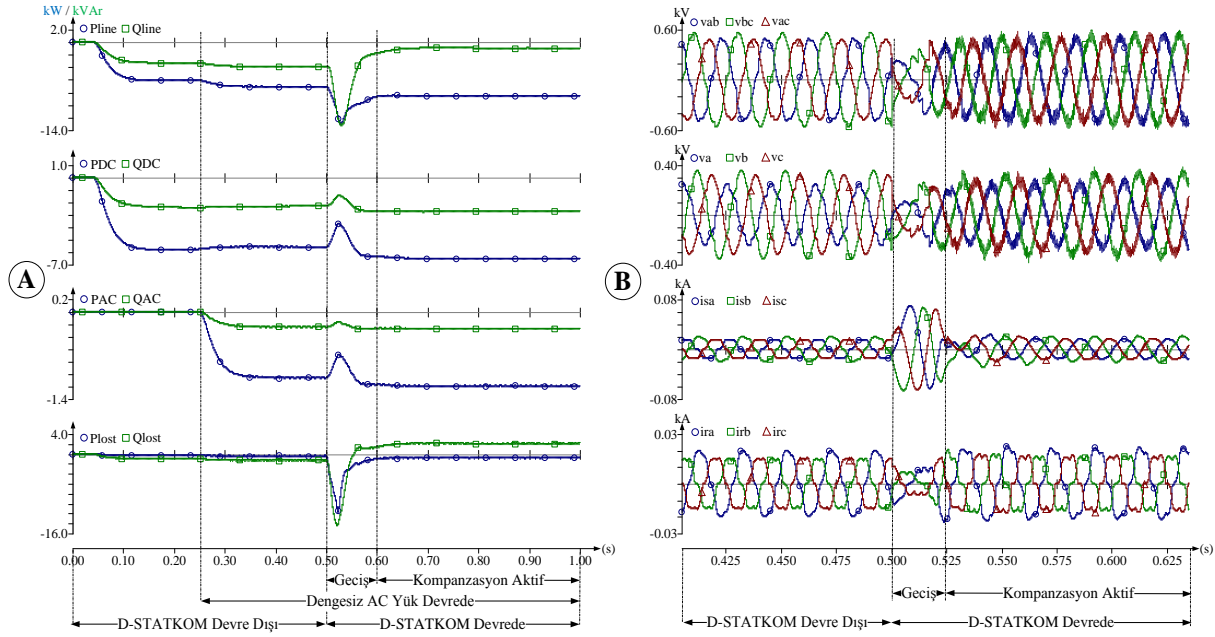
5.2. Örnek Çalışma-2: Dengeli Gerilim Kaynağı + Dengesiz Yük + Doğrultucu (Case Study-2: Balanced Voltage Source + Unbalanced Load + Rectifier)

Sanayide kullanılan yükler, elektrik şebekesine dengeli olarak dağıtılmaya çalışılmaktadır. Kaynak ve baskı makinaları gibi anlık olarak devreye girip çıkan yükler sistemde dengesiz faz akımı çekilmesine neden olmaktadır. Bu örnek çalışmada sisteme 0,30s’de BRK1 kapalı duruma getirilip dengesiz yük ve 0,50s’den sonra da BRK2 kapalı duruma getirilip D-STATKOM devreye alınmış olup, sistem dinamiklerinin değişimi Şekil 5’te sunulmuştur. Ayrıca, sistemin güç değerleri karşılaştırmalı olarak Tablo 3’de verilmiştir. 0,30s’den sonraya devreye alınan dengesiz yük, aktif ve reaktif enerjide artmaya ve faz akımlarında dengesizliğe neden olmuştur. 0,50s’de D-STATKOM devreye alınmış olup, 0,52s’de akım harmoniğini ve 0,60s’den sonra sistemin reaktif enerjisini kompanze etmeye başlamıştır. FFT modülü kullanılarak, TTB değeri %12,30 ve THB değeri %14,0 olarak kompanzasyon öncesi ölçülmüş olup, kompanzasyon sonrası TTB seviyesi %5,29 ve THB seviyesi %4,07 kadar düşürülmüştür.

Tablo 4. Üçüncü örnek çalışmada D-STATKOM devre dışı ve devredeyken hattın güç değerleri
(Power parameters of line when D-STATKOM is online and offline for the third-case)

D-STATKOM	Pline kW	Qline kVAr	PDC kW	QDC kVAr	PAC kW	QAC kVAr	Plost kW	Qlost kVAr
Devre Dışı	7,129	3,856	5,612	2,288	1,059	0,248	0,458	1,320
Devrede	8,531	0,472	6,518	2,752	1,198	0,277	0,815	-2,557

Pline = PDC + PAC + Plost Qline = QDC + QAC + Qlost

**Şekil 6.** Üçüncü örnek çalışmasının benzetim sonuçları (The simulation results of third-case)

5.3. Örnek Çalışma-3: Dengesiz Gerilim Kaynağı + Dengesiz Yük + Doğrultucu (Case Study-3: Unbalanced Voltage Source + Unbalanced Load + Rectifier)

Elektrik üreticilerinden kaynaklanan hatalardan dolayı dağıtım hatlarında dengesiz gerilimler oluşmaktadır. Bu hatalardan dolayı üç-faz ile beslenen yüklerde bozulmalara ve dengesiz yüklenmelere neden olmaktadır. Bu örnek çalışmada kaynak gerilim değerleri Tablo 1’de verildiği şekilde değiştirilmiş olup, D-STATKOM’ ile hatlar arası gerilimlerinin normal değerlerinde tutulmaya çalışılmıştır. Benzetim çalışmasında sisteme 0,30s’de BRK1 kapalı duruma getirilip dengesiz yük ve 0,50s’den sonra da BRK2 kapalı duruma getirilip D-STATKOM devreye alınmış olup, sistem dinamiklerinin değişimi Şekil 6’da sunulmuştur. Ayrıca, sistemin güç değerleri karşılaştırmalı olarak Tablo 4’de verilmiştir. D-STATKOM 0,50s’den sonra devreye alınmış olup, 0,60s’den sonra harmonik ve reaktif enerjiyi etkili bir şekilde kompanze etmeye başlamıştır. Ayrıca, 0,50s’e öncesi hatlar arası gerilim dengesizliği (Tablo 1’de belirtilen hat ve faz gerilimleri değerleri) reaktif güç kompanzasyonu ile giderilmiş ve faz-nötr gerilim dengesizlikleri azaltılmaya çalışılmıştır. FFT modülü

kullanılarak, TTB değeri %18,40 ve THB değeri %12,76 olarak kompanzasyon öncesi ölçülmüş olup, kompanzasyon sonrası TTB seviyesi %5,23 ve THB seviyesi %4,37 kadar düşürülmüştür.

6. SONUÇLAR (CONCLUSIONS)

D-STATKOM hem dağıtım hem de iletim sistemlerinde kullanılan evirgeç tabanlı şebekeye paralel bağlı aygıt olup güç devresi temel olarak DA kapasitör, evirgeç, çıkış filtresi ve gerekli olması durumunda şebekeye bağlantı sağlayan transformatörden oluşmaktadır. D-STATKOM sistemleri, \pm VAr aralığında, şebeke frekansında (50Hz) sürekli, hem indüktif hem de kapasitif reaktif güç üretebilmektedir. Bu yeteneklerinden dolayı, dağıtım ve iletim sistemlerinin GK problemlerinin çözümünde doğrudan kullanılabilir geleceğin teknolojisi olarak görülmektedir. Bu çalışmada ilk defa, kontrol yöntemi Genel Dalgacık Dönüşümünden geliştirilen bir D-STATKOM önerilmiştir. Önerilen DD algoritması, geri-bildirim yöntemi ile giriş sinyalin temel harmoniğini en kısa sürede ulaşılabilirliğini arttırmış olup, tepki süresi daha önceki sürümlerine göre daha hızlandırılmıştır. Böylelikle DD’nin elektriksel güç uygulanabilirliği arttırılmıştır. Ayrıca, bu çalışma ile birlikte

genel dalgacık algoritması literatürde ilk defa matematiksel olarak formüle edilmiştir. Durum çalışmalarında önerilen yöntem ile hem akım/gerilim harmonikleri hem de reaktif enerji başarılı bir şekilde kompanze edilmiş olup, yük karakteristiklerinden dolayı ortaya çıkan olumsuz sistem koşulları giderilmiştir. Üç adet durum çalışmasında aynı güç devresi kullanılmış ancak kesiciler kullanılarak farklı durum çalışmaları oluşturulmuştur. Devrede kullanılan dağıtım hattı modülü üzerinde bir gerilim düşümü gerçekleşmektedir. Bu durum doğrultucu ile birlikte dengesiz yük modülü üzerinde 0,22kV'dan düşük gerilim düşümüne sebep olmaktadır. D-STATKOM sisteme reaktif enerji vererek hem kompanzasyon hem de gerilim düzenlemesini aynı anda gerçekleştirmektedir. Bu durum örnek çalışmalarda 0,0s-0,50s arasında gerilim düzeyi ile 0,50s-1,0s arasındaki gerilim düzeylerinin karşılaştırılmasında daha kolay fark edilecektir. Birinci örnek çalışmasında dengeli gerilim kaynağına sahip bir sistem oluşturulmuş ve harmonik kaynağı olarak 6-darbeleri doğrultucu kullanılmıştır. STATKOM devreye girdikten sonra hat akımındaki %14,50'lik THB %3,05'e kadar düşürülmüştür. İkinci örnek çalışmasında sisteme dengesiz yük devreye alınmış ve böylece yük üzerinde dengesiz bir gerilim oluşturulmuştur. Durum çalışması sonuçlarında TTB değeri %12,30'den %5,29'a ve THB değeri %14,0'dan %4,07'e kadar düşürülmüş ve kompanzasyon öncesi yükte oluşan gerilim bozukluğu, D-STATKOM devreye alındıktan sonra giderilmiştir. Şebeke tarafından kaynaklanan dengesiz gerilim çukuru-tepeleri ve faz atlamaları üçüncü örnek çalışmada sistem gerilim kaynağının faz gerilimleri değiştirerek gerçeklemeye çalışılmıştır. Bu durumda D-STATKOM hem hatlar arası dengesiz gerilim dalgalanmasını düzenlemiş hem de gerilim düzenlemesi yaparak şebeke tarafından kaynaklanan dengesiz sistem koşullarının giderilmesi yerine getirilmiştir. TTB değeri %18,40'den %5,23'e ve THB değeri %12,76'den %4,37'e kadar düşürülmüştür.

TEŞEKKÜRLER (ACKNOWLEDGEMENT)

Bu çalışma TÜBİTAK Kurumu tarafından 5-2014 / 5-2015 tarihli ve 144E015 numaralı proje adı altında desteklenmiş olup, kuruma teşekkürlerimizi sunarız.

KAYNAKLAR (REFERENCES)

1. Sepulveda C. A., Munoz J. A., Espinoza J. R., Figueroa M. E., All-on-chip DQ-frame based D-STATCOM control implementation in a low-cost FPGA, IEEE Transactions on Industrial Electronics, 60 (2), 659-669, 2013.
2. Zaveri T., Bhalja B., Zaveri N., Load compensation using DSTATCOM in three-phase, three-wire distribution system under various source voltage and delta connected load conditions, International Journal of Electrical Power & Energy Systems, 41 (1), 34-43, 2012.
3. Karmiris G., Tsengenes G., Adamidis G., A multifunction control scheme for current harmonic

elimination and voltage sag mitigation using a three phase three level flying capacitor inverter, Simulation Modelling Practice and Theory, 24, 15-34, 2012.

4. Solanki J., Frohlike N., Bocker J., Wallmeier P., Analysis, design and control of 1MW, high power factor and high current rectifier system, IEEE Congress and Exposition on Energy Conversion, 1725-1732, 2012.
5. Arya R.S., Singh B., Power quality improvement under nonideal AC mains in distribution system, Electric Power Systems Research, 106, 86-94, 2014.
6. Arya S.R., Singh B., Performance of DSTATCOM Using Leaky LMS Control Algorithm, IEEE Journal of Emerging and Selected Topics in Power Electronics, 1 (2), 104-113, 2013.
7. Singh B., Arya S.R., Implementation of single-phase enhanced phase-locked loop-based control algorithm for three-phase DSTATCOM, IEEE Transactions on Power Delivery, 28 (3), 1516 -1524, 2013.
8. Singh B., Arya S.R., Back-propagation control algorithm for power quality improvement using D-STATCOM, IEEE Transactions on Industrial Electronics, 61 (3), 1204-1212, 2014.
9. Singh B., Arya S. R., Composite observer-based control algorithm for distribution static compensator in four-wire supply system, IET Power Electronics, 6 (2), 251-260, 2013.
10. Arya S.R., Singh B., Implementation of distribution static compensator for power quality enhancement using learning vector quantisation, IET Generation, Transmission & Distribution, 7 (11), 1244-1252, 2013.
11. Singh B., Arya S.R., Chandra A., Al-Haddad K., Implementation of adaptive filter based control algorithm for Distribution Static Compensator, IEEE Annual Meeting on Industry Applications Society, 7-11, 2012.
12. Mishra M.K., Ghosh A., Joshi A., Operation of a DSTATCOM in voltage control mode, IEEE Transactions on Power Delivery, 18 (1), 258-264, 2003.
13. Arya S.R., Singh B., Chandra A., Al-Haddad K., Control of shunt custom power device based on Anti-Hebbian learning algorithm, 38th IEEE Annual Conference on Industrial Electronics Society, 1246-1251, 2012.
14. Arya S.R., Singh B., CTF control algorithm of DSTATCOM for Power factor correction and zero voltage regulation, IEEE Third International Conference on Sustainable Energy Technologies, 157-162, 2012.
15. Arya S.R., Singh B., Chandra A., Al-Haddad K., Control of DSTATCOM using adjustable step least mean square control algorithm, 5th IEEE Fifth Power India Conference, 1-6, 2012.
16. Singh B., Solanki J., A comparison of control algorithms for DSTATCOM, IEEE Transactions on Industrial Electronics, 56 (7), 2738-2745, 2009.

17. Elnady A., Salama M.M., A, Unified approach for mitigating voltage sag and voltage flicker using the DSTATCOM, *IEEE Transactions on Power Delivery*, 20 (2), 992-1000, 2005.
18. Shukla A., Joshi A., State feedback control of multilevel inverters for DSTATCOM Applications, *IEEE Transactions on Power Delivery*, 22 (4), 2409-2418, 2007.
19. Singh B., Jayaprakash P., Kothari D.P., New control approach for capacitor supported DSTATCOM in three-phase four wire distribution system under non-ideal supply voltage conditions based on synchronous reference frame theory, *International Journal of Electrical Power & Energy Systems*, 33 (5), 1109-1117, 2011.
20. Aggarwal M., Gupta S.K., Singh M., Analysis and control of grid connected wind energy system with DSTATCOM, *IEEE Fifth Power India Conference*, 1-6, 2012.
21. George V., Mishra M.K., Design and analysis of user-defined constant switching frequency current-control-based four-leg DSTATCOM, *IEEE Transactions on Power Electronics*, 24 (9), 2148-2158, 2009.
22. Srikanthan S., Mishra M.K., Rao R.K.V., Improved hysteresis current control of three-level inverter for distribution static compensator application, *IET Power Electronics*, 2 (5), 517-526, 2009.
23. Shukla A., Ghosh A., Joshi A., Hysteresis current control operation of flying capacitor multilevel inverter and its application in shunt compensation of distribution systems, *IEEE Transactions on Power Delivery*, 22 (1), 396-405, 2007.
24. Reddy J.G.P., Reddy K.R., Power quality improvement using Neural Network controller based cascaded H-Bridge multilevel inverter type D-STATCOM, *International Conference on Computer Communication and Informatics*, 1-6, 2012.
25. Bhattacharjee C., Roy A.K., Roy B.K., Improvement of available load voltage for a constant speed WECS coupled with fuzzy-controlled DSTATCOM, *15th International Conference on Harmonics and Quality of Power*, 637-641, 2012.
26. Nijhawan P., Bhatia R.S., Jain D.K., Role of DSTATCOM in a power system network with induction furnace load, *IEEE Fifth Power India Conference*, 1-5, 2012.
27. Singh B., Arya S.R., Admittance based control algorithm for DSTATCOM in three phase four wire system, *2nd International Conference on Power, Control and Embedded Systems*, 1-8, 2012.
28. Bukata B.B., Li Y., A novel model-free prediction of power quality problems via DSTATCOM, *18th International Conference on Automation and Computing*, 1-6, 2012.
29. Mishra M K., Karthikeyan K., A fast-acting dc-link voltage controller for three-phase DSTATCOM to compensate AC and DC loads, *IEEE Transactions on Power Delivery*, 24 (4), 2291-2299, 2009.
30. Gupta R., Ghosh A., Frequency-domain characterization of sliding mode control of an inverter used in DSTATCOM application, *IEEE Transactions on Circuits and Systems I: Regular Papers*, 53 (3), 662-676, 2006.
31. Wang H., Meng X., Zhao L., Zhao T., Controlling study of D-STATCOM based on Hybrid Genetic Optimization PID algorithm, *24th Chinese Conference on Control and Decision*, 2762-2766, 2012.
32. Singh B., Arya S.R., Adaptive theory-based improved linear sinusoidal tracer control algorithm for DSTATCOM, *IEEE Transactions on Power Electronics*, 28 (8), 3768-3778, 2013.
33. Mitra P., Venayagamoorthy G.K., An adaptive control strategy for DSTATCOM applications in an electric ship power system, *IEEE Transactions on Power Electronics*, 25 (1), 95-104, 2010.
34. Sünter Z., Altun H., Sünter S., A New Approach for Harmonic Elimination in Single-Pulse Modulated Single-Phase Inverter Drive System, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 30 (2), 237-247, 2015.
35. Kumar C., Mishra M.K., A modified D-STATCOM topology with reduced VSI rating, DC link voltage, and filter size, *2013 International Conference on Clean Electrical Power (ICCEP)*, 325-331, 2013.
36. Miller T.J.E, Hanselman D., Janhs T.M., Mcdonald J., *Power electronic control in electrical systems*, Newnes Power Engineering Series, 2002.
37. Pittorino L.A., Hom A., Enslin J.H.R., Power theory evaluation for the control of an active power filter, *IEEE AFRICON 4th*, 2 (4), 676-681, 1996.
38. Lee S.J., Kang J.K., Sul S.K., A new phase detecting method for power conversion systems considering distorted conditions in power system, *Thirty-Fourth IAS Annual Meeting Industry Applications Conference*, 4 (34), 2167-2172, 1999.
39. Teke A., Meral E.M., Sarbulut L., Tümay M., Implementation of fuzzy logic controller using FORTRAN language in PSCAD/EMTDC, *International journal of electrical engineering education*, 48 (4), 372-390, 2011.
40. Üstündağ M., Avcı E., Gökbulut M., Ata F., Denoising of Weak Radar Signals Using Wavelet Packet Transform and Genetic Algorithm, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 29 (2), 375-383, 2014.