



Aralık değerli tip-2 bulanık denetleyici ile negatif gerilim çıkışlı temel seri Luo çeviricinin denetimi

Control of negative voltage output elementary series Luo converter via interval type-2 fuzzy controller

Ahmet Gani^{1,*} 

¹ Kayseri Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, 38280, Kayseri, Türkiye.

Öz

Bu çalışmada, sürekli iletim modunda çalışan negatif gerilim çıkışlı temel seri Luo çeviricinin gerilim mod denetimi için aralık değerli tip-2 Takagi-Sugeno-Kang (TSK) bulanık denetleyici önerilmiştir. Önerilen denetleyici ile negatif gerilim çıkışlı temel seri Luo çeviricinin dinamik cevabının farklı denetim senaryoları ile iyileştirilmesi amaçlanmıştır. Bu amaçla ilk olarak negatif gerilim çıkışlı temel seri Luo çeviricinin devre modeli analiz edilmiş ve sürekli iletim modunda çalışma için devre eleman sınır değerleri hesaplanmıştır. Daha sonra önerilen denetim yapısının dinamik performansı referans gerilim değişimi, giriş gerilimi değişimi ve yük değişimi gibi bozulmalara karşı Matlab/Simulink benzetim ortamında tip-1 TSK bulanık denetleyici ile karşılaştırılabilir olarak incelenmiştir. Benzetim çalışmasından elde edilen karşılaştırmalı denetim başarımları değerlendirildiğinde bütün denetim durumları için yerleşim zamanları bakımından önerilen denetleyicinin tip-1 TSK bulanık denetleyiciye kıyasla daha iyi iyileştirme değerlerine sahip olduğu görülmüştür.

Anahtar kelimeler: Negatif gerilim çıkışlı temel seri Luo çevirici, Aralık değerli tip-2 TSK bulanık denetim, Tip-1 TSK bulanık denetim

1 Giriş

Negatif gerilim çıkışlı Luo çeviriciler gerilim dönüşüm oranını sınırlayan parazitik etkilerin üstesinden gelerek pozitif doğru akım (DA) giriş geriliminden negatif doğru akım (DA) çıkış gerilimine az gerilim dalgalanmalı ters çıkış gerilimi sağlamaktadırlar [1]. Negatif gerilim çıkışlı Luo çeviricilerin doğrusal olmayan yapılarından ötürü bu çevirici yapılarının denetiminde klasik oransal-integral (PI), oransal-türevsel (PD) ve oransal-integral-türevsel (PID) denetleyiciler arzu edilen başarımları sağlayamamaktadır. Bu durumlardan dolayı bulanık mantık gibi akıllı denetleyici yapıları geliştirilmektedir [2]. Bulanık mantık uzman kişinin kestirimlerini referans alan doğrusal olmayan ve birçok sistemde kullanılan bir denetim yapısıdır [3]. Bulanık mantık denetim sistemleri tip-1 ve tip-2 olmak üzere iki ayrı denetim yapısı olarak incelenmektedir. Tip-1 bulanık denetim sistemi tasarımında uzman kişi bulanık denetim sistemlerinin en önemli tasarım özelliklerinden biri olan üyelik fonksiyonlarının keskin değerlerini belirleme ve dilsel

Abstract

The present study proposes an interval type-2 Takagi-Sugeno-Kang (TSK) fuzzy controller for voltage mode control of an elementary series Luo converter with negative output voltage and operating at continuous conduction mode. Under different controlling scenarios, the proposed controller aims to improve dynamic response of elementary series Luo converter with negative voltage output. To this end, the circuit model of elementary series Luo converter with negative voltage output was analyzed, and circuit element boundary values were calculated for continuous conduction mode. The dynamic performance of the proposed controlling structure was later analyzed using type-1 TSK fuzzy controller against various disturbances such as changing reference and input voltage and load in Matlab/Simulink environment. When the comparative control performance values obtained from the simulation study are examined, it was observed that the proposed controller has better improvement values compared to the type-1 TSK fuzzy controller in terms of settling times for all control situations.

Keywords: Negative voltage output elementary Luo converter, Interval type-2 fuzzy controller, Type-1 TSK fuzzy controller

değişkenlerin seçimi gibi bazı kritik seçimler yapmak zorundadır [4-6]. Tip-1 bulanık denetim sistemlerindeki bu problemler, denetleyicinin çalışma koşullarında değişikliklere yol açmakta ve belirsiz durumlar oluşmaktadır. Tip-2 bulanık denetim ile belirsizlikler etkin bir şekilde modellenerek sistemin çalışma noktasında daha kararlı bir sistem cevabı elde edilmektedir [7-9].

Araştırma literatüründe negatif gerilim çıkışlı Luo çeviricilerin modellenmesi ve denetimi için bazı çalışmalar yapılmıştır [1,10-19,22]. Bu çalışmada ise önceki çalışmalardan farklı olarak negatif gerilim çıkışlı temel seri Luo çeviricinin Matlab/Simulink ortamında benzetim modeli oluşturulmuştur. Çeviricinin gerilim mod denetimi referans gerilimi, giriş gerilimi ve yük direnci gibi zamanla değişen bozucu sistemsel parametrelere karşı tip-2 bulanık denetleyicinin özel bir hali olan aralık değerli tip-2 bulanık denetleyici ile gerçekleştirilmiştir.

Çalışmanın araştırma literatürüne katkılarından bahsedilecek olursa; negatif gerilim çıkışlı temel seri Luo

* Sorumlu yazar / Corresponding author, e-posta / e-mail: ahmetgani@kayseri.edu.tr (A. Gani)

Geliş / Received: 18.07.2022 Kabul / Accepted: 22.08.2022 Yayınlanma / Published: 14.10.2022

doi: 10.28948/ngumuh.1144875

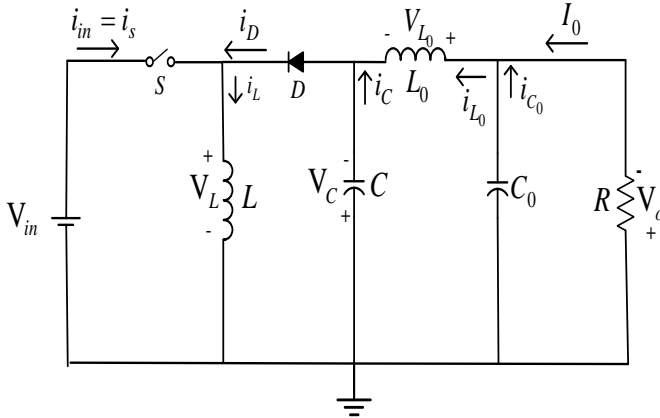
çeviricinin gerilim mod denetimi için bulanık mantık esaslı denetim yöntemlerinin başarımlarının incelendiği bir çalışmaya rastlanmamıştır. Bu durum çalışmanın özgünlüğünü yansıtmaktadır.

Çalışmanın takip eden bölümleri şu şekilde düzenlenmiştir: ikinci bölümde negatif gerilim çıkışlı temel seri Luo çevirici modeli ve önerilen aralık değerli tip-2 bulanık denetim yapısı materyal ve metot kısmında, detaylı benzetim çalışmaları bulgular ve tartışma kısmında, çalışmadan elde edilen temel çıkarımlar ise sonuçlar kısmında verilmiştir.

2 Materyal ve metot

2.1 Negatif gerilim çıkışlı temel seri luo çevirici

Luo çeviriciler, DA/DA çeviricilerin yeni serisi olan gerilim yükseltici çeviricilerdir. Luo çeviriciler gerilim yükseltme yönteminden faydalanılarak geliştirilmiştir. Bu çeviricilerin klasik çeviricilerden temel farkı yüksek güç yoğunluğu, yüksek verimlilik ve düşük salınımlı yüksek çıkış gerilimidir [20]. Yüksek kazançlı Luo çeviriciler için aritmetik ve geometrik olmak üzere iki tür gerilim yükseltme yöntemi vardır. Çıkış geriliminin aritmetik şekilde yükseltilmesi gerilim yükseltmeli Luo çeviriciler için mümkün olmaktadır [21]. Gerilim yükseltmeli çeviriciler iki alt seriden oluşmaktadır. Birincisi temel seri, diğeri de ek seri olarak isimlendirilmektedir. Bu çalışmada kullanılan çevirici temel seriden oluşan negatif çıkışlı gerilim yükseltmeli Luo çeviricidir. Temel seri bir anahtar S ; 2 adet indüktör L ve L_o ; 2 adet kapasitör C , C_o ; 1 adet diyot ve yük direncinden (R) oluşmaktadır. Temel seri devre Şekil 1’de verilmiştir.



Şekil 1. Temel Seri Devre

Negatif gerilim çıkışlı temel seri Luo çeviricinin çalışması pozitif gerilim çıkışlı temel seri Luo çeviriciye benzemektedir. Devre yapısı incelenecek olursa pozitif gerilim çıkışlı temel seri Luo çeviriciye göre diyotların yeri değiştirilerek devreden geçen akımın yönü değiştirilmektedir. Şekil 1’deki temel seri devrede S anahtarı kapalı durumda iken kaynak akımı $i_{in} = i_s$ olur. İndüktör (L), kaynaktan enerji çeker ve i_L akımı doğrusal olarak artar. Aynı zamanda, D diyotu ters yönlü olduğu için bloke olur. L_o indüktörü, I_o çıkış akımını sürekli tutar ve enerjiyi C kondansatöründen R yük direncine aktarır. S anahtarı açık

durumda iken, i_L akımı C kondansatörünü şarj etmek için D diyotu üzerinden akar ve i_{L_o} akımı artırır. L indüktörü, depolanan enerjisini C kapasitörüne aktarır ve R yük direncini indüktör L_o aracılığıyla yükler [22-23]. Çeviricinin sürekli iletim modu için gerilim kazancı,

$$M = \frac{V_o}{V_{in}} = -\frac{D}{1-D} \quad (1)$$

olur. L indüktöründen geçen akımın değişim oranı ve C kapasitörü üzerindeki gerilimin değişim oranı sırasıyla Denklem 2 ve 3’teki gibi hesaplanır.

$$\xi = \frac{\Delta i_L}{i_L} = \frac{D(1-D)R}{MfL} \quad (2)$$

$$\rho = \frac{\Delta V_C}{V_C} = \frac{D}{fRC} \quad (3)$$

Benzer şekilde L_o indüktöründen akan akımın değişim oranı ve C_o kapasitörü üzerindeki gerilimin değişim oranı sırasıyla Denklem 4 ve 5’teki gibi hesaplanabilir.

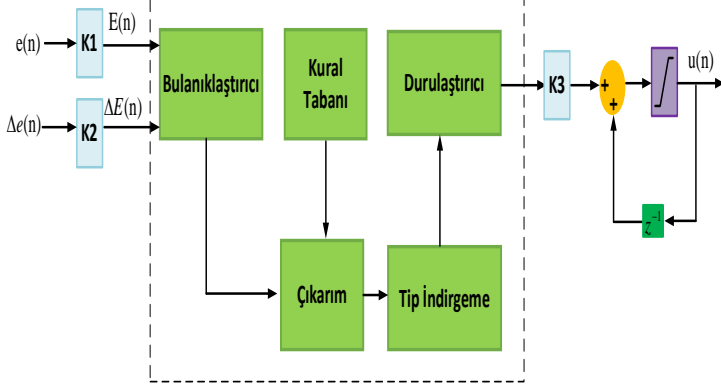
$$\xi_o = \frac{\Delta i_{L_o}}{i_{L_o}} = \frac{D}{8f^2 L_o C} \quad (4)$$

$$\mathcal{E} = \frac{\Delta V_{C_o}}{V_{C_o}} = \frac{D}{64f^3 L_o C C_o R} \quad (5)$$

2.2 Önerilen aralık değerli tip-2 bulanık denetleyici

Doğrusal olmayan negatif gerilim çıkışlı temel seri Luo çeviricinin referans gerilim değişimi, giriş gerilimi değişimi ve yük değişimi gibi bozuculara karşı dayanıklı ve kararlı bir dinamik performans göstermesi çok önemlidir. Bu nedenle çeviricinin doğrusal olmayan devre topolojisine uygun bir denetleyiciye ihtiyaç vardır [24]. Bulanık küme topolojisinin mimarı Lotfi Zadehtir. Tip-2 bulanık kümeler dilsel değişkenlerdeki belirsizliklerden doğan durumların modellenmesinde tip-1 bulanık kümelerle göre daha üstün özelliklere sahiptirler. Belirsizliklerin etkilerinin yok edilmesi için tip-2 bulanık kümeler etkili bir yöntem olarak sunulmuş ve birçok denetim sisteminde sıklıkla kullanılmaktadır. Tip-2 bulanık denetleyicilerin hesaplama yükü daha az olan aralıklı tip-2 bulanık denetim yapısı bulunmaktadır. Bu denetim yapısının çıkarım alt biriminde doğrusal bir fonksiyon ile ifade edilebilen Takagi-Sugeno-Kang (TSK) çıkarım yöntemi kullanılmaktadır [25]. Bu çalışmada aralık değerli tip-2 TSK bulanık denetim yapısı önerilmiştir. Şekil 2’de önerilen denetim yapısı, bulanıklaştırma birimi, kural tabanı, çıkarım birimi, tip indirgeme ve durulaştırıcı alt birimlerinden oluşmaktadır. Önerilen denetleyicinin girişleri hata $e(n)$ ve hata değişimi $\Delta e(n)$ olarak belirlenmiştir. Bu girişler K_1 ve K_2 ve K_3

kazançları ile ölçeklendirilme yapılarak bulanıklaştırıcı bloğuna uygulanmaktadır.



Şekil 2. Aralık değerli Tip-2 TSK bulanık denetleyicinin temel blok şeması

$$E(n) = K_1 \quad (6)$$

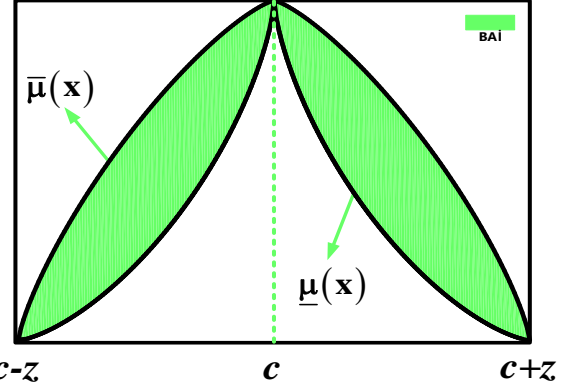
$$\Delta E(n) = K_2 [e(n) - e(n-1)] \quad (7)$$

Bulanık girişler çıkarım mekanizması ve kural tabanının birlikte kullanılmasıyla tip-2 bulanık çıkışların eldesini sağlamaktadır. Tip-2 bulanık mantık sisteminde tip-1 bulanık mantık sistemine ek olarak tip indirgeyici bulunmaktadır. Tip-2 bulanık kümeler tip indirgeyici yardımıyla tip-1 bulanık kümelere dönüştürülmektedir. Tip indirgeyici bloğunun çıkışı tip-1 bulanık kümedir. Elde edilen tüm tip-1 bulanık kümeler durulaştırıcı alt birimi ile kesin çıkışlara dönüştürülürler. Bu çalışmada her bir bulanık giriş için tip-2 elipsoidal üyelik fonksiyonu kullanılmış ve Denklem 8 ve 9 ile ifade edilmiştir.

$$\bar{\mu}(x) = \begin{cases} \left(1 - \left|\frac{x-c}{z}\right|^{a_1}\right)^{\frac{1}{a_1}} & \text{if } c-z < x < c+z \\ 0 & \text{ise} \end{cases} \quad (8)$$

$$\underline{\mu}(x) = \begin{cases} \left(1 - \left|\frac{x-c}{z}\right|^{a_2}\right)^{\frac{1}{a_2}} & \text{if } c-z < x < c+z \\ 0 & \text{ise} \end{cases} \quad (9)$$

Burada, x elipsoidal üyelik fonksiyonu giriş değişkenidir. c ve z ise sırasıyla elipsoidal üyelik fonksiyonunun merkezini ve genişliğini temsil eder. a₁ ve a₂ parametreleri, elipsoidal üyelik fonksiyonundaki belirsizliğin genişliğini belirler [26]. Şekil 3'te bu çalışmada kullanılan elipsoidal üyelik fonksiyonu gösterilmiştir.



Şekil 3. Elipsoidal üyelik fonksiyonu

Şekil 3'te belirsizliğin ayak izi (BAİ) ve ona ait elipsoidal alt ve üst üyelik fonksiyonları verilmiştir. Elipsoidal alt üyelik fonksiyonu (AÜF) ile üst üyelik fonksiyonu (ÜÜF) arasında kalan bölge BAİ olarak adlandırılmaktadır. BAİ, elipsoidal AÜF ve ÜÜF bir aralık değerli tip-2 bulanık kümeyi oluşturmaktadır [27]. Aralık değerli Tip-2 TSK bulanık denetleyicinin kural tabanı;

$$K^i : \text{Eğer } E(n) \tilde{A}_1^i \text{ ve } \Delta E(n) \tilde{A}_2^i \text{ ise,} \quad (10)$$

$$\text{O halde } u_n = a_1^i E(n) + a_2^i \Delta E(n)$$

olarak tanımlanmaktadır. Burada, i (i=1,...,25) kural sayısını ifade etmektedir. a₁ⁱ ve a₂ⁱ ise soncul parametrelerdir. i. kural için hesaplanan elipsoidal AÜF ve ÜÜF kural çıkarımları aşağıdaki gibi ifade edilebilir.

$$\bar{f}^i = \bar{\mu}_{\tilde{A}_1^i}(E(n)) * \bar{\mu}_{\tilde{A}_2^i}(\Delta E(n)) \quad (11)$$

$$\underline{f}^i = \underline{\mu}_{\tilde{A}_1^i}(E(n)) * \underline{\mu}_{\tilde{A}_2^i}(\Delta E(n)) \quad (12)$$

Burada *, t-norm operatörünü temsil eder. $\bar{\mu}_{\tilde{A}_1^i}$ ve $\underline{\mu}_{\tilde{A}_1^i}$ i. kuralın elipsoidal AÜF ve ÜÜF ifade etmektedir. Normalizasyon işlemi ise Denklem 13 ve 14 ile yapılmaktadır.

$$\bar{F}^i = \frac{\bar{f}^i}{\sum \bar{f}^i} \quad (13)$$

$$\underline{F}^i = \frac{\underline{f}^i}{\sum \underline{f}^i} \quad (14)$$

Tip indirgeme ve durulaştırmada daha az hesaplama yükü gerektirdiği için Biglarbegian-Melek-Mendel [28] yöntemi kullanılmıştır.

$$u_L(n) = \frac{\sum_i^M \bar{F}^i u_i(n)}{\sum_i^M \bar{F}^i} \quad (15)$$

$$u_R(n) = \frac{\sum_i^M \underline{F}^i u_i(n)}{\sum_i^M \underline{F}^i} \quad (16)$$

$$u(n) = qu_L(n) + (1-q)u_R(n) \quad (17)$$

Burada, q kullanıcının isteğine bağlı ayarlanabilen bir parametredir. Bu çalışmada en uygun sistem cevabını verdiği için 0.6 değeri tercih edilmiştir.

3 Bulgular ve tartışma

Negatif gerilim yükseltmeli temel seri Luo çevirici devresinin gerilim mod denetimini gerçekleştirebilmek için, anahtarlama frekansının, devrede kullanılan elemanların sınır değerlerinin ve devrenin giriş-çıkış gerilim değerlerinin belirlenmesi gerekmektedir.

3.1 Benzetim çalışmaları

Benzetim çalışmaları için kullanılacak olan negatif gerilim yükseltmeli temel seri Luo çeviriciye ait devrenin; yük değeri, giriş-çıkış gerilimi ve anahtarlama frekansı değerleri **Tablo 1**'de belirtilmiştir.

Tablo 1'den görüldüğü üzere indüktörlerin alabileceği sınır değerler **Denklem 2-4**'ten yararlanılarak sırasıyla 1.7mH ve 10mH olarak hesaplanmıştır. Kapasitörlerin alabileceği sınır değerler **Denklem 3-5**'ten yararlanılarak sırasıyla 25 μ F ve 20.16 μ F olarak hesaplanmıştır. Çalışmada indüktörlerden akan akımların ve çıkış akımının sürekli olmasını sağlamak için indüktör değerleri sınır değerlerinden yeterince yüksek seçilmiştir. Yük üzerindeki gerilim dalgalanmasının düşük olması ve kapasitörler üzerindeki gerilimlerin sürekli olması için, devredeki kapasitör değerleri sınır değerlerinden yeterince yüksek seçilmiştir. Önerilen denetleyici yapısı ile negatif gerilim çıkışlı temel seri Luo çeviricinin blok diyagramı **Şekil 4**'te verilmiştir.

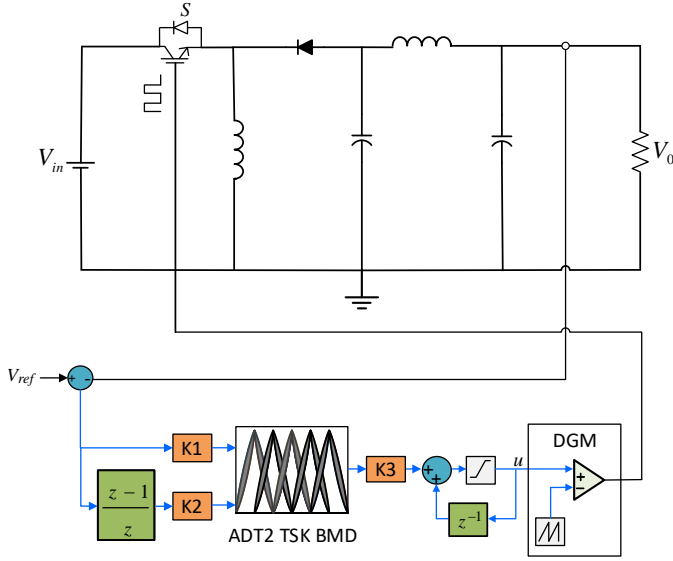
Şekil 4'ten görüldüğü gibi giriş ve çıkış değişkenlerini ölçeklendirmek için kazanç katsayıları (K_1 , K_2 , K_3) kullanılmıştır. Böylece önerilen denetleyici için üyelik fonksiyonlarının hangi aralıkta olacağı daha kolay bir şekilde ayarlanabilmektedir. V_{ref} negatif gerilim çıkışlı temel seri Luo çevirici çıkışının getirilmek istenen referans gerilim değeridir. V_o ise çeviricinin çıkış gerilimidir. u ise önerilen denetleyicinin denetim işareti olup aynı zamanda da çeviricinin anahtarlama oranıdır. u denetim işareti darbe genişlik modülasyonu (DGM) bloğu aracılığıyla anahtarlama elemanına uygulanmaktadır. Ayrıca K_3 kazanç bloğundan sonra denetleyici yapısının çıkışına anti-wind-up integratör bloğu bağlanarak kalıcı durum hatasının önlenmesi amaçlanmıştır. Aynı zamanda önerilen denetim yapısında elipsoidal üyelik fonksiyonları kullanılmış olup hata (e) ve hata değişimi (de) için üyelik fonksiyonları [-1,+1] değer aralığında seçilmiştir. Benzetim çalışmalarında

ilk olarak önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin basamak fonksiyonu şeklinde verilen referans gerilimi takip edebilme başarımı incelenmiştir. Basamak fonksiyonu şeklindeki referans gerilim değeri $t=1.5s$ anında (-36V)'dan (-24V)'a düşürülmüştür. Değişen referans gerilim değişimi için önerilen denetleyici ve tip-1 TSK bulanık denetleyicinin cevapları **Şekil 5**'te verilmiştir.

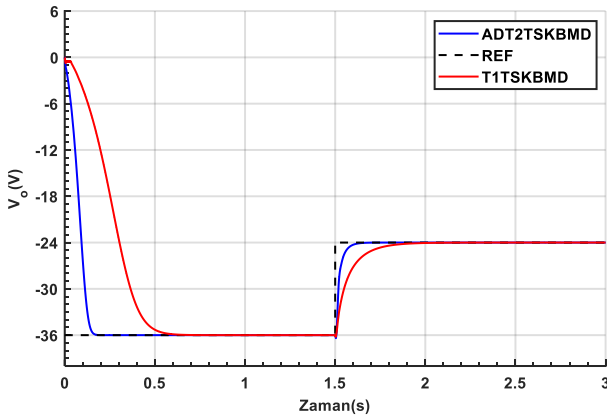
Tablo 1. Benzetim çalışması için belirlenen ve hesaplanan değerler

Belirlenen değerler		
Giriş Gerilimi	V_{in}	12V
Yük Direnci	R	20 Ω
Yük Gerilimi	V_o	36V
Anahtarlama Frekansı	f	50Khz
L indüktöründen akan akımın değişim oranı	ξ	0.0064
L_o indüktöründen akan akımın değişim oranı	ξ_0	0.00015
C kapasitörünün üzerindeki gerilimin değişim oranı	ρ	0.03
C_o kapasitörünün üzerindeki gerilimin değişim oranı	ε	0.00000093
Hesaplanan Sınır Değerler		
İndüktör	L_K	1.7mH
İndüktör	L_{oK}	10mH
Kapasitör	C_K	25 μ F
Kapasitör	C_{oK}	20.16 μ F
Seçilen Değerler		
İndüktör	L	5mH
İndüktör	L_o	15mH
Kapasitör	C	47 μ F
Kapasitör	C_o	100 μ F

Şekil 5'te görüldüğü gibi önerilen denetleyici (0V) \rightarrow (-36V) basamak referans gerilim değişiminde 0.16s sonra referans gerilim değerine ulaşırken, tip-1 TSK bulanık denetleyici 0.58s sonra referans gerilim değerine ulaşmıştır. (-36V) \rightarrow (-24V) basamak referans gerilim geçişinde ise önerilen denetleyici 1.65s sonra referans gerilimi yakalarken tip-1 TSK bulanık denetleyici 1.95s sonra referans gerilimi yakalamıştır. Önerilen denetleyici ve tip-1 TSK bulanık denetleyicinin basamak geçişlerindeki yerleşme zamanları **Tablo 2**'de verilmiştir.



Şekil 4. Önerilen denetleyici yapısı ile negatif gerilim çıkışlı temel seri Luo çeviricinin blok diyagramı



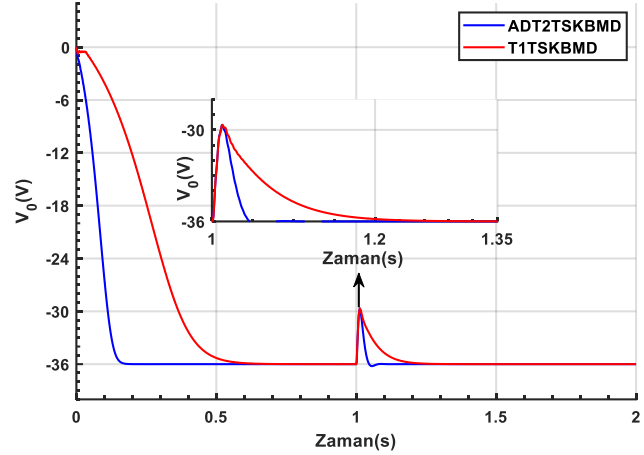
Şekil 5. Değişen referans gerilim değişikliği için önerilen denetleyici ve tip-1 TSK bulanık denetleyici cevapları

Tablo 2. Önerilen denetleyici ve tip-1 TSK bulanık denetleyicinin basamak geçişlerindeki yerleşme zamanları

(0V) → (-36V)		(-36V) → (-24V)	
ADT2TSKBMD	T1TSKBMD	ADT2TSKBMD	T1TSKBMD
0.16s	0.58s	1.65s	1.95s

Tablo 2’de denetleyicilerden elde edilen yerleşme zamanlarına ait bilgiler özetlenmiştir. Tablodan da görüleceği üzere önerilen denetleyici yapısı tip-1 TSK bulanık denetleyiciye karşı üstün denetim performans cevapları vermiştir. İkinci olarak önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin basamak şeklinde değişen giriş gerilimine karşı denetim performansları incelenmiştir. Bu amaçla basamak fonksiyonu şeklinde değişen giriş gerilimi $t=1s$ anında 12V değerinden 10V değerine düşürülmüştür. Basamak fonksiyonu şeklindeki giriş gerilim

değişimi için önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin cevabı Şekil 6’da verilmiştir. Gerilim değişimlerini daha iyi analiz edebilmek için değişimin olduğu anda detaylı gösterim belirli aralıklar seçilerek yapılmıştır.



Şekil 6. Basamak fonksiyonu şeklindeki giriş gerilim değişikliği için önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin cevabı

Şekil 6’da görüldüğü gibi giriş geriliminin $t=1s$ anında değiştirilmesiyle denetim sisteminde kısa süreli aşımalar meydana gelmiştir. Basamak fonksiyonu şeklinde değişen giriş gerilim değişikliği için denetleyicilerin yerleşim zamanı değerleri Tablo 3’te verilmiştir.

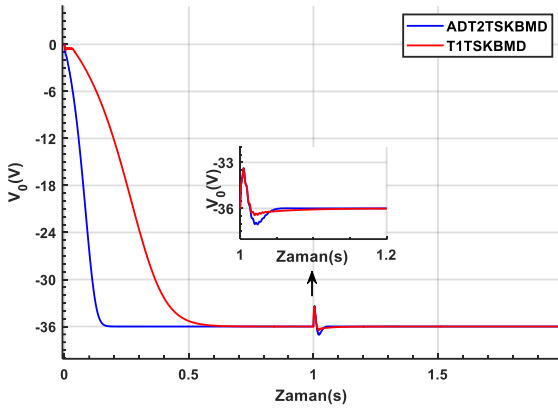
Tablo 3. Basamak fonksiyonu şeklinde değişen giriş gerilim değişikliği için denetleyicilerin yerleşim zamanı değerleri

Parametre	ADT2TSKBMD	T1TSKBMD
Yerleşme Zamanı	0.045s	0.25s

Tablo 3’te görüldüğü önerilen denetleyicinin giriş gerilimi 10V değerine düşüktükten sonra tip-1 TSK bulanık denetleyiciye kıyasla daha kısa sürede referans gerilimi yakalayıp takip etmeyi başarmıştır.

Son olarak sabit giriş geriliminde çalışan negatif gerilim çıkışlı temel seri Luo çeviricinin yük değerinin değişiminde önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin performansı incelenmiştir. Yük değeri $t=1s$ anında 20 Ω değerinden 18 Ω değerine düşürülerek %10 oranında yük değişikliği yapılmıştır. Önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin yük değişikliği cevapları Şekil 7’de verilmiştir. Denetleyicilerin yük değişikliği cevaplarını detaylı gözleyebilmek için değişimin olduğu anda belirli aralıklar belirlenerek detaylı performans incelemesi yapılmıştır.

Şekil 7 incelendiğinde $t=1s$ anında %10 oranında yük değişikliği yapıldığında denetim sisteminde kısa süreli aşımalar oluşmuştur. Yük değişikliği için denetleyicilerin yerleşim zamanı değerleri Tablo 4’te verilmiştir.



Şekil 7. Önerilen denetleyicinin ve tip-1 TSK bulanık denetleyicinin yük değişimi cevapları

Tablo 4. Yük değişimi için denetleyicilerin yerleşim zamanı değerleri

Parametre	20Ω-18Ω	
	ADT2TSKBMD	T1TSKBMD
Yerleşme Zamanı	0.05s	0.15s

Tablo 4'te görüldüğü gibi önerilen denetleyici yük değişiminden sonra tip-1 TSK bulanık denetleyiciye kıyasla daha kısa sürede referans gerilimi yakalayıp takip etmeyi başarmıştır. Aynı zamanda bütün durumlar için önerilen denetleyicinin diğer denetleyicinin yerleşme zamanını ne kadar iyileştirdiği belirlenmiştir. Değişen referans gerilim değişimi için azalan basamak değişiminde önerilen denetleyici yerleşme zamanını %72.41 oranında iyileştirirken, artan basamak değişiminde %15.38 oranında iyileştirmiştir. Benzer şekilde basamak fonksiyonu şeklinde değişen giriş gerilim değişimi için önerilen denetleyici % 20.5 oranında iyileştirme sağlarken, yük değişimi için ise %10 oranında iyileştirme sağlamıştır.

4 Sonuçlar

Bu çalışmada sürekli iletim modunda çalışan negatif gerilim çıkışlı temel seri Luo çevirici tasarlanmış ve çeviricinin gerilim mod denetimi için aralık değerli tip-2 TSK bulanık denetleyici önerilmiştir. Aynı zamanda çeviriciden elde edilen dinamik cevapların tüm çalışma durumları için en optimum seviyede olması amaçlanmıştır. Bu amaçla önerilen denetleyicinin referans gerilim takibi ve bozucu girişlere (giriş gerilimi ve yük değişimi gibi) karşı dinamik performansı detaylı benzetim çalışmalarıyla tip-1 TSK bulanık denetleyici ile karşılaştırılarak iyileştirme oranları benzetim çalışmalarıyla detaylı bir şekilde analiz edilmiştir. Önerilen denetleyici bütün çalışma durumlarında tip-1 TSK bulanık denetleyiciye kıyasla daha hızlı ve kararlı bir dinamik performans sergilemiştir. Bu durum önerilen denetleyici yapısının negatif gerilim çıkışlı temel seri Luo çeviricinin gerilim mod denetim biriminde performans iyileştirilmesi için kullanılabileceğini doğrulamıştır.

Çıkar çatışması

Yazarlar çıkar çatışması olmadığını beyan etmektedir.

Benzerlik oranı (iThenticate): % 13

Kaynaklar

- [1] O. F. Kececioğlu, A. Gani, E. Kilic. Investigation on dynamic performance of type-2 neuro-fuzzy controller in control of negative output high gain Luo converter. 4th International Mediterranean Science and Engineering Congress, pp. 462-466, Alanya, Turkey, 25-27 April 2019.
- [2] H. Açıkgöz, Ö. F. Kececioğlu. Aralıklı tip-2 bulanık mantık denetleyici tabanlı yükseltilen tip DA-DA çevirici yapısının denetimi ve deneysel analizi. Bilecik Şeyh Edebali Üniversitesi Fen Bilimleri Dergisi, 7(2), 1061-1074. 2020. <https://doi.org/10.35193/bseufbd.735757>.
- [3] A.Gani, H.R.Özçalık, H. Açıkgöz, Ö.F. Kececioğlu, E. Kılıç. Farklı kural tabanları kullanarak PI-bulanık mantık denetleyici ile doğru akım motorunun hız denetim performansının incelenmesi. Academic Platform Journal of Engineering and Science, 2(1), 16-23.2014. <https://doi.org/10.5505/apjes.2014.92408>.
- [4] L. A. Zadeh. The concept of a linguistic variable and its application to approximate reasoning-I. Information sciences, 8(3), 199-249.1975. [https://doi.org/10.1016/0020-0255\(75\)90036-5](https://doi.org/10.1016/0020-0255(75)90036-5).
- [5] O. F. Kececioğlu, A. Gani, M. Sekkeli, Design and hardware implementation based on hybrid structure for MPPT of PV system using an interval type-2 TSK fuzzy logic controller. Energies, 13(7), 1842. 2020. <https://doi.org/10.3390/en13071842>.
- [6] H. Acikgoz, O. F. Kececioğlu, A. Gani, M. Tekin, M. Sekkeli. Robust control of shunt active power filter using interval type-2 fuzzy logic controller for power quality improvement. Tehnički vjesnik, 24(2), 363-368.2017. <https://doi.org/10.17559/TV20161213004749>.
- [7] O.F.Kececioğlu, A.Gani, M. Sekkeli. Improved hybrid intelligent controller design for MPPT of stand-alone PV System. Turkish Journal of Engineering, 5(1), 20-28, 2021. <https://doi.org/10.31127/tuje.652229>.
- [8] O.F.Kececioğlu, A.Gani, E.Kilic. Dynamic performance comparison of PI and interval type-2 takagi-sugeno-kang fuzzy controller on positive output Luo converter. 2nd Cilicia International Symposium on Engineering and Technology, pp.35-39, Mersin, Turkey 10-12 October 2019.
- [9] O.F.Kececioğlu, A.Gani, E.Kilic. Robust control of boost converter using interval type-2 TSK fuzzy logic controller. 2nd Cilicia International Symposium on Engineering and Technology. pp.391-395, Mersin, Turkey, 10-12 October 2019.
- [10] B. Achiammal, R. Kayalvizhi. Genetic algorithm based PI controller for negative output elementary Luo converter. IEEE International Conference on Advanced Communications, Control and Computing

- Technologies, pp.1099-110, Ramanathapuram, India, 8-10 May 2014.
- [11] U. Chi-Wa, C. S. Lam, M. K. Law, S. W. Sin, M.C. Wong, U.Seng-Pan, R.P. Martins. CCM operation analysis and parameters design of negative output elementary Luo converter for ripple suppression. IECON 2017-43rd Annual Conference of the IEEE Industrial Electronics Society, pp. 4867-4871, Beijing, China, 29 October-01 November 2017.
- [12] D. S S, M. Selvan N B and U. Subramaniam. Power conditioning of standalone photo-voltaic system with BLDC motor by negative-output Luo Converter, International Conference on Power Electronics and Renewable Energy Applications (PEREA). pp. 1-6, Kannur, India, 27-28 November 2020.
- [13] V. Mahesh, S. Saravanan. Evolutionary algorithm tuned PID controller based nosllc-sc converter for PV application. International Journal of Control and Automation, 13(2), 105-115.2020.
- [14] H. J., Motlak, A.S. Rahi. Performance comparison of different control strategies for the regulation of DC-DC negative output super-lift Luo-converter. International Journal of Electrical and Computer Engineering, 10(6), 5785-5792.2020. <http://doi.org/10.11591/ijece.v10i6.p5785-5792>
- [15] M. L., Devi, P., Abirami, M. R. F. Banu. Design and hardware implementation of self lift negative output Luo converter using MPPT for PV applications. International Conference on Power, Energy, Control and Transmission Systems, pp.253-257, Chennai, India, 22-23 February 2018.
- [16] S.,Anandhi,V.Chamundeeswari. Implementation of photo voltaic based improved negative output self-lift Luo converter using particle swarm optimization.2nd International Conference on Science Technology Engineering and Management, 2016, pp.349-354.
- [17] S., Muthukaruppasamy, A. Abudhahir. Design and implementation of sliding mode controller plus fuzzy logic controller for discontinuous conduction mode operation of negative output elementary super lift Luo converter. Journal of Computational and Theoretical Nanoscience,13(11),8505-8521.2016. <https://doi.org/10.1166/jctn.2016.6005>.
- [18] K. Ramash Kumar, S. Jeevananthan. Design and implementation of reduced-order sliding mode controller plus proportional double integral controller for negative output elementary super-lift Luo-converter. IET Power Electronics, 6(5), 974-989. 2013. <https://doi.org/10.1049/iet-pel.2012.0602>.
- [19] K. Ramash Kumar, S. Jeevananthan. Modelling and implementation of fixed switching frequency sliding mode controller for negative output elementary super lift Luo-converter. IET Power Electronics, 5(8), 1593-1604.2012.<https://doi.org/10.1049/iet-pel.2011.0442>.
- [20] F. L Luo. Positive output Luo converters: voltage lift technique. IEE Proceedings: Electric Power Applications, 146(4), 415-432, 1999.
- [21] F. L. Luo. Negative output Luo converters: Voltage lift technique. IEE Proceedings: Electric Power Applications.146(2),208-224,1999.
- [22] A. Cocor, A. Baescu, A. Florescu, D. A. Stoichescu. Elementary and self-lift negative output Luo dc-dc converters used in hybrid cars. UPB Sci. Bull., Series C, 77(4), 179-190, 2015.
- [23] O. F. Kececioğlu, A. Gani, H. Acikgoz, M.Sekkeli. Robust control of buck converter using PI-Fuzzy controller. International Congress on Engineering and Architecture, pp.1919-1928, Alanya/Turkey, 14-16 November 2018.
- [24] S. Bereketoğlu, H. Açıkgoz, M. Şekkeli. Fırçasız doğru akım motorunun aralıklı tip-2 bulanık mantık denetleyici tabanlı hız denetimi. EMO Bilimsel Dergi, 10(2), 31-40,2020.
- [25] A. Gani, Improving dynamic efficiency of photovoltaic generation systems using adaptive type 2 fuzzy-neural network via EN 50530 test procedure. International Journal of Circuit Theory and Applications, 49(11), 3922-3940,2021.<https://doi.org/10.1002/cta.3126>.
- [26] H. Acikgoz, M. Sekkeli. Improving control of SST using type-2 neuro-fuzzy controller with elliptic membership function. International Artificial Intelligence and Data Processing Symposium (IDAP), 2019, pp.1-6.
- [27] J. M. Mendel. Advances in Type-2 Fuzzy Sets and Systems. Information Sciences,177(1), 84-110, 2007. <https://doi.org/10.1016/j.ins.2006.05.003>.
- [28] M. Biglarbegian, W.W. Melek, J.M. Mendel, On the stability of interval type-2 TSK fuzzy logic control systems, IEEE Transactions on Systems, Man, and Cybernetics,40, pp. 798-818, 2010. <https://doi.org/10.1109/TSMCB.2009.2029986>.

