



Tek Fazlı Yarı-Empedans Kaynaklı İnverterlerin Anahtarlama Kaybını Azaltmak İçin Yeni Taşıyıcı Temelli Kontrol Stratejisi

Novel Carrier-Based Control Strategy for Reduced Switching Losses in Single-Phase Quasi-Impedance Source Inverters

Halil İbrahim Aytekin^{*}, Selim Börekci²

¹ Akdeniz Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, halilibrahimaytekin@akdeniz.edu.tr
ORCID: <https://orcid.org/0000-0001-5650-4417>

² Akdeniz Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, sborekci@akdeniz.edu.tr
ORCID: <https://orcid.org/0000-0002-3140-4118>

MAKALE BİLGİLERİ

Makale Geçmişi:

Geliş 23 Temmuz 2023
Revizyon 17 Ekim 2023
Kabul 6 Aralık 2023
Online 31 Aralık 2023

Anahtar Kelimeler:

Empedans kaynaklı inverter, anahtarlama kayıpları, geçiş kayıpları, Basit artırma darbe genişlik modülasyonu

ÖZ

Günümüzde enerji, üretim maliyetlerindeki artış ve fosil kaynakların azalması gibi faktörler nedeniyle giderek daha kritik bir konu haline gelmektedir. Bu durum, doğru akım (DA) güç kaynakları tarafından üretilen enerjinin, son kullanıcılara en verimli şekilde ulaştırılması gerektiği bir sorunu ortaya koymaktadır. Bu bağlamda, yakıt hücreleri, rüzgar enerjisi ve fotovoltaik enerji gibi doğru akım (DA) güç kaynakları tarafından üretilen enerjiyi, son kullanıcılar için kullanılabilir hale getirmek için güç elektroniği devreleri arasında inverterler yer almaktadır. Aynı şekilde, fotovoltaik sistemlerin daha yüksek verimliliğini sağlamak için maksimum gücün elde edilmesini veya regüle edilmesini sağlayan kontrol yapıları ile iki veya üç aşamalı sistemler gerekmektedir. Empedans kaynaklı inverterler, fotovoltaik panellerden tek aşamada maksimum gücü sağlama ve son kullanıcıya ulaştırma yeteneği nedeniyle geleneksel inverterlere göre avantajlıdır ve en yaygın kullanılan taşıyıcı temelli anahtarlama yapısı "Basit Arttırma Kontrolü" olarak bilinmektedir. Bu çalışmada, empedans kaynaklı inverterler için anahtarlama sayısını ve buna bağlı olarak ortaya çıkan anahtarlama kayıplarını azaltmaya yönelik taşıyıcı temelli yeni bir anahtarlama yapısı tasarlanmıştır. "Basit Arttırma Kontrolü" yapısından esinlenerek, bu çalışmada mevcut taşıyıcı sinyale paralel yeni bir sinyal kullanılarak anahtarlama sayısı %66 oranında azaltılmış ve çıkış gerilimindeki harmoniklerin frekansları değişmekle birlikte toplam harmonik bozulmasında (THB) değişme olmamıştır. Sonuç olarak, bu yöntem devre anahtarlama elemanları üzerindeki anahtarlama kayıplarını azaltır ve empedans kaynaklı inverterlerin verimliliğini artırma potansiyelini ortaya koyar.

ARTICLE INFO

Article history:

Received 23 July 2023
Received in revised form 17 October 2023
Accepted 6 December 2023
Available online 31 December 2023

Keywords:

Impedance source inverter, switching losses, transient losses, simple boost pulse width modulation

Doi: 10.24012/dumf.1331641

* Sorumlu Yazar

ABSTRACT

In today's world, energy is becoming an increasingly critical issue due to factors such as rising production costs and the depletion of fossil resources. This situation poses a challenge in delivering energy generated by direct current (DC) power sources to end-users in the most efficient manner. In this context, inverters play a significant role in converting energy generated from direct current (DC) power sources such as fuel cells, wind energy, and photovoltaic energy into usable form for end-users. Similarly, to achieve higher efficiency in photovoltaic systems, control structures enabling the extraction or regulation of maximum power require two or three-stage systems. Impedance-source inverters, known for their ability to provide maximum power from photovoltaic panels in a single stage and deliver it to end-users, offer advantages over traditional inverters and utilize the widely used carrier-based switching structure known as "Simple Boost Control." In this study, a carrier-based new switching structure has been designed for impedance-source inverters to reduce the number of switching operations and associated switching losses. Inspired by the "Simple Boost Control" structure, in this study, the number of switching was reduced by 66% by using a new signal parallel to the existing carrier signal, and although the frequencies of the harmonics in the output voltage changed, there was no change in the total harmonic distortion (THD). As a result, this method reduces switching losses in circuit switching elements, demonstrating the potential to enhance the efficiency of impedance-source inverters.

Giriş

İnverterlerin temel amacı, doğru akım (DA) gücü alternatif akım (AA) güce dönüştürmektir. DA güç kaynaklarından biri olan fotovoltaik (PV) panellerinden üretilen enerjinin şebekeye bağlanması ancak inverterler kullanılarak gerçekleştirilebilir. İnverterler, farklı kaynak yapılarına bağlı olarak akım, gerilim ve empedans kaynaklı olmak üzere çeşitli topolojilere sahiptir [1]. PV sistemlerinde en yaygın olarak tercih edilen inverter topolojisi gerilim kaynaklı inverterlerdir [2], [3]. Geleneksel yapılarda, PV sistemlerinden maksimum güç çekilebilmesi (Maximum Power Point Tracker - MPPT) veya düzensiz giriş geriliminin regüle edilmesi için giriş kaynağı ve inverter yapısı arasında DA-DA dönüştürücü veya dönüştürücüler yerleştirilmelidir [4]. Bu durumda DA gerilimden AA gerilim elde edilmesi için inverter dahil en az iki dönüştürücü kullanılması gerekmektedir.

Empedans Kaynaklı İnverter (Impedance Source Inverter - ZSI) ise kullanılan iki dönüştürücünün birleştirilerek kayıpların ve sistemin maliyetinin azaltılabildiği alternatif bir yöntemdir. ZSI, tek bir inverter kullanarak giriş gerilimini yükseltme ve AA formuna dönüştürme işlemini gerçekleştirir, böylece ayrı bir DA-DA dönüştürücüye ihtiyaç duyulmaz [5]–[7]. Basit yapısı, düşük maliyetli olması ve daha az sistem karmaşıklığı gibi özellikleri sayesinde ZSI'lerin, Güç Faktörü Düzeltme (Power Factor Correction - PFC) ve PV uygulamalarında kullanımı yaygınlaşmaktadır. ZSI'lerde anahtarlama stratejisi giriş gerilimini yükseltme ve regüle etme işlemini tek dönüştürücü yapısıyla yapabilmesine olanak sağlamaktadır [8]–[14]. Ancak, kullanılan anahtarlama stratejileri ekstra kayıplara neden olabilmektedir.

ZSI'lerin toplam kayıp analizi yapıldığında, yarıiletken kayıplarının diğer kayıplara kıyasla daha büyük olduğu görülmektedir [15]. Bu nedenle, yapılan çalışmalar yarıiletken kayıplarını azaltmak üzerine yoğunlaşmaktadır. Yeni nesil ve yüksek performanslı yarıiletkenlerin kullanımıyla anahtarlama kayıpları azaltılabilmektedir [16]–[18]. Ancak, bu teknolojilerin endüstriyel kullanım alanı sınırlı olup, ekonomik açıdan karlı değildir. Bunun yanında geleneksel yarıiletkenler kullanılarak modülasyon tekniklerinde yapılan iyileştirmelerle de anahtarlama kayıpları azaltılabilmektedir [19]–[26]. Özellikle üç fazlı sistemlere özel modülasyon yöntemleri ve algoritmalarının uygulanmasıyla anahtarlama kayıplarının azaldığı gözlemlenmiştir [19]–[22]. Benzer şekilde, tek fazlı sistemlerde, taşıyıcı temelli sinüzoidal darbe genişlik modülasyon (Sinusoidal Pulse Width Modulation - SPWM) stratejilerinin uygulanmasıyla anahtarlama kaybı azaltılmış ve sistem verimi iyileştirilmiştir [23]–[25].

ZSI'lerde taşıyıcı temelli anahtarlama yönteminde, yarıiletken kaybının toplam kayba oranı, 3kHz ve 8kHz anahtarlama frekanslarında sırasıyla %48,5 ve %85 olarak gözlemlenmiştir [15]. Yarıiletken kayıpları, yarıiletken anahtarın açılıp kapanması oluşan geçiş kayıpları ve iletim durumunda oluşan kayıplar olarak değerlendirildiğinde, geçiş kaybının toplam yarıiletken kaybına oranı %90 olarak

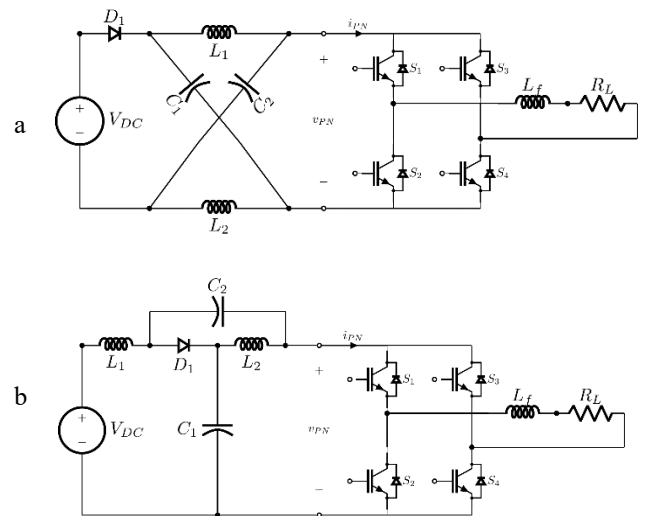
hesaplanmıştır [27]. Geçiş kayıpları, toplam anahtarlama sayısına bağlı olarak önemli ölçüde artmaktadır [15].

Geleneksel tek fazlı gerilim kaynaklı inverter yapılarında, inverterde kullanılan dört yarıiletkenin sadece ikisinin yüksek frekansta anahtarlama yapılması, inverterin daha verimli hale gelmesini sağlamaktadır [28]. Bir başka çalışmada da yüksek ve düşük frekansta anahtarlama (High and Low Frequency Switching - HLFS) SPWM topolojisi olarak adlandırılan iki frekanslı inverter yapısı, geleneksel ZSI kontrol yöntemine uyarlanmış ve toplam anahtarlama sayısı %50 oranında azaltılmıştır [25].

Bu çalışmada, diğer yöntemlerden farklı olarak, geleneksel ZSI kontrol yönteminde kullanılan taşıyıcı dalga yapısının geliştirilmesiyle Shoot-Through (ST) ve SPWM anahtarlama görevleri bütünleştirilerek yeni bir HLFS yöntemi geliştirilmiştir. Bu sayede inverterdeki anahtarlama sayısı önemli ölçüde azaltılarak yarıiletken kaynaklı kayıpların da azaltılması hedeflenmiştir. Çalışmada, ZSI ile aynı anahtarlama yapılarıyla kontrol edilebilen yarı-empedans kaynaklı inverter (Quasi Impedance Source Inverter - Q-ZSI) devre yapısı tercih edilmiştir [6].

Yarı-Empedans Kaynaklı İnverterlerin Çalışma Prensipleri

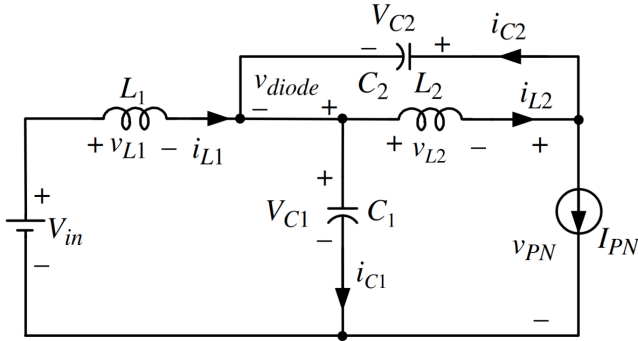
Geleneksel inverter uygulamalarında, giriş geriliminin çıkış gerilimine oranla daha yüksek seviyede olması gerekir. Düşük bir giriş gerilimi durumunda veya PV sistemlerde MPPT yapılması gerektiğinde, sistem maliyeti ve karmaşıklığını artıran bir DA-DA dönüştürücü gerekmektedir. Bunun yerine, ZSI ve Q-ZSI topolojilerin sahip olduğu empedans yapısıyla birlikte, çıkış gerilimi tek aşamada artırabilmektedir. Bu empedans yapısı, iki bobin, iki kondansatör ve bir diyottan oluşur. Şekil 1.a ve Şekil 1.b'de sırasıyla ZSI ve Q-ZSI topolojileri ve empedans yapısı gösterilmektedir [29], [30].



Şekil 1. a) Empedans kaynaklı inverter (ZSI). b) Yarı-Empedans kaynaklı inverter (Q-ZSI).

ZSI ve Q-ZSI, giriş ve çıkış formüllerine göre eşdeğerdir. Ancak Q-ZSI topolojisi, kondansatör boyutunu azaltma ve giriş bobininden sürekli akım çekebilme gibi avantajlara

sahiptir. Q-ZSI, güneş panelleri ve yakıt hücreleri gibi kaynaklardan sürekli olarak akım çekebilme özelliği sayesinde bu kaynak ömrünü azaltmadan kullanmayı sağlar. ZSI ailesi DA bara gerilimini (V_{PN}) artırmak için belirli bir çalışma oranında (Duty Ratio -D) Shoot-Through (ST) durumuna girmelidir. ST durumu, aynı anda bir veya iki köprü bacağına kısa devre olması durumuna verilen isimdir ve III. bölümde daha detaylı olarak açıklanacaktır (Şekil 2) [29].



Şekil 2. ST durumu

Giriş ve çıkış gerilimleri arasındaki ilişki, çalışma oranına bağlı olarak temel ifadesi denklem 8 deki gibidir [29]. Bir anahtarlama periyodu (T) sırasında, ST durumunun aralığı T_0 ve ST olmayan durumun aralığı T_1 olarak kabul edilmiştir. ST olmayan T_1 sırasında devre yapasındaki bobin ve kondansatörler üzerindeki gerilimler Denklem 1 ve 2’de verilmiştir. ST durumu T_0 sırasında devre yapasındaki bobin ve kondansatörler üzerindeki gerilimler Denklem 3 ve 4’te verilmiştir.

$$v_{L1} = V_{in} - V_{C1}, \quad v_{L2} = -V_{C2} \quad (1)$$

$$v_{PN} = V_{C1} - v_{L2} = V_{C1} + V_{C2}, \quad v_{diode} = 0 \quad (2)$$

$$v_{L1} = V_{C2} + V_{in}, \quad v_{L2} = V_{C1} \quad (3)$$

$$v_{PN} = 0, \quad v_{diode} = -(V_{C1} + V_{C2}) \quad (4)$$

Kararlı durumda, bir anahtarlama periyodu boyunca indüktörlerin ortalama gerilimi sıfırdır. Denklem 1, 2, 3, 4’ün birleştirilmesiyle Denklem 5 ve 6 elde edilir.

$$V_{L1} = \bar{v}_{L1} = \frac{T_0(V_{C2} + V_{in}) + T_1(V_{in} - V_{C1})}{T} = 0 \quad (5)$$

$$V_{L2} = \bar{v}_{L2} = \frac{T_0(V_{C1}) + T_1(-V_{C2})}{T} = 0 \quad (6)$$

T_0/T yerine D ve T_1/T yerine $(1-D)$ yazıldığında, kapasitörler üzerindeki gerilim değerleri elde edilir (Denklem 7).

$$V_{C1} = \frac{1-D}{1-2D} V_{in}, \quad V_{C2} = \frac{D}{1-2D} V_{in} \quad (7)$$

$$V_{PN} = V_{C1} + V_{C2} = \frac{T}{T_1 - T_0} V_{in} = \frac{1}{1-2D} V_{in} = BV_{in} \quad (8)$$

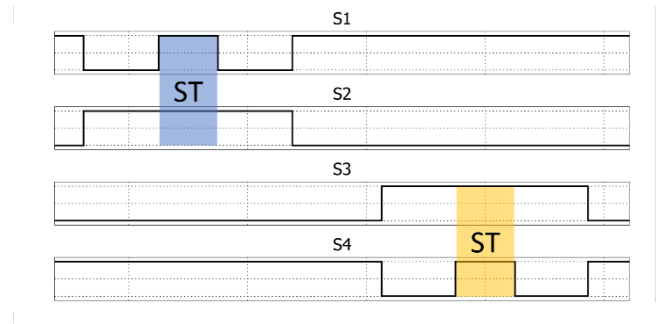
İnverter giriş V_{in} ile DC bara gerilimi V_{PN} arasındaki ilişki Denklem 8’deki gibi ifade edilmiştir. İkisi arasındaki oran yükseltme faktörü (Boost - B) olarak adlandırılır. Bu değer ST’nin anahtarlama periyodu içerisindeki çalışma oranı (D) ve modülasyon indeksine (M) bağlıdır (Denklem 9). ST durumuna izin verilen maksimum süre $1-M$ kadar olabilir. Buna bağlı olarak D değeri, $1-M$ e eşit veya daha küçük değerler olabilir (Denklem 10).

$$B = \frac{v_{pn}}{v_{in}} = \frac{1}{1-2D} \quad (9)$$

$$D \leq 1 - M \quad (10)$$

Yarı-Empedans Kaynaklı İnverterler İçin Anahtarlama Kontrol Stratejileri ve Kayıları

Tüm geleneksel PWM anahtarlama metotları Q-ZSI’lerin kontrolü için ST çalışma oranına uygun uyarlanarak kullanılabilir. Q-ZSI kontrolünde üç farklı anahtarlama durumu bulunmaktadır. Bunlar aktif durum, ST olmayan (Non-Shoot-Through - NST) sıfır durumu ve ST sıfır durumudur. Aktif durum ve NST sıfır durumu geleneksel VSI ile aynı şekilde kontrol edilir. ST durumu, en az bir köprü bacağına kısa devre olması durumunda oluşur. Şekil 3’te dört yarı iletken S_1 , S_2 , S_3 ve S_4 olarak tanımlanmış olup, bunların açık ve kapalı durumları basitçe gösterilmiştir.

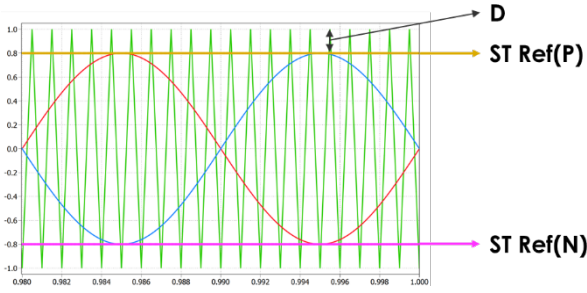


Şekil 3. ST durumu anahtarlama

Q-ZSI devrelerinin çalışmasında ST durumunu doğru bir şekilde yönetmek oldukça önemlidir. Doğru yöntemlerle Q-ZSI devresi, verimli bir şekilde çalıştırılabilir ve istenilen çıkış gerilimi ve akımını sağlayabilir. En çok kullanılan taşıyıcı temelli kontrol yöntemi basit artırma kontrolüdür.

Basit Artırma Kontrolü

Basit artırma darbe genişlik modülasyonu (Simple Boost Pulse Width Modulation - SBPWM) yöntemi ST durumunu yönetmek için kullanılan geleneksel taşıyıcı temelli kontrol stratejilerinden biridir. SBPWM’de, geleneksel tek kutuplu (Unipolar) taşıyıcı temelli karşılaştırma yapısı kullanılır. Ancak SBPWM, ST durumlarının anahtarlama için Şekil 4 te gösterildiği gibi fazlardan pozitif/negatif ST referans çizgileri eklenmelidir. Bu referans çizgileri, denklem 10’daki istenen gerilimi sağlayacak şekilde $\pm(1-D)$ olarak belirlenir.



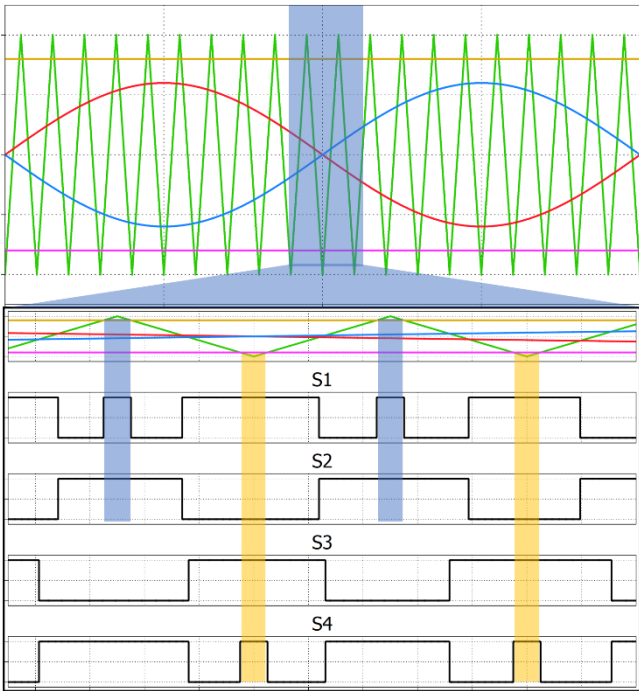
Şekil 4. SBPWM yapısında pozitif ve negatif ST referans çizgileri

SBPWM yönteminin anahtarlama şeması Tablo 1' deki gibidir.

Tablo 1. SBPWM yöntemi anahtarlama şeması.

Yarı İletken	Anahtarlama Koşulu
S1	$(V_{SINE} > V_{TRI}) \vee ((ST Ref(P) < V_{TRI}))$
S2	$V_{SINE} < V_{TRI}$
S3	$-V_{SINE} > V_{TRI}$
S4	$(-V_{SINE} < V_{TRI}) \vee ((ST Ref(N) > V_{TRI}))$

Şekil 4 ve Tablo 1'deki anahtarlama şartlarının sağlanması durumunda, ST referans çizgilerinin anahtarlama yapısına etkisi Şekil 5'da detaylı olarak gösterilmektedir.

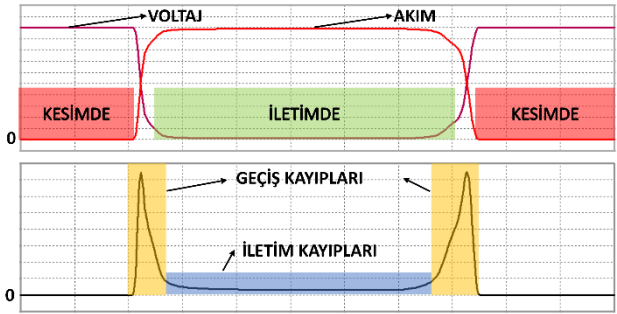


Şekil 5. SBPWM detaylı gösterimi

SBPWM de ST yapabilmek için bütün anahtarlar aynı anda kısa devre yapılabilmektedir. Bunun sonucunda anahtarlama sayısında ve toplam anahtarlama kaybında artış meydana gelmektedir. Anahtarlama sayısını düşürmek için ST'nin sadece inverterin bir bacağına gerçekleşmesi yeterlidir. Bu durumda yarı iletkenlerin toplam anahtarlama sayısı Denklem 11 verilmiştir. (Şekil 5). Anahtarlama kayıplarını minimize etmek, sistem verimliliğini artırmak için önemlidir.

$$Anahtarlama\ Sayısı = \frac{3}{2} \cdot \frac{F_{SW}}{F_{Fund}} \cdot 4 = 6 \cdot \frac{F_{SW}}{F_{Fund}} \quad (11)$$

Anahtarlama kayıpları, güç elektroniği uygulamalarında kullanılan yarıiletken anahtarlar üzerindeki frekans ve gerilim değişimleri nedeniyle meydana gelen kayıplardır. Şekil 6'de, basit bir anahtarlama akım-gerilim grafiği ve bu grafikte ilişkili olarak oluşan anahtarlama kayıpları gösterilmiştir.



Şekil 6. Mosfet anahtarlama kayıpları

Şekil 6 görüldüğü gibi anahtarlama kayıpları kapalı durum (OFF) kayıpları, iletim kayıpları ve geçiş kayıpları olarak üç farklı durumda meydana gelir. Yarıiletkenlerin kapalı durumundaki yüksek direnç değerleri sayesinde "Kapalı durum kayıpları" sıfır olarak kabul edilir. İletim kayıpları, yarı iletken cihazların devamlı iletimde durması nedeniyle ortaya çıkan kayıplardır. Aynı şartlarda çalışan inverterler için, anahtarlama yöntemi veya frekansından bağımsız olarak iletim kayıpları teorik olarak aynıdır [21]. Geçiş kayıpları ise yarıiletken anahtarların açma kapama yaparken geçiş esnasında kısa süreli olarak oluşan ve yüksek güç harcamasına neden olan kayıplardır. Yarıiletken geçiş kaybının toplam yarıiletken kaybına etkisi diğerlerine kıyasla çok yüksektir [27].

Geçiş kaybı, yarıiletken anahtarların yüksek frekanslı anahtarlama sonucu oluşur. Geçiş kaybının tam hesaplanması $p(t) = v(t) \cdot i(t)$ formülü ile mümkün olsa da $v(t)$, $i(t)$ fonksiyonları ve toplam kayıp; besleme gerilimi, anahtarlama frekansı, anahtarlama hızı, yarı iletken malzemenin tipi, güç değeri gibi çok sayıda faktöre bağlıdır.

SBC yönteminin ZSI'lerdeki kullanımında yarıiletkenlerin geleneksel anahtarlama esnasında gerçekleşen geçiş kaybı, anahtardan geçen akım ve anahtar üzerindeki gerilimine bağlıdır. Bu kayıp ortalama $P_{tr_{trad}}$ olarak tanımlanmıştır. ST durumunda gerçekleşen geçiş kaybı, kısa devre akımına bağlıdır ve $P_{tr_{ST}}$ olarak ifade edilir. Anahtarlama frekansı F_{SW} , temel frekans ise F_{Fund} olarak tanımlandığında bir tam periyotta gerçekleşen toplam geçiş kayıpları Denklem 12 ve 13'teki gibi ifade edilir.

$$P_{tr_{trad_TOTAL}} = 4 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{trad}} \quad (12)$$

$$P_{tr_{ST_TOTAL}} = 2 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{ST}} \quad (13)$$

Toplam kayıp denklem 12 ve 13 toplanmasıyla denklem 14'teki gibi ifade edilebilir.

$$P_{tr_{TOTAL}} = 4 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{rad}} + 2 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{ST}} \quad (14)$$

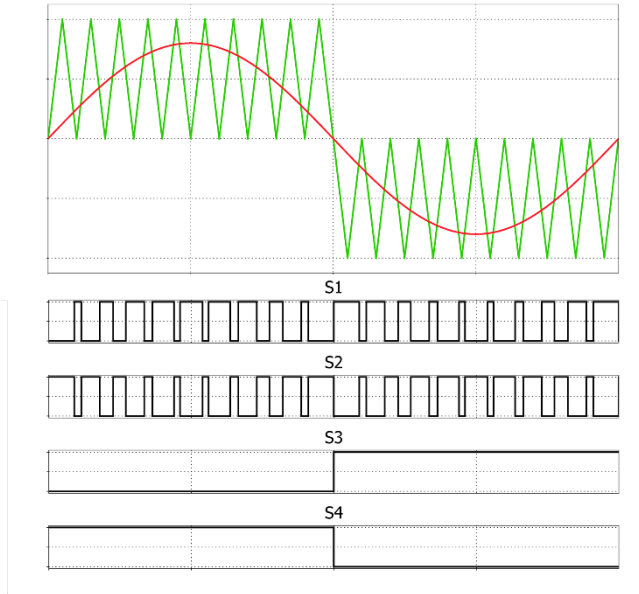
Tek fazlı geleneksel inverterlerdeki dört yarıiletken toplam geçiş kayıpları denklem 12'deki gibi hesap edilir. Buna ek olarak Şekil 5'da görüldüğü gibi ZSI anahtarlama kontrolünde kullanılan SBPWM yönteminde, sadece iki yarıiletken ST durumunda çalışmaktadır. Bu durumda oluşan toplam geçiş kayıpları Denklem 13'te ifade edildiği gibidir. SBPWM yöntemi ile kontrol edilen bir ZSI'nin toplam geçiş kaybını Denklem 14 kullanılarak hesaplandığında, geleneksel inverterlere göre daha fazla olduğu görülmektedir.

Yüksek ve Düşük Frekansta Anahtarlama Kontrolü

HLFS, toplam anahtarlama sayısını azaltmaya yönelik kullanılan anahtarlama kontrol yöntemlerinden biridir. Yalnızca bir çift yarıiletken anahtarlama frekansında çalışırken diğer çift ise modüle edilmiş sinüsün frekansında çalışır. Bu yöntemde yarıiletkenlerin anahtarlama koşulları Tablo 2 verildiği gibidir, bu durumda oluşan anahtarlama sinyalleri Şekil 8'de gösterilmiştir.

Tablo 2. HLFS Unipolar PWM yöntemi anahtarlama koşulları

Yarı İletken	Anahtarlama Koşulu
S1	$V_{SINE} > V_{TRI}$
S2	$V_{SINE} < V_{TRI}$
S3	$V_{SINE} < 0$
S4	$V_{SINE} > 0$

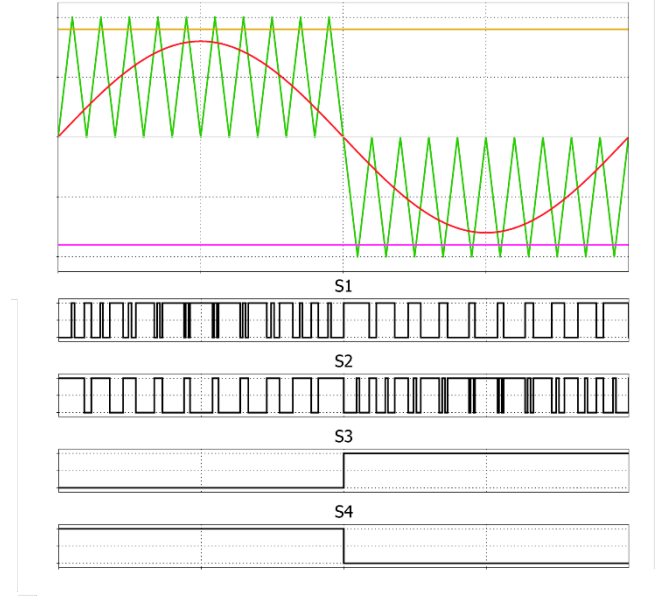


Şekil 7. HLFS unipolar PWM

HLSF yöntemini ZSI'lere uyarlanması, pozitif/negatif ST referans çizgilerinin Şekil 9'daki gibi eklenmesi ile sağlanabilmektedir. Böylelikle ST durumu invertere uygulanmış olur. Bu yöntemdeki ise yarıiletkenlerin anahtarlama koşulları Tablo 3'teki gibidir.

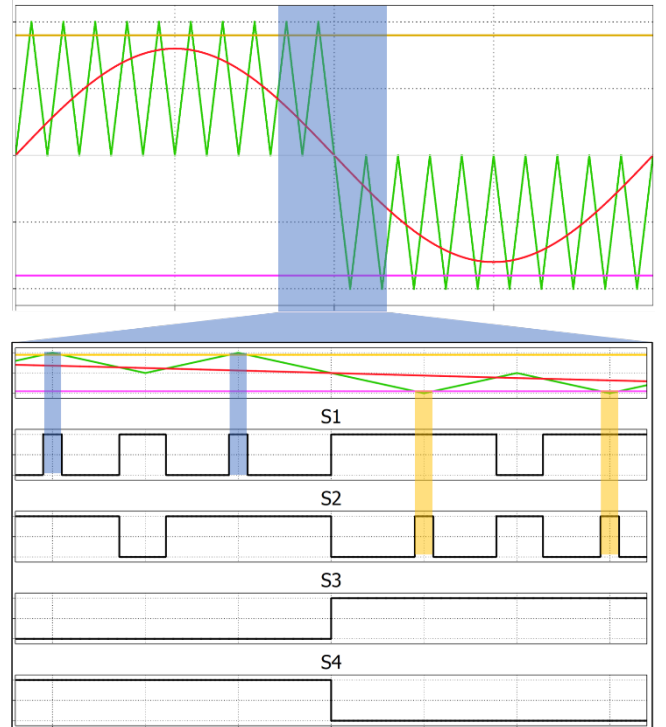
Tablo 3. HLFS yöntemi ve ST durumu anahtarlama koşulları

Yarı İletken	Anahtarlama Koşulu
S1	$(V_{SINE} > V_{TRI}) \vee (ST Ref(P) < V_{TRI})$
S2	$(V_{SINE} < V_{TRI}) \vee (ST Ref(N) > V_{TRI})$
S3	$V_{SINE} < 0$
S4	$V_{SINE} > 0$



Şekil 8. HLFS yöntemi ST durumunun eklenmesi

Şekil 8'deki anahtarlama yapısı Şekil 9'da zaman aralığı daraltılarak ST durumlarının yerleşimi daha detaylı gösterilmiştir.



Şekil 9. HLFS ST durumu detay

HLSF yönteminde geçiş kayıpları yük ve ST durumuna bağlı olarak aşağıdaki gibi hesaplanabilir.

$$P_{tr_{rad_TOTAL}} = 2 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{rad}} \quad (15)$$

$$P_{tr_{ST_TOTAL}} = (\text{iki adet}) \cdot \frac{1}{2} \cdot \frac{F_{SW}}{F_{Fund}} P_{tr_{ST}} = \frac{F_{SW}}{F_{Fund}} P_{tr_{ST}} \quad (16)$$

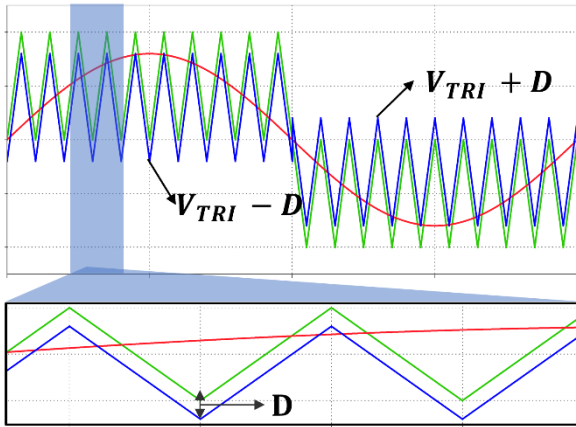
Dört yarıiletken için de toplam geçiş kaybı denklem 15 ve 16 toplanmasıyla Denklem 17 edilebilir. HLFS yöntemine ST durumunun eklenmesi ile SBPWM yöntemine göre geçiş kayıplarının yarı yarıya azalmaktadır [25].

$$P_{tr_{TOTAL}} = 2 \cdot \frac{F_{SW}}{F_{Fund}} \cdot P_{tr_{rad}} + \frac{F_{SW}}{F_{Fund}} P_{tr_{ST}} \quad (17)$$

Önerilen Anahtarlama Yöntemi

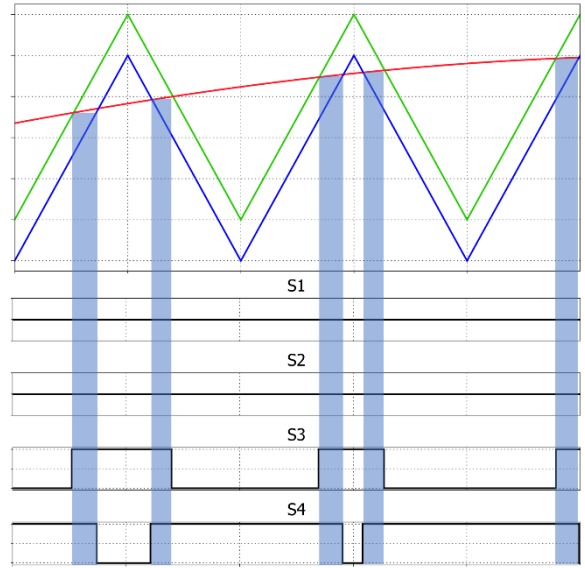
Bu çalışmada, anahtarlama sayısının geleneksel yöntemle göre azaltılması amacı ile geleneksel anahtarlama yöntemine iki yeni özellik eklenmiştir. Bunlardan ilki Bölüm 3'te de anlatılan HLSF yöntemi olup, anahtarlama sayısının yarıya düşmesi sağlanmıştır (Denklem 7).

İkinci özellik ise geleneksel yöntemdeki anahtarlama düzenine ek olarak uyarlanmış ST referans çizgilerinin kullanılmasıdır. Mevcut taşıyıcı sinyaline paralel, M'ye bağlı ve D kadar ötelenmiş ikinci bir taşıyıcı sinyali ekleyerek ST durum kontrolü sağlanmıştır (Şekil 10).



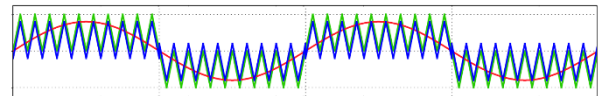
Şekil 10. Önerilen Yöntem

Böylelikle yarıiletkenlerin durumu değiştirilmeden ST durumu oluşturulmuştur. Bu durum Şekil 12'de iki yarı iletkende yavaş anahtarlama diğer ikisinde ise sadece hızlı anahtarlama yapıldığı ve ST durumu için artı bir anahtarlama yapılmadığı açıkça görülmektedir.



Şekil 11. Önerilen yöntem ST durumu

Yarı iletkenler üzerindeki kayıplara bağlı ısınmayı eşit olarak yayabilmek için her temel frekansta, hızlı ve yavaş anahtarların yer değiştirilmiştir (Şekil 12). Böylelikle önerilen yöntem ile ST durum, anahtarın aktif durumunda gerçekleşmekte ve ısının eşit dağılımı sağlanmaktadır.



S1	1	Vsin<Vtri	Vsine>Vtri-D	0
S2	0	Vsin>Vtri+D	Vsin<Vtri	1
S3	Vsin<Vtri	1	0	Vsin>Vtri+D
S4	Vsin>Vtri-D	0	1	Vsin<Vtri

Şekil 12. Önerilen yöntemin zamana bağlı anahtarlama koşulları

Önerdiğimiz anahtarlama kontrol yöntemi taşıyıcı temelli ve basit yapılıdır. Önerilen yöntem ile SBPWM'e kıyasla üçte iki daha az anahtarlama yapılmakta olup anahtarlama esnasında oluşacak kayıplar büyük ölçüde azalmaktadır.

$$P_{tr_{rad_TOTAL}} = 0 \quad (18)$$

$$P_{tr_{ST_TOTAL}} = 2 \cdot \frac{F_{SW}}{F_{Fund}} P_{tr_{ST}} \quad (19)$$

Anahtarlama esnasında meydana gelen toplam geçiş kaybı Denklem 18 ve 19 toplanmasıyla elde edilebilir. Bu yöntemde yarıiletkenler sadece ST durumunda açılıp kapandığı için geçiş kayıplarını etkileyen akım ST akımıdır. Böylelikle toplam geçiş kaybı Denklem 20'deki gibi hesap edilir.

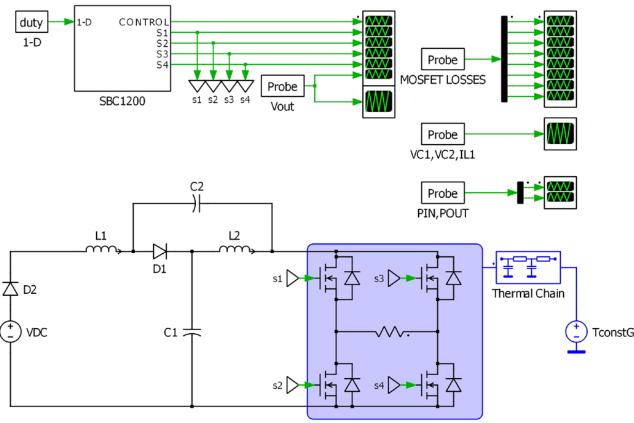
$$P_{trTOTAL} = 2 \cdot \frac{F_{SW}}{F_{Fund}} P_{trST} \quad (20)$$

Simülasyon ve Sonuçları

Önerilen anahtarlama kontrol yöntemini SBPWM ile kıyaslamak için PLECS programında benzetim çalışmaları yapılmıştır. Tasarlanan devrenin parametreleri Tablo 4'te verilmiştir.

Tablo 4. Simülasyon parametreleri

Parametreler	Değerler
Giriş Gerilimi V_{DC}	60V
Temel frekans F_{Fund}	50Hz
Anahtarlama frekansı F_{SW}	10kHz
Maksimum görev oranı D	0.4
Modülasyon indeksi M	1-D
Mosfet iletim direnci R_{DS_ON}	0.55 Ω
Bobinler L_1, L_2	10mH
Kapasitörler C_1, C_2	470 μ F
Yük direnci $R_{YÜK}$	560 Ω

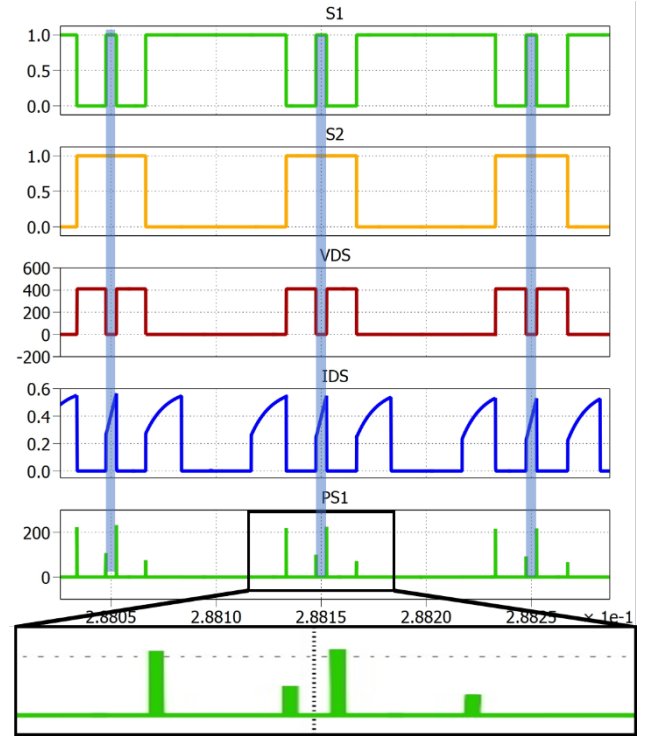


Şekil 13. PLECS devre modeli

Simülasyonda SBPWM yöntemi ile önerilen kontrol yöntemi aynı devreye uygulanmıştır. İki yöntemin karşılaştırılması için sabit yük direnci üzerinde sadece D değiştirilerek verim analizi ve geçiş kaybı hesabı yapılmıştır. Denklem 10'da belirtilen koşulu sağlamak için M değeri her D değeri için 1-D'ye sabitlenmiştir. Bobin ve kapasitör değerleri hesaplanırken mevcut çalışmalardan yararlanılmıştır [30].

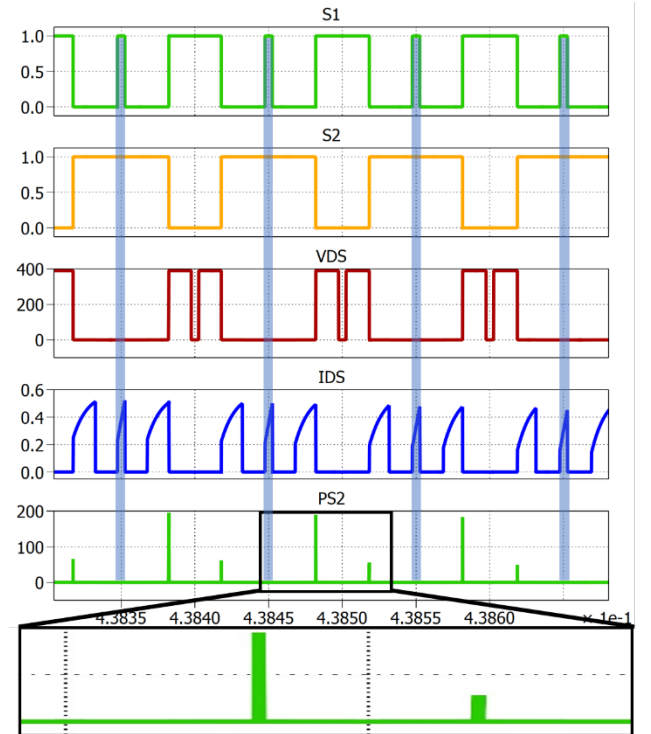
Toplam anahtarlama sayısı ve geçiş kaybı ele alındığında Bölüm 3 ve Bölüm 4'teki eşitliklerle uyumlu olduğu görülmektedir.

SBPWM yönteminde S1 ve S2 anahtarlarının bulunduğu koldaki kayıpları gösteren sonuçlar diğer kol içinde geçerli olacaktır. S1 anahtarı üzerinde meydana gelen geçiş kayıpları Şekil 14'te detaylı olarak gösterilmiştir. Şekilde görüldüğü gibi S1 anahtarı iki farklı I_{DS} akımı ile her bir anahtarlama periyodunda iki defa açılıp kapanmaktadır. I_{DS} akımlarından ilki çıkışa doğru akarken ikincisi ST kısa devre akımı olarak akmaktadır.



Şekil 14. SBPWM yönteminde S1 mosfeti üzerindeki geçiş kaybı

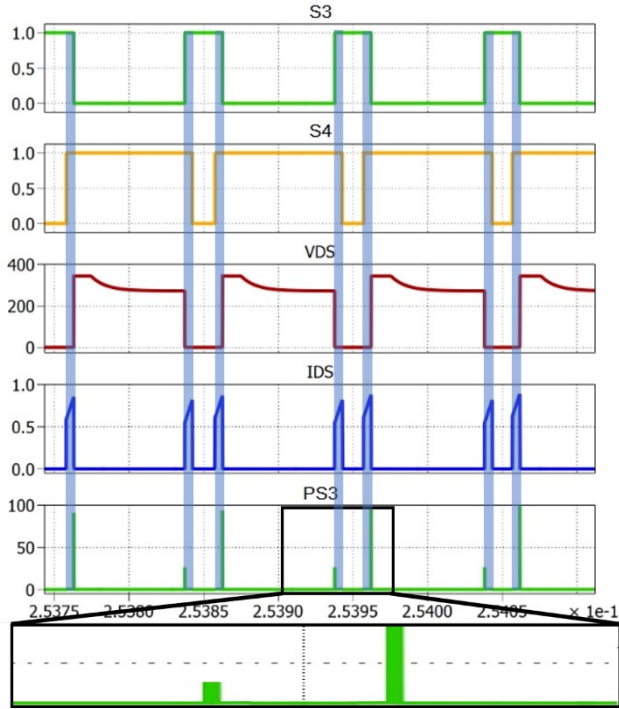
S2 anahtarı üzerinde meydana gelen geçiş kayıpları Şekil 15'da detaylı gösterilmiştir. Burada da S2 anahtarı her bir anahtarlama periyodunda bir defa kapanıp açılmaktadır. I_{DS} akımı çıkışa doğru akmaktadır.



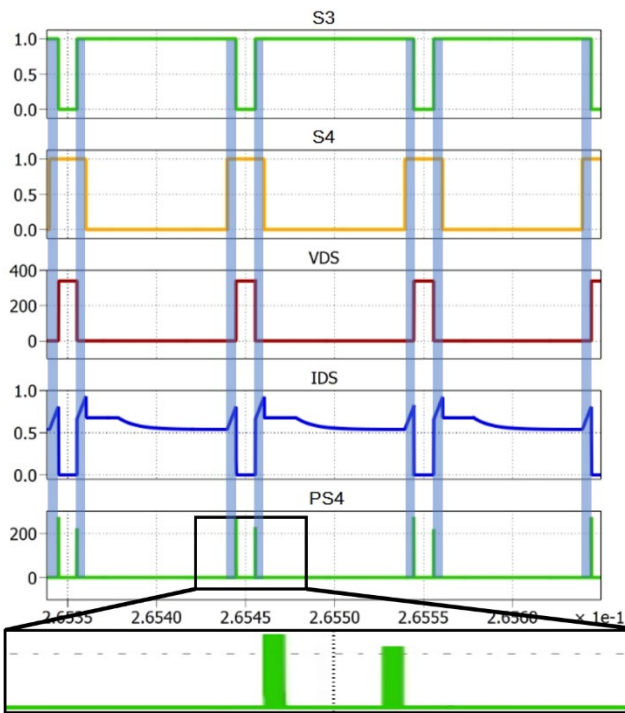
Şekil 15. SBPWM yönteminde S2 mosfeti üzerindeki geçiş kaybı

Şekil 14 ve Şekil 15'dan yola çıkarak diğer anahtarlar için de değerlendirme yapıldığında, simülasyonda ortaya çıkan toplam geçiş kaybı denklem 14 ile uyumlu olduğu görülmektedir.

Anahtarlama hızları yönünden değerlendirildiğinde ise S1 ve S2'nin düşük hızda S3 ve S4'ün yüksek hızda anahtarlandığı Şekil 16 ve Şekil 17'de gösterilmiştir.



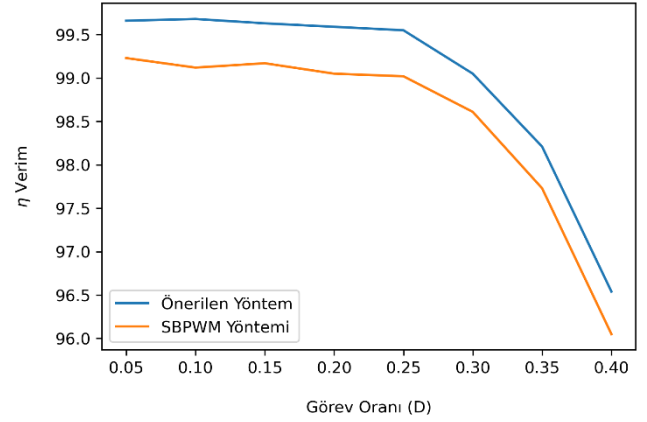
Şekil 16. Önerilen yöntem S3 mosfeti üzerindeki geçiş kayıpları



Şekil 17. Önerilen yöntem S4 mosfeti üzerindeki geçiş kayıpları

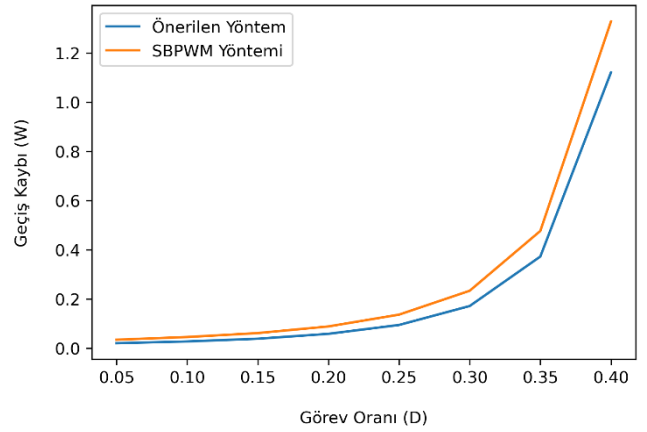
Şekil 16 ve Şekil 17'de S3 ve S4 anahtarlarının ikisinde de I_{DS} akımının sadece ST den kaynaklanan kısa devre akımı olduğu görülmektedir. Bu esnada S1 ve S2 anahtarları düşük frekansta anahtarlandığından, oluşan toplam geçiş kaybı Denklem 20'yi sağlamaktadır.

ST çalışmada, yalnızca görev oranı D değerinin değiştirilmesi ile önerilen kontrol yöntemin SBPWM yöntemine göre sistemin daha verimli çalışmasını sağlamıştır. Her iki kontrol yöntemi sonucu elde edilen sistem verim grafiği görev oranına bağlı olarak Şekil 18'da gösterilmektedir.



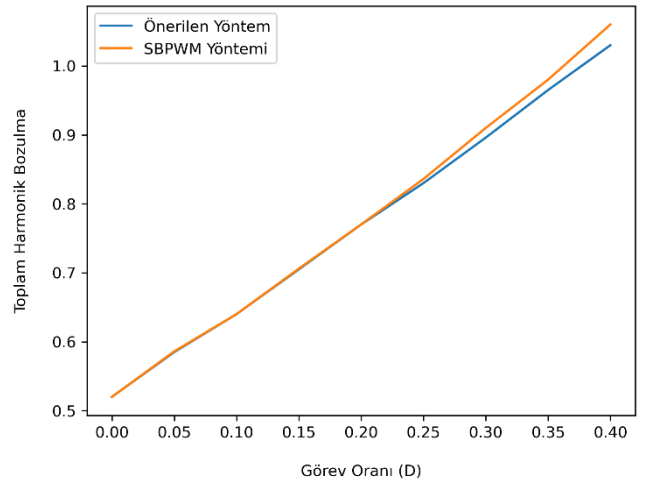
Şekil 18. Simülasyon çıktılarına göre toplam verim analizi

Önerilen yöntemin toplam geçiş kaybının SBPWM yöntemden daha az olduğu Şekil 19'de gösterilmektedir.



Şekil 19. Simülasyon çıktılarına göre toplam geçiş kaybı

Şekil 20'de gösterilen Toplam Harmonik Bozulma (THB) değerleri ile de önerilen yöntemin çıkış sinyalinde SBPWM yöntemine göre bir bozulma olmadığı ölçülmüştür.



Şekil 20 Simülasyon çıktılarına göre THB değerleri

Sonuçlar ve Tartışma

Tablo 4’te özellikleri verilen devrede bir temel periyotta (20ms) SBPWM yöntemi ile 1200 adet anahtarlama yapılmaktadır. Aynı sürede SBPWM yerine önerilen yöntem kullanıldığında toplam anahtarlama sayısı 400’dür. Önerilen yöntemde anahtarlama geçiş kayıpları yalnızca D’ye bağlı olarak değişmekte olup SBPWM yöntemine göre % 15.61 ile %40.34 arasında daha az ölçülmüştür. Toplam anahtarlama sayısı SBPWM yöntemine göre % 66 oranında azaltılmış ve çıkış gerilimindeki harmoniklerin frekansları değişmekle birlikte THB değerinde değişme olmamıştır.

Sonuç olarak anahtarlama sayısı ve buna bağlı olarak geçiş kayıpları önemli oranda azaltılmıştır. Önerilen kontrol yöntemi ile simülasyon sonuçlarına göre toplam sistem verimi ortalama % 0.5 artmıştır.

Etik kurul onayı ve çıkar çatışması beyanı

Hazırlanan makalede etik kurul izni alınmasına gerek yoktur. Hazırlanan makalede herhangi bir kişi/kurum ile çıkar çatışması bulunmamaktadır.

Kaynaklar

- [1] N. Vázquez ve J. V. López, “11 - Inverters”, içinde *Power Electronics Handbook (Fourth Edition)*, M. H. Rashid, Ed., Butterworth-Heinemann, 2018, ss. 289-338. doi: 10.1016/B978-0-12-811407-0.00011-8.
- [2] S.-H. Lee, S.-G. Song, S.-J. Park, C.-J. Moon, ve M.-H. Lee, “Grid-connected photovoltaic system using current-source inverter”, *Solar Energy*, c. 82, sy 5, ss. 411-419, May. 2008, doi: 10.1016/j.solener.2007.10.006.
- [3] S. Samerchur, S. Premrudeepreechacharn, Y. Kumsuwun, ve K. Higuchi, “Power control of single-phase voltage source inverter for grid-connected photovoltaic systems”, içinde *2011 IEEE/PES Power Systems Conference and Exposition*, Phoenix, AZ, USA: IEEE, Mar. 2011, ss. 1-6. doi: 10.1109/PSCE.2011.5772504.
- [4] J. Bauer, “Single Phase Voltage Source Inverter Photovoltaic Application”, *Acta Polytech*, c. 50, sy 4, Oca. 2010, doi: 10.14311/1217.
- [5] Fang Zheng Peng, “Z-source inverter”, *IEEE Trans. on Ind. Applicat.*, c. 39, sy 2, ss. 504-510, Mar. 2003, doi: 10.1109/TIA.2003.808920.
- [6] J. Anderson ve F. Z. Peng, “Four quasi-Z-Source inverters”, içinde *2008 IEEE Power Electronics Specialists Conference*, Rhodes, Greece: IEEE, Haz. 2008, ss. 2743-2749. doi: 10.1109/PESC.2008.4592360.
- [7] B. Farhangi ve S. Farhangi, “Comparison of z-source and boost-buck inverter topologies as a single phase transformer-less photovoltaic grid-connected power conditioner”, içinde *37th IEEE Power Electronics Specialists Conference*, Jeju, Korea: IEEE, 2006, ss. 1-6. doi: 10.1109/PESC.2006.1711742.
- [8] Miaosen Shen, Jin Wang, A. Joseph, F. Z. Peng, L. M. Tolbert, ve D. J. Adams, “Maximum constant boost control of the Z-source inverter”, içinde *Conference Record of the 2004 IEEE Industry Applications Conference, 2004. 39th IAS Annual Meeting.*, Seattle, WA, USA: IEEE, 2004, ss. 142-147. doi: 10.1109/IAS.2004.1348400.
- [9] F. Z. Peng, M. Shen, ve Z. Qian, “Maximum Boost Control of the Z-Source Inverter”, *IEEE Trans. Power Electron.*, c. 20, sy 4, ss. 833-838, Tem. 2005, doi: 10.1109/TPEL.2005.850927.
- [10] F. Zare ve J. A. Firouzi, “Hysteresis Band Current Control for a Single Phase Z-source Inverter with Symmetrical and Asymmetrical Z-network”, içinde *2007 Power Conversion Conference - Nagoya*, Nagoya, Japan: IEEE, Nis. 2007, ss. 143-148. doi: 10.1109/PCCON.2007.372960.
- [11] H. Zhang, Y. Liu, D. Sun, B. Ge, H. Abu-Rub, ve F. Z. Peng, “A hybrid modulation method for single-phase quasi-Z source inverter”, içinde *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*, Pittsburgh, PA, USA: IEEE, Eyl. 2014, ss. 4444-4449. doi: 10.1109/ECCE.2014.6953729.
- [12] S. DebBarman ve T. Roy, “Advanced Pulse Width Modulation technique for Z-Source Inverter”, içinde *2014 IEEE 6th India International Conference on Power Electronics (IICPE)*, Kurukshetra, India: IEEE, Ara. 2014, ss. 1-6. doi: 10.1109/IICPE.2014.7115850.
- [13] K. Yu, J. Zhao, K. J. Tseng, F. L. Luo, ve M. Zhu, “Space vector pulse-width modulation for single-phase full-bridge Z-source inverter: SVPWM FOR SINGLE-PHASE ZSI”, *Int. J. Circ. Theor. Appl.*, c. 43, sy 3, ss. 374-389, Mar. 2015, doi: 10.1002/cta.1946.
- [14] U. Devaraj, S. Ramalingam, ve D. Sambasivam, “Evaluation of Modulation Strategies for Single-Phase Quasi-Z-Source Inverter”, *J. Inst. Eng. India Ser. B*, c. 100, sy 4, ss. 333-341, Ağu. 2019, doi: 10.1007/s40031-019-00378-z.
- [15] I. Grgic, M. Bubalo, D. Vukadinovic, ve M. Basic, “Power Losses Analysis of a Three-phase Quasi-Z-Source Inverter”, içinde *2020 5th International Conference on Smart and Sustainable Technologies (SpliTech)*, Split, Croatia: IEEE, Eyl. 2020, ss. 1-5. doi: 10.23919/SpliTech49282.2020.9243732.
- [16] Y. Zhou, L. Liu, ve H. Li, “A High-Performance Photovoltaic Module-Integrated Converter (MIC) Based on Cascaded Quasi-Z-Source Inverters (qZSI) Using eGaN FETs”, *IEEE Trans. Power Electron.*, c. 28, sy 6, ss. 2727-2738, Haz. 2013, doi: 10.1109/TPEL.2012.2219556.
- [17] R. Iijima, T. Isobe, ve H. Tadano, “Loss comparison of Z-source inverter from the perspective of short-through mode implementation and type of switching device”, içinde *2015 IEEE 2nd International Future Energy Electronics Conference (IFEEC)*, Taipei, Taiwan: IEEE, Kas. 2015, ss. 1-6. doi: 10.1109/IFEEC.2015.7361518.
- [18] R. Iijima, T. Isobe, ve H. Tadano, “Loss analysis of Z-source inverter using SiC-MOSFET from the perspective of current path in the short-through mode”, içinde *2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*, Karlsruhe: IEEE, Eyl. 2016, ss. 1-10. doi: 10.1109/EPE.2016.7695676.
- [19] S. Kim, J. Park, K. Lee, ve T. Kim, “Novel Pulse-width Modulation Strategy to Minimize the Switching Losses of Z-Source Inverters”, *Electric Power*

- Components and Systems*, c. 42, sy 11, ss. 1213-1225, Ağu. 2014, doi: 10.1080/15325008.2014.921955.
- [20] A. Abdelhakim, P. Davari, F. Blaabjerg, ve P. Mattavelli, "Switching Loss Reduction in the Three-Phase Quasi-Z-Source Inverters Utilizing Modified Space Vector Modulation Strategies", *IEEE Trans. Power Electron.*, c. 33, sy 5, ss. 4045-4060, May. 2018, doi: 10.1109/TPEL.2017.2721402.
- [21] I. Grgić, D. Vukadinović, M. Bašić, ve M. Bubalo, "Efficiency Boost of a Quasi-Z-Source Inverter: A Novel Shoot-Through Injection Method with Dead-Time", *Energies*, c. 14, sy 14, s. 4216, Tem. 2021, doi: 10.3390/en14144216.
- [22] S. Sonar, S. Mondal, J. Ghommam, ve S. Banerjee, "An Optimized Space Vector Based Switching Algorithm With Reduced Switching Transitions for Impedance Source Inverter", *IEEE Access*, c. 10, ss. 28965-28974, 2022, doi: 10.1109/ACCESS.2022.3153497.
- [23] M. Mohammadi, J. S. Moghani, ve J. Milimonfared, "A Novel Dual Switching Frequency Modulation for Z-Source and Quasi-Z-Source Inverters", *IEEE Trans. Ind. Electron.*, c. 65, sy 6, ss. 5167-5176, Haz. 2018, doi: 10.1109/TIE.2017.2784346.
- [24] A. Abdelhakim, F. Blaabjerg, ve P. Mattavelli, "Single-Phase Quasi-Z-Source Inverters: Switching Loss Reduction Using a Quasi-Sinusoidal Modulation Strategy", içinde *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Anaheim, CA, USA: IEEE, Mar. 2019, ss. 1918-1925. doi: 10.1109/APEC.2019.8721955.
- [25] S. Radman, M. Shahnazari, ve H. Toodeji, "New switching strategy for single-phase multilevel quasi-Z-Source inverter", içinde *2016 7th Power Electronics and Drive Systems Technologies Conference (PEDSTC)*, Tehran, Iran: IEEE, Şub. 2016, ss. 403-408. doi: 10.1109/PEDSTC.2016.7556895.
- [26] I. Roasto, D. Vinnikov, J. Zakis, ve O. Husev, "New Shoot-Through Control Methods for qZSI-Based DC/DC Converters", *IEEE Trans. Ind. Inf.*, c. 9, sy 2, ss. 640-647, May. 2013, doi: 10.1109/TII.2012.2224353.
- [27] I. Grgić, D. Vukadinović, M. Bašić, ve M. Bubalo, "Calculation of Semiconductor Power Losses of a Three-Phase Quasi-Z-Source Inverter", *Electronics*, c. 9, sy 10, s. 1642, Eki. 2020, doi: 10.3390/electronics9101642.
- [28] D. W. Hart, "Chapter 8-Inverters", *Power Electronics. Ed. by Darlene M. Schueller. McGraw-Hill*, ss. 357-358, 2010.
- [29] Y. Liu, H. Abu-Rub, B. Ge, F. Blaabjerg, O. Ellabban, ve P. C. Loh, "Voltage-Fed Z-Source/Quasi-Z-Source Inverters", içinde *Impedance Source Power Electronic Converters*, IEEE, 2016, ss. 20-34. Erişim: 09 Mart 2023. [Çevrimiçi]. Erişim adresi: <https://ieeexplore.ieee.org/document/7572766>
- [30] Y. Liu, H. Abu-Rub, B. Ge, F. Blaabjerg, O. Ellabban, ve P. C. Loh, *Impedance Source Power Electronic Converters*, 1. bs. Wiley, 2016. doi: 10.1002/9781119037088.