



An integrated approach to line assignment problem in electronic card production considering process flow

Ömer Faruk Ünal¹ , Şeyda Serdarasan^{2*} 

¹Graduate School, İstanbul Technical University, 34469, Maslak, İstanbul, Türkiye

²Department of Industrial Engineering, Faculty of Management, İstanbul Technical University, 34367, Maçka, İstanbul, Türkiye

Highlights:

- Increasing efficiency and reducing costs in electronic card production has been addressed.
- The PCB assembly line assignment problem has been solved by taking into account the testing lines.
- Two-step clustering analysis has been used to group PCBs.

Keywords:

- PCB assembly
- Line assignment problem
- Two-step clustering analysis
- Electronic cards
- Simulation analysis

Article Info:

Research Article

Received: 10.08.2023

Accepted: 18.11.2023

DOI:

10.17341/gazimmfd.1340123

Correspondence:

Author: Şeyda Serdarasan
e-mail: serdars@itu.edu.tr
phone: +90 212 293 1300

Graphical/Tabular Abstract

Figure A illustrates the flow of the proposed approach to line assignment problem in electronic card production. To begin, the researchers employ a clustering analysis that groups electronic cards based on shared characteristics, ensuring efficient production planning. This grouping process takes into account various factors, including the bill of materials, demand patterns, operation times, and detailed process flow maps. The resulting clusters are then seamlessly integrated into a 0-1 mixed integer mathematical model that is designed to optimize the production process, aiming to achieve the maximum production output within the given constraints. Furthermore, to validate the effectiveness of the proposed approach, a simulation analysis is conducted across all production stations. The simulation offers insights into the production outcomes and enables a comprehensive evaluation of the proposed approach's performance. The integration of clustering, mathematical modeling, and simulation represents a robust framework for addressing the complexities of electronic card production scheduling, resulting in higher efficiency and production yields.

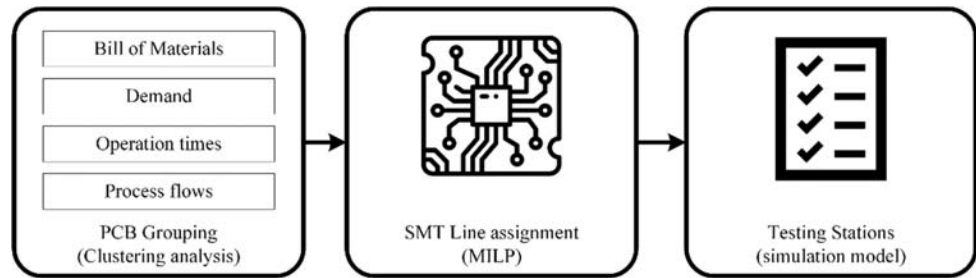


Figure A. Proposed approach to PCB grouping and line assignment

Purpose: This study addresses scheduling challenges in the electronic card production, aiming to enhance efficiency and reduce costs. The study proposes an integrated PCB grouping and PCB assembly line assignment approach that considers not only SMT lines but also test adjustment stations.

Theory and Methods: The study involves an integrated approach that considers the entire production process, encompassing both SMT and testing stations. Given the NP-hard nature of the line assignment problem, the researchers employ a clustering analysis to group electronic cards with similar characteristics, thereby reducing setup times on SMT lines. The proposed approach uniquely incorporates bill of materials, demand, operation times and process flow maps in grouping the cards. The resulting clusters are integrated into a 0-1 mixed integer mathematical model, optimizing for maximum production amount. Additionally, simulation analysis is conducted to evaluate production outcomes across all stations.

Results: The application of the integrated model to a diverse electronic board manufacturing system yielded significant improvements. A 22% increase in production output was achieved by using the proposed approach that involves groups tailored to the specific characteristics of various production and test lines.

Conclusion: By integrating clustering analysis, mathematical modeling, and simulation, the proposed method showcases improved efficiency and production output. This comprehensive approach enables insights into the relationships between different production stations, identifies bottlenecks, and offers actionable recommendations for enhancing the electronic card production system. The study contributes to the field by addressing all process flows, marking a departure from existing literature that predominantly focuses only on SMT lines. The integration of clustering analysis and simulation evaluation represents a novel contribution to the field of scheduling in electronic board production.



Elektronik kart üretiminde hat atama problemi için süreç akışını dikkate alan bütünlük bir yaklaşım

Ömer Faruk Ünal¹ , Şeyda Serdarasan^{2*}

¹Istanbul Teknik Üniversitesi, Lisansüstü Eğitim Enstitüsü, 34469, Maslak, İstanbul, Türkiye

²Istanbul Teknik Üniversitesi, İşletme Fakültesi, Endüstri Mühendisliği Bölümü, 34367, Maçka, İstanbul, Türkiye

ÖNEÇİKANLAR

- Elektronik kart üretiminde verimlilik artışı ve maliyet düşürme konusu ele alınmıştır
- PCB montaj hattı atama problemi, test ayar aşaması da dikkate alınarak çözüme ulaştırılmıştır
- PCB'lerin gruplamasında iki adımlı kümeleme analizi kullanılmıştır

Makale Bilgileri

Araştırma Makalesi

Geliş: 10.08.2023

Kabul: 18.11.2023

DOI:

10.17341/gazimmfd.1340123

Anahtar Kelimeler:

PCB montajı,
Elektronik kartlar,
hat atama problemi,
iki adımlı kümeleme analizi,
simülasyon analizi

ÖZ

Telefon, televizyon, bilgisayar, otomobil ve akıllı cihazlar gibi birçok üründe bir alt bileşen olarak kullanılan elektronik kartların verimli bir şekilde çalışmaları uygun tasarım, üretim ve kaliteye bağlıdır. Üretim süreçlerinde yüksek ürün çeşitliliği, üretim kapasite kısıtları ve model değişikliklerindeki hazırlık süreleri, katma değersiz ara operasyon ve sürelerle sonuçlanarak verimsizliğe neden olabilir. Bu çalışma, elektronik kart üretimi için hat atama problemlerini ele alarak verimlilik artışı ve maliyet düşürme amaçlı yenilikçi ve etkili yaklaşımlar önermektedir. Elektronik kartların farklı üretim ve test hatlarında en büyük üretim miktarını sağlayacak üretim planı farklı kriterler (örn. ürün ağacı, ortak bileşen kullanımı, bileşen adetleri, talepler, operasyon süreleri ve süreç akışında uğrayacağı istasyonlar ve sıralar) göz önünde bulundurularak belirlenmiştir. NP-zor problemi sınıfında yer alan PCB hat atama problemi, kümeleme analizi ve 0-1 karma tamsayılı matematiksel modelle çözülmüştür. Modelin sonuçları üretim hattının işleyişini modelleyen simülasyon modeli ile analiz edilmiştir. Gerçek verilerle yapılan uygulamada, önerilen yaklaşım kullanılarak üretim miktarında mevcut duruma oranla %22 oranında iyileşme sağlanmıştır. Önerilen yaklaşım birden çok yüzey montaj teknolojisi (SMT) özelliğine sahip otomatik dizgi hattı, birden çok süreç akışı ve birden çok test ayar istasyonuna sahip bir elektronik kart üreticisinin çizelgelemesi için uygulanabilir.

An integrated approach to line assignment problem in electronic card production considering process flow

HIGHLIGHTS

- Increasing efficiency and reducing costs in electronic card production has been addressed
- The PCB assembly line assignment problem has been solved by taking into account the testing lines
- Two-step clustering analysis has been used to group PCBs

Article Info

Research Article

Received: 10.08.2023

Accepted: 18.11.2023

DOI:

10.17341/gazimmfd.1340123

Keywords:

PCB assembly,
Electronic cards,
PCB line assignment
problem,
two step cluster analysis,
simulation analysis

ABSTRACT

The efficient operation of electronic cards, which are used as a subcomponent in many products such as telephones, televisions, computers, automobiles and smart devices, depends on appropriate design, production and quality. High product variety in production processes, production capacity constraints and setup times in model changes can result in non-value-added intermediate operations and lead times, resulting in inefficiency. This study proposes an effective approach to the line assignment problem for electronic board production addressing efficiency increase and cost reduction. The resulting production plan, which will provide the highest production amount of electronic cards in different assembly and testing lines, considers different characteristics of electronic cards (e.g., bill of materials, common component use, number of components, demand, operation times and process flow). The PCB line assignment problem, which is in the NP-hard problem class, was solved by clustering analysis and a 0-1 mixed integer mathematical model. The results of the model were analyzed with a simulation model that models the operation of the production line. In the application made with real data, 22% improvement was achieved in the production amount compared to the current situation by using the proposed approach. The proposed approach can be applied to the scheduling of an electronic board manufacturer with multiple surface mount technology (SMT) assembly lines, multiple process flows, and multiple testing stations.

*Sorumlu Yazar/Yazarlar / Corresponding Author/Authors : unal19@itu.edu.tr, *serdars@itu.edu.tr / Tel: +90 212 293 1300

1. Giriş (Introduction)

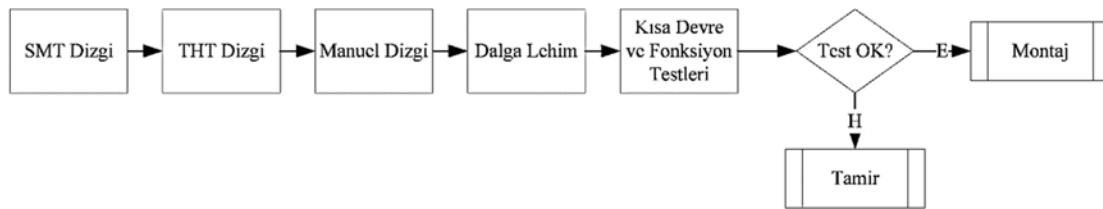
Elektronik kartlar, hayatımızı kolaylaştıran akıllı cihazların temel bileşenleridir. Telefonlar, televizyonlar, elektrikli araçlar, çamaşır makineleri, buzdolapları gibi ürünlerin verimli ve güvenli bir şekilde çalışması için elektronik kartların kaliteli ve uygun şekilde tasarlanması ve üretilmesi gerekmektedir. Elektronik kart üretim süreçlerinin verimli ve etkili yönetimi hem üretim maliyetlerinde azalma hem de rekabette avantaj sağlamaktadır [1, 2]. Elektronik kart üretiminde manuel dizgi (MD) olarak tabir edilen üretim operasyonu gün geçtikçe yerini üretimde verimlilik avantajı sağlayan delikli dizgi teknolojisi (THT: through-hole technology) ve yüzey montaj teknolojisi (SMT: surface mount technology) olarak adlandırılan otomatik dizgi yöntemlerine bırakılmaktadır [3]. SMT, yüksek hızlı dizgi makinelerinin yüzlerce bileşeni elektronik kart üzerine sadece birkaç saniyede otomatik yerleştirilmesi işlemine olanak sağlamaktadır. Elektronik kart üretim istasyonları, monte edilecek ana ürüne bağlı olarak farklılık gösterecek şekilde kurgulanmaktadır. Şekil 1’de görülen genel üretim süreç akışında bileşen dizgileri SMT, THT, MD işlemi ve/ya dalga lehim ile tamamlanan elektronik kartlar gerekli kalite kontrol süreçlerini tamamlamak üzere test istasyonlarında bir dizi kısa devre ve fonksiyon testine tabi tutulmaktadır. Bu açıdan yaklaşıldığında kart üretiminde iki temel istasyon bulunmaktadır: Otomatik (veya Manuel) Dizgi ve Test Ayar istasyonları. Elektronik kartın monte edileceği ürüne bağlı olarak geçeceği istasyonların sırası ve uygulanacak testler değişkenlik gösterebilir. Örneğin, çamaşır makinesine monte edilecek bir elektronik kart fonksiyon testinde bir yıkama süreci boyunca gerekli olacak tüm süreçlerden geçirilen bir simülasyona tabi tutulmakta ve tüm işlemlerinin çalıştığından emin olunmaktadır. Ürüne bağlı olarak fonksiyon test içeriği değiştiği gibi ilgili istasyonların kapasiteleri de farklılık gösterebilir.

Ürün tiplerini bu temel istasyonların kapasite gereksinimlerini dikkate alarak konumlandırılan matris Şekil 2’de verilmiştir. Tam kapasite, istasyonun kapasite kullanım oranının yüksek olduğu ve artan ihtiyaç durumunda kapasite artış yatırımına gidilmesi gerektiği durumu ifade ederken, esnek kapasite ilgili istasyonun kapasite kullanımında esnek olduğunu ve ihtiyaca göre daha fazla üretim yapabilir durumda olduğunu göstermektedir.

Bu çalışmada ele alınan elektronik kartlar matrisin (Şekil 2) sağ üst bölgesinde yer alan çeşitli elektronik ürünlerde kullanılan türdendir. Bu üretim sisteminde esnek kapasitede çalışan otomatik dizgi istasyonları ile tam kapasite çalışan test istasyonları söz konusudur. Üreticilerin bu tür bir sistemi kurmasının nedenleri arasında, SMT hatlarının yüksek maliyeti ve uzun tedarik süreleri, ani talep artışlarına

hızlı bir şekilde yanıt verme zorluğu, pazar payı kaybı riski gibi faktörler bulunmaktadır. Bu nedenle, elektronik kart üretiminin otomatik dizgi kapasiteleri genellikle esnek kapasiteye sahip olmaktadır. Buna karşılık test ayar istasyonlarında gerektiği durumda kapasite artışı daha düşük maliyetli ve iç kaynaklarla çözülebilir olduğu için tam kapasite ile çalışma tercih edilmektedir. Üreticiler, üretim istasyonlarının kapasite atamalarını stratejik seviyede yapmakta, uzun vadeli yatırım ve kapasite planlamaları ile süreci yönetmekte ve operasyonel seviyede kaynaklarını en verimli şekilde kullanmaya odaklanmaktadır. Elektronik kart üretiminde binlerce farklı bileşeni istenen konuma yerleştiren otomatik dizgi makineleri yüksek maliyetli yatırımlar olup firmaların makine verimliliğini arttırmaya yönelik çabaları da bu doğrultuda ön plana çıkmaktadır [4]. Bu bağlamda firmalar hem tasarım hem de üretim planlarında SMT dizgiyi esas alsalar da [5], SMT dizgi makineleri aslında elektronik kart üretim hattının sadece bir aşamasıdır ve her zaman darboğaz istasyon durumunda değildir. Bir SMT hattı birçok farklı elektronik kartı üretebilecek yetkinlikte kurgulanıp aynı veya farklı tipte birçok fazla makineden oluşabilir [6]. Bu durum bir elektronik kart üreticisinin tüm hatlarının birbirinden farklı özelliklere sahip olmasına ve her hattın birbirinden farklı olan dinamiklere sahip olmasına neden olmaktadır. Aynı zamanda son yıllarda değişen kalite standartları ve müşteri talepleriyle artan elektronik ürün çeşitliliğine paralel olarak elektronik kart çeşitliliğinde de çarpıcı bir artış olmuştur. Çeşitliliğin artması makine sürelerinde önemli ölçüde artışa neden olmakta [7] ve planlama ve çizelgemeyi zorlaştırmaktadır [8]. Elektronik kart üretiminde müşteri taleplerine karşılık verebilmek için üretim planlarının “yüksek çeşit – düşük üretim” özelliğine sahip şekilde yapılması gerekmektedir. Bu durum ise hazırlık sürelerinde artışa [9] ve kapasite kullanım oranlarında azalmaya neden olmaktadır. Hem makinelerin kapasite kullanım oranlarını artırmak hem de hazırlık sürelerinin azalmasını sağlamak amacıyla yapılan çalışmalara ihtiyaç duyulmaktadır [10].

Elektronik kart üretimi sürecinin planlanmasına yönelik çabalar birbiri ile yakından ilişkili iki temel yaklaşımı karşımıza çıkarmaktadır: 1) Hazırlık sürelerini azaltmaya, birden fazla SMT hattının kapasitesini eşzamanlı dengelemeye ve stok düzeylerini düşürmeye yönelik hazırlık yönetimi yaklaşımları ve 2) montaj hattındaki makineler arasındaki iş yükünü dengelemeye ve bileşen montaj süresini azaltmaya yönelik süreç optimizasyonu yaklaşımları [11]. Bu bağlamda elektronik kart üretim problemi kartların montaj hatlarına atanması (line assignment problem) [1], kart gruplama problemi (PCB grouping problem) [12–14], bileşenlerin makinelere atanması (component allocation problem) [15, 16], besleyici ünite atanması (feeder assignment problem) [17] ve “nozzle” atanması (nozzle assignment problem) [18] ve makinaları besleyen bileşen sıralaması



Şekil 1. Genel bir elektronik kart üretimi süreci akışı. (Process flow of a generic PCB assembly line)

		Otomatik Dizgi	Esnek Kapasite
		Tam Kapasite	
Test Ayar	Tam Kapasite	Beyaz eşya: Çamaşır makinesi, Bulaşık makinesi vb.	Elektronik ürün: Televizyon, Bilgisayar, Cep Telefonu vb.
	Esnek Kapasite	-	Savunma sanayi: Uçak, helikopter vb.

Şekil 2. Üretim istasyonlarının ürüne bağlı kapasite tercihleri (Capacity considerations of stations based on products)

(component sequencing problem) [19] problemleri olarak ifade edilebilir [11, 20]. Bu çalışma, kart gruplama ve hat atama problemlerini bütünlük olarak ele almaktadır. İlgili literatürde yer alan hat çizelgeleme çalışmaları genellikle sadece otomatik dizgi hatlarının çizelgelenmesi ile ilgilenmektedir, oysa dizgi hatları elektronik kart üretim hattının sadece bir aşamasıdır ve her zaman darboğaz istasyon durumunda değildir. Bu çalışmada elektronik kart çizelgeleme probleminde genel süreç akışını da dikkate alan bir yöntem önerilmektedir.

Bu çalışmada, SMT hat çizelgeleme problemleri için farklı becerilere sahip çok hatlı bir sistem göz önünde bulundurulmuş ve önerilen bütünlük yaklaşım ile yüksek çeşitliliğe sahip elektronik kartların üretiminde verimlilik artışı hedeflenmiştir. SMT otomatik dizgi hatları ve test ayar istasyonlarını aynı anda göz önünde bulundurarak talebe uygun ve en verimli üretim planını ortaya koyan bir model önerilmiştir. Elektronik kartların gruplanmasında ürün ağacının yanı sıra bileşen (komponent) sayısı, talep, operasyon süresi ve süreç akış haritası gibi ilgili özellikler dikkate alınmış ve kümeleme yapmak için iki adımlı kümeleme analizi kullanılmıştır. Kurulan hat atama modelinin amacı kapasite kısıtları altında maksimum üretim adetini ulaştırmaktır. Matematiksel modelden elde edilen veriler üretim hattının dinamik yapısını yansıtan simülasyon modeline girdi sağlamış ve simülasyon analizi ile önerilen atamaların test ayar istasyonlarının kapasite kullanımlarına olan etkisi irdelenmiştir. Sonuç olarak önerilen yöntemin işletmede kullanılan mevcut durumdan daha verimli sonuçlar ortaya koyduğu gözlemlenmiştir.

Elektronik kart üretimi çizelgeleme çalışmalarına yapılan literatür incelemesi sonucunda, çalışmaların genellikle otomatik dizgi hatları üzerinde yoğunlaştığı ve genel süreç akışını istasyon bazında inceleyen çalışmaların az olduğu gözlemlenmiştir. Bu çalışma ise tüm üretim istasyonlarını aynı anda göz önünde bulunduracak şekilde yenilikçi bir yaklaşım sunmaktadır. Böylece, üretim istasyonları arasındaki ilişkiler incelenerek darboğaz istasyonların belirlenmesi ve alınacak aksiyonların mevcut üretim sistemine olan katkısının ortaya çıkarılması mümkün olacaktır. Ayrıca, diğer çalışmalardan farklı olarak, bu çalışma kartların gruplanmasında, bileşen kırılımı, ortak bileşen kullanımı, talepleri, operasyon süreleri ve süreç akış haritasındaki sıralamaları gibi faktörleri bir arada ele almıştır. Elektronik kart üretimi için genel süreç akışını inceleyerek kümeleme yapan ve sonuçları simülasyon ile analiz eden çalışmaların sayısı oldukça sınırlıdır. Özetle çalışmanın özgün yönleri elektronik kart üretimi planı için kart gruplama, hat atama modelleme ve akış simülasyonunu içeren bütünlük bir yöntem önerilmesi; elektronik kartların gruplanmasında ürün ağacının yanı sıra bileşen (komponent) sayısı, talep, operasyon süresi özelliklerini dikkate alan iki adımlı kümeleme analizinin kullanılması; yine kart gruplamada hem dizgi ve hem de test istasyonlarını içeren süreç akışını temel olan kümelerin kullanılması, ayrıca matematiksel modelin çıktılarının simülasyon analizi ile test ayar istasyonlarının kapasite kullanımlarını iyileştiren gruplama ve çizelgelemenin değerlendirilmesidir.

Çalışma, yukarıda ifade edilen amacı gerçekleştirmek üzere şu şekilde yapılandırılmıştır: İkinci bölümde, literatürdeki ilgili çalışmalar ve konuyla ilgili temel kavramlar incelenecektir. Üçüncü bölümde, araştırmada önerilen bütünlük yöntem açıklanacak ve kullanılan analiz yöntemleri ve seçilme nedenleri aktarılacaktır. Dördüncü bölümde, geliştirilen metodolojinin bir elektronik kart üreticisi örneği üzerinde nasıl uygulandığı anlatılacaktır. Beşinci bölümde, uygulamanın sonuçları ve elde edilen bulgular geniş çapta değerlendirilecektir. Ayrıca, bu sonuçlara dayalı olarak gelecekteki çalışmalar için öneriler sunulacaktır. Altıncı ve son bölümde, araştırmanın genel sonuçları özetlenecek ve elde edilen bulguların önemi vurgulanacaktır. Ayrıca, araştırmanın sınırlamaları ve gelecek araştırmalar için fırsatlar tartışılacaktır.

2. Literatür taraması (Literature review)

Elektronik kart üretimi sürecinin planlanmasına yönelik kararlar birbiri ilişkili çok sayıda alt karar alanını içermektedir: elektronik kartların montaj hatlarına atanması, kart gruplama, bileşenlerin makinelerine atanması, besleme ünitesi atanması ve “nozzle” atanması [2, 20]. Bu çalışmada elektronik kart gruplama problemi ile kartların dizgi makinelerine atanmasını ele alan hat atama probleminde odaklanılmıştır.

Kart gruplama problemi, farklı kart türlerinin üretiminde hatlardaki hazırlık sürelerini azaltmak için kartların bazı benzerliklere sahip aileler halinde gruplandırılmasını içerir. Hazırlık süresinin azaltılmasına yönelik bu temel strateji bir makinenin veya üretim sürecinin genel verimliliğini ve üretkenliğini artırmak için önemlidir [11]. Kart montajında, dizgi makinesinin ve bileşenlerinin üretime hazırlanmasını içeren hazırlık faaliyeti, makinenin kullanılabilir süresinin önemli bir bölümünü oluşturur. Randhawa vd. [21] tahminine göre hazırlık faaliyeti, makinenin kullanılabilir süresinin yaklaşık %40'ını oluşturmaktadır. Kartların gruplanması hem hazırlık sürelerinin azaltılmasını hem de bir sonraki karar adımı olan hat atama probleminin yönetilebilir bir yapıda modellenmesini sağlamaktadır [2]. Literatürde kartların gruplanmasına yönelik çalışmalardan Shtub ve Maimon [22] kartları ürün ağaçlarındaki bileşen benzerliklerine göre Jaccard benzerlik katsayısını kullanarak gruplamıştır. Amaç, ortak bileşen içeren kartları gruplayarak tek bir hazırlık ile üretebilmektir. Benzer amaçla Bhashkar ve Narendran [12] cosine benzerlik katsayısını girdi olarak kullanılan En Büyük Yol Ağacı (Maximum Spanning Tree) algoritması önermişlerdir. Li vd. [23] kart gruplama için bulanık c-means kümeleme kullanmıştır. Yılmaz vd. [24] hazırlık sürelerinin azaltılması amacıyla elektronik kartlara hiyerarşik bir kümeleme algoritması önermiş ve elektronik kartların gruplanmasının hazırlık süresinde ciddi bir avantaj sağladığı ve standart bir üretim planının toplam yayılma süresini azalttığı tespit etmiştir. Benzer şekilde Kuo ve Lin [10] elektronik kart üretiminde müşteri taleplerine karşılık verebilmek için “yüksek çeşit – düşük üretim” özelliğine sahip üretim planları yapılmasına ihtiyaç duyulduğunu belirterek SMT hatlarında hazırlık sürelerinin azaltılması amacıyla siparişlerin kümelenebilecek yöntemini kullanmıştır. İlgili çalışmada kümeler oluşturulurken öncelikle boyutsallığı indirgemek için temel bileşen analizi (PCA) yapılmış ardından k-Means kümeleme yöntemi kullanılmıştır. García-Nájera vd. [25] elektronik kart üretimi sırasında besleme ünitelerinde değişiklik sayısını en aza indirmek için kartların gruplandırılmasının toplam operasyon süresinin en aza indirilmesi ile doğrudan ilişkili olduğunu ortaya koymuştur. Literatürdeki bu çalışmalar genellikle sadece otomatik dizgi hatlarına odaklanmış ve bu bağlamdaki kriterleri dikkate alarak gruplama yapmıştır, oysa dizgi makineleri elektronik kart üretim hattının sadece bir aşamasıdır ve her zaman darboğaz istasyon durumunda değildir. Bu çalışmada genel süreç akışını göz önünde bulunduran bir gruplama da yapılacaktır.

Hat atama problemi, dizgi makinelerinin kapasitesini aşmadan farklı elektronik kartların montaj hatlarına atanmasını eniyileme problemidir. Problem, genelleştirilmiş atama probleminde benzer bir yapıya sahiptir ve temel olarak farklı ürün türlerinin talebini karşılamaya, makine iş yükü dengesini sağlamaya, kart üretimini enbüyüklemeye ve/veya işlem, hazırlık, geçiş sürelerini en aza indirmeye odaklanır [20]. Bu problemde montaj süresi, bir montaj hattında üretilecek kartlar için hazırlık ve işlem süresini içerir. Montaj süresi, kart tipinin özelliklerine, montaj hattında bulunan makinelerin türlerine; hattaki makineler bileşenlerin tahsis edilmesine, hat işlem sırasına göre farklılık gösterir [26]. Hillier ve Brandeau [27] kart üretiminde makine ve manuel işlemlere kartların ve bileşenlerin atanmasını optimize etmek için bir tamsayılı lineer programlama modeli geliştirmiştir. Modelde amaç, çok makineli üretim sisteminde

kısıtları dikkate alırken hazırlıkla ilişkili toplam maliyeti en aza indirmekti. Balakrishnan ve Vanderbeck [28]'in önerdiği tamsayı doğrusal programlama modeli, montaj hattındaki her bir iş yükü kısıtına uymayı sağlarken hazırlık maliyetlerini en aza indirmeyi amaçlamıştır. Bu çalışmada optimizasyon modeli sezgisellerle yenilikçi bir şekilde birleştirilerek, yaklaşık optimal çözümler elde etmek için başlangıç ürün ataması, sütun üretimi ve alt sınır prosedürlerini içeren bir yaklaşım benimsenmiştir. Hillier ve Brandeau [29] üretim maliyetlerini azaltmayı ve makine iş yükü dengelemeyi dikkate alan tamsayılı lineer programlama modeline yeni bir sezgisel yaklaşım önermiştir. Ellis ve Bhoja [2] montaj süresini en aza indirmek amacıyla elektronik kart üretiminde montaj hattı atama problemini büyük ölçekli bir karma tamsayı programlama modeli olarak ele almış ve dal-sınır algoritması ile birlikte problem ayrıştırma kullanılarak çözmüştür. Model çok hat (7 hat) ve çok kart (>250 kart) oluşan bir vakada uygulanmıştır. Önerilen çözüm yaklaşımı, süreç planlarını optimize ederek montaj hattı üretkenliğini ve iş hacmini artırmaya yardımcı olmaktadır. Ho ve Ji [1] yüksek hacimli elektronik kart üretimine ilişkin hat atama problemi üzerine bir çalışma yürütmüştür. Farklı ürün tiplerinin üretim maliyetlerini en azlayarak çoklu montaj hatlarına atanmasını sağlayan bir matematiksel model önermiş ve hat atama problemini çok hat-çok ürün kombinasyonlarında (örn. 20 hat x 30 ürün) etkili bir şekilde çözmek için özel bir genetik algoritma (GA) geliştirmişlerdir. Wu ve Ji [30] çok hatlı bir kart üretim sistemi için toplam ağırlıklı gecikme süresi ve ağırlıklı tamamlama süresinin toplamını en aza indirmek amacıyla, farklı hazırlık süreleri ve son tarihleri olan bir dizi kart montaj işini çözellemeyi ele almıştır. Problem için bir karma tamsayılı doğrusal programlama modeli kurulmuş ve problemin NP-zor yapısından dolayı çok değişkenli gerçek dünya problemlerini çözmek için bir genetik algoritma önerilmiştir. Yaklaşımın yararlılığını ve etkililiğini incelemek için deneysel testler ve 46 iş ve 5 hattan oluşan bir vaka çalışması yapılmıştır. Hu [26] montaj hattı kapasitelerini, iş gücü düzeyi, kota esnekliği ve bütçe kısıtlamaları ile tahminlenen talep arasındaki ilişkiyi dikkate alarak, toplam üretim maliyetlerini, toplam reddedilen ürün sayısını ve toplam operasyon süresini minimize eden çok amaçlı bir karar modelini ele almaktadır. Bu problemi çözmek için, doğrusal olmayan üyelik fonksiyonlarına dayanan bir bulanık hedef programlama yaklaşımı geliştirmiş ve modeli dört hat ve beş farklı ürün için uygulamıştır. Sonuçlar, önerilen yaklaşımın kart montaj hattının performansını iyileştirmede etkili olduğunu göstermektedir. Elektronik kart üretimi hat atama problemleri için yapılan az sayıdaki çalışma incelendiğinde genellikle elektronik kart üretim hattının sadece bir aşaması olan otomatik dizgi hatlarına odaklanıldığı görülmektedir. Kart gruplama kararı ile hat atama problemini bir arada ele alan çok fazla çalışma olmaması bu alanda bir çalışma yapılması ihtiyacını ortaya çıkarmıştır.

Bu çalışmada, elektronik kartların üretim süreçlerinin verimliliğini artırmaya yönelik bir yöntem önerilmektedir. İlk olarak, elektronik kartları benzer özelliklere sahip gruplara ayırmak için kümeleme yapılacak, ardından bu kümeler çözelme optimizasyonu için

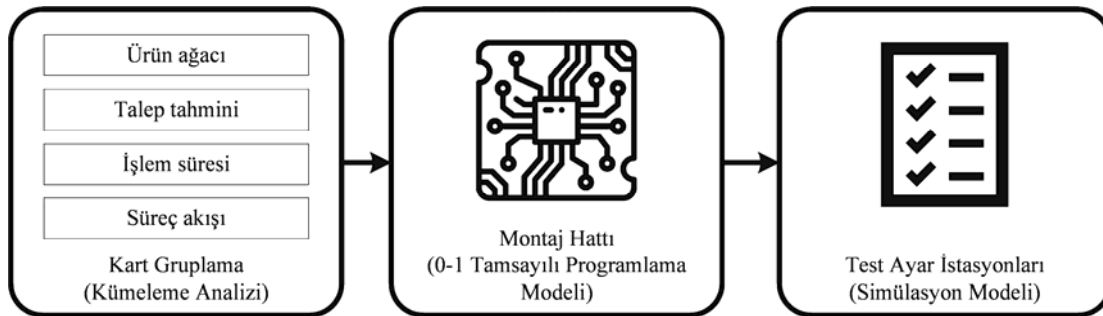
kullanılan matematiksel modele entegre edilecektir. Bu şekilde, toplam üretim adetlerini maksimize eden atama belirlenmeye çalışılacaktır. Son aşamada ise otomatik dizgi hatları için yapılan çözelme optimizasyonu sonuçları, oluşturulan simülasyon modeline girdi olarak verilecek ve üretim hattının tamamını dikkate alacak şekilde farklı kümeleme kriterlerinin kullanılmasının sonuçları mevcut durumla karşılaştırılacaktır. Ayrıca, literatürdeki çalışmalardan farklı olarak bu çalışma, yalnızca SMT dizgi hatlarına değil, test ayar istasyonlarını da içeren genel süreç akışına odaklanmaktadır. Önerilen yöntem elektronik kart üretim süreçlerinin verimliliğini artırmak için önemli bir katkı sunmaktadır.

3. Yöntem (Method)

Elektronik kart üretimi çözelme çalışmalarına yapılan literatür incelemesi sonucunda, çalışmaların genellikle otomatik dizgi hatları üzerinde yoğunlaştığı ve genel süreç akışını istasyon bazında inceleyen çalışmaların az olduğu gözlemlenmiştir. Bu çalışma ise tüm üretim istasyonlarını aynı anda göz önünde bulunduracak şekilde yenilikçi bir yaklaşım sunmaktadır. Böylece, üretim istasyonları arasındaki ilişkiler incelenerek darboğaz istasyonların belirlenmesi ve alınacak aksiyonların mevcut üretim sistemine olan katkısının ortaya çıkarılması mümkün olacaktır. Ayrıca, diğer çalışmalardan farklı olarak, bu çalışma kartların gruplanmasında, bileşen kırınımı, ortak bileşen kullanımı, talepleri, operasyon süreleri ve süreç akış haritasındaki sıralamaları gibi faktörleri bir arada ele almıştır. Elektronik kart üretimi için genel süreç akışını inceleyerek kümeleme yapan ve sonuçları simülasyon ile analiz eden çalışmaların sayısı oldukça sınırlıdır.

Bu çalışmada elektronik kart üretiminde çözelme problemlerine çözüm bulmak için süreç akışını dikkate alan bütünlük bir yaklaşım önerilmiştir. Elektronik kart üretim hat atama problemleri NP-zor optimizasyon problemi sınıfında yer almaktadır. Bu nedenle ilk olarak kümeleme analizi ile SKU sayısının azaltılarak problemin çözüme uygun bir hale getirilmesi için SMT hatlarında hazırlık sürelerinin azalmasını da sağlayan elektronik kartların benzerliklerine göre gruplanması yapılacaktır. İlgili özellikler dikkate alınarak kümeleme yapmak için hem ikili kategorik (0-1) hem de sürekli veriyi işleyebilen iki adımlı kümeleme analizi kullanılmıştır. Bir sonraki aşamada oluşan kümeler amaç fonksiyonu maksimum üretim miktarı olan çok zamanlı 0-1 karma tamsayılı matematiksel modele girdi olarak yerleştirilecektir. Son olarak ortaya konan farklı kümelerin oluşturduğu sonuçlar ile mevcut durum hem SMT hatları hem de test ayar istasyonları üretim adetlerinin karşılaştırılması için simülasyon modelinde analiz edilecektir. Böylece üretim hattının genel verimliliğini dikkate alan en uygun alternatifler belirlenmektedir. Geliştirilen yaklaşımın adımları Şekil 3'deki gibidir.

Önerilen yöntemin uygulamasında ilk olarak probleme dahil edilecek elektronik kartların belirlenmesi gerekmektedir. Çünkü ilerleyen adımlarda yapılacak işlemler ilgili kartların özelliklerine bağlı olarak



Şekil 3. Geliştirilen yöntemin akışı (Flow of the suggested methodology)

değişkenlik göstermektedir. İkinci adımda, belirlenen kartların özellikleri ve benzerlikleri göz önünde bulundurularak kümeleme kriterlerinin belirlenmesi gerekmektedir. Değişkenlik göstermekle beraber kullanılan bileşen, süreç akış haritaları, talep ve operasyon süresi gibi karta özgü özellikler kümeleme kriterleri arasında yer alabilir. Bir sonraki adım ise belirlenen kümeleme kriterleri göz önünde bulundurularak kümeleme yönteminin belirlenmesi işlemidir. Kartların bileşen tipi ve bileşen sayısı, ortak bileşen kullanımı ve hazırlık sürelerine olan etkisi, talep miktarı, operasyon süresi ve süreç akış haritası gibi girdileri belirlenen kümeleme yöntemi ile değerlendirilerek kümeler oluşturulmaktadır. Oluşan kümelerin verileri otomatik dizgi hatlarında çizelgeleme modeline girdi sağlamaktadır. Matematiksel modelde zaman boyutu aylık üretimin vardiya bazında kırımını temsil etmekte ve kart üretim geçişlerinde bir önceki zaman dilimi ile bir sonraki dilimini kontrol edip hazırlık sürelerini göz önünde bulundurularak karar vermeye olanak sağlamaktadır. Model tek amaçlı veya çok amaçlı olarak kurgulanabilir. Örneğin, en büyük üretim adeti, en küçük duruş zamanı, en küçük maliyet, en büyük enerji tasarrufu gibi amaçlar değerlendirilebilir. Modelin çıktısı olan atamalar simülasyon modeline girdi olarak verilmekte ve üretim hattını tamamını dikkate alan çıktılar elde edilmektedir. Simülasyon analizi aşamasında darboğaz istasyonlar, üretim miktarı, istasyonların kullanım oranları, istasyonlarda çalışan operatörlerin doluluk oranları gibi kriterler analiz edilebilir. Son olarak farklı kümeler ve çizelgeler için sonuçlar incelenmekte ve verimlilik oranları karşılaştırılmaktadır.

3.1. Kümeleme Analizi (Clustering Analysis)

Kümeleme analizi, veri setlerini benzerlik ve farklılık temelinde gruplara (kümelere) ayırmak için kullanılan bir tekniktir. Bu analizin temel amacı, veri içindeki gizli kalıpları ve ilişkileri belirlemek ve verileri anlamlı ve tutarlı kümeler halinde sınıflandırmaktır [31]. Uygun kümeleme algoritmasının seçimi, verilerin özelliklerine ve analizin amaçlarına bağlıdır [31]. Hazırlık sürelerini azaltmaya yönelik kartları gruplamak için uygun kümeleme yaklaşımı elektronik kartların sahip olduğu birçok özellik dikkate alınarak belirlenmelidir [10].

Elektronik kartın kümelemesinde ürün ağacının yanı sıra bileşen (komponent) sayısı, talep miktarı, operasyon süresi ve süreç akış haritası da çizelgeleme yapılırken dikkate alınması uygun özelliklerdir. Bu özelliklerin tamamını dikkate alarak kartların benzerliklerine göre kümelemesi hem hazırlık sürelerine hem de akıştaki darboğazların yönetilmesine olumlu katkı sağlayacaktır. Söz konusu özellikleri dikkate alarak kümeleme yapmak için hem ikili kategorik (0-1) hem de sürekli veriyi işleyebilen iki adımlı kümeleme analizi kullanılmıştır. İki adımlı kümeleme, elde edilen kümelerin kalitesini artırmak amacıyla aynı veri kümesi üzerinde iki farklı kümeleme algoritmasının çalıştırılmasını içeren bir kümeleme yöntemidir. İlk adım tipik olarak ilk kümeleri tanımlamak için k-means veya hiyerarşik kümeleme gibi hızlı ve verimli bir algoritma çalıştırmayı içerir. İkinci adım, ilk kümeler üzerinde hesaplama açısından daha yoğun bir algoritma çalıştırarak onları iyileştirmeyi ve potansiyel olarak ek kümeleri tanımlamayı içerir. İki adımlı kümeleme, verilerin karmaşık ve tek bir algoritma kullanılarak kümelemesinin zor olduğu durumlarda tercih edilir [32]. Uygun kümeleme algoritması seçiminde son kümelerin anlamlı olması ve verilerin altında yatan yapıyı yansıtması da önemlidir [33].

3.2. Matematiksel Model (Mathematical Model)

Kart üretimi hat atama problemi genelleştirilmiş atama problemi olarak formüle edilmiştir. Burada amaç, toplam üretim adetini en büyükmek için l hattında n . vardiyada üretilecek i ürününün miktarını belirlemektir. Modele ilişkin varsayımlar aşağıda sıralanmıştır:

- Her elektronik kart farklı dizgi ve test süresine sahip olabilir.
- Dizgi ve test süreleri önceden bilinmektedir.
- Farklı bir elektronik kart üretimi için gerekli olan hazırlık süreleri önceden bilinmektedir.
- Üretim planı ve sırasına bağlı hazırlık süresi, hat üzerinde bir karttan farklı bir karta geçiş yapılırken gerekli olan makinenin hazırlık süresidir.
- Her kartın belli bir makine üzerindeki işlem süresi ve üretim aşaması bellidir ve sabittir.
- Her kart her otomatik dizgi hattında üretilebilir.
- Her kart her otomatik dizgi hattında farklı proses sürelerine sahiptir.
- Her otomatik dizgi hattı birbirinden farklı özelliklere sahiptir.
- Her kart kendisi için daha önceden belirlenmiş özel test istasyonunda test edilebilir.
- Her kartın aylık talebi bilinmektedir.
- Her otomatik dizgi hattının kullanılabilirlik ve performans oranları % cinsinden takip edilmekte ve bilinmektedir.
- Kartlar süreç içerisinde farklı proses akış şemalarına sahip olabilir.

Bu varsayımlar altında kurulan tamsayı doğrusal programlama modeli ve tanımlar aşağıdaki gibidir.

İndisler (Indices)

- i, j : elektronik kart sayısı, $i: 1, 2, \dots, C$
 l : otomatik dizgi hat sayısı, $l: 1, 2, \dots, L$
 n : aylık vardiya sayısı, $n: 1, 2, \dots, N$

Parametreler (Parameters)

- M : çok büyük bir sayı,
 PN : Ceza katsayısı,
 D_i : i . kartın üretim talebi,
 S_{ij} : i karttan j . karta geçerken hazırlık süresi,
 P_{il} : i . kartın l . hatta performans katsayısı,
 A_l : l . hat uygunluk katsayısı,
 WT_{ln} : l . hattın n . günde çalışma süresi (saat),
 $MaxS_{ln}$: l . hattın n . günde yapabileceği maksimum setup sayısı,
 R_{il} : i . kartın l . hatta teorik saatlik üretim adeti,

Karar değişkenleri (Decision variables)

- TP_{iln} : i . kartın l . hatta n . gün sonunda toplam çalışma süresi (saat),
 NP_i : i . kartın kapasite kısıtı dolayısıyla üretileneme adeti,
 Z_{ijln} : i . karttan sonra j . kart l . hatta n . gün üretilirse 1, diğer durumlarda 0,

Amaç fonksiyonu (Objective Function)

$$Enb \sum_i \sum_l \sum_n TP_{iln} \cdot R_{il} \cdot P_{il} \cdot A_l - \sum_i NP_i \cdot PN \quad (1)$$

Amaç fonksiyonu (Eş. 1) üretimdeki çıktı miktarını enbüyüklemeye çalışır.

Kısıtlar (Constraints)

$$\sum_{l,n} TP_{iln} \cdot R_{il} \cdot P_{il} \cdot A_l + NP_i = D_i \quad \forall i \quad (2)$$

$$\sum_i TP_{iln} + \sum_i \sum_j S_{ij} \cdot Z_{ijln} \leq WT_{ln} \quad \forall l, n \quad (3)$$

$$TP_{iln} \leq M \cdot Z_{ijln} \quad \forall i, l, n \quad (4)$$

$$\sum_i \sum_j Z_{ijln} \leq MaxS_{ln} \quad \forall l, n \quad (5)$$

$$Z_{ijln} \in \{0, 1\} \quad (6)$$

$$TP_{itn} \geq 0 \quad \forall i, l, n \quad (7)$$

Modelde yer alan kısıtlardan Eş.2 talebin karşılanmasına yöneliktir. Üretim miktarı her ürün için en az talep kadar olmalıdır. Eş. 3 her bir hat için belirlenen çalışma süresi ile sınırlandırılmış olan kapasite kısıtıdır. Eş. 4 Z karar değişkeni ile hangi kart, hangi gün, hangi hatta üretilen sorusuna cevap arayan atama kısıtıdır. Toplam hazırlık süresini sınırlayan kısıt ise Eş. 5 ile ifade edilmiştir. Eş. 6 Z_{ijln} karar değişkeninin sadece 0 veya 1 değeri alabileceğini gösterirken, Eş.7 TP_{itn} karar değişkeninin sıfırdan büyük bir değer alması gerektiğini göstermektedir.

3.3. Simülasyon Analizi (Simulation Analysis)

Simülasyon analizi, belirli bir sistemin davranışını, süreçlerini veya işleyişini modelleme ve değerlendirme sürecidir ve gerçek hayattaki olay ve değişkenlerin karmaşıklığını taklit ederek sistemin performansını anlamak, iyileştirmek ve optimize etmek için kullanılır [34]. Simülasyon analizi, sistemi oluşturan farklı bileşenleri ve etkileşimlerini anlamak için kullanıcıya detaylı bir bakış açısı sunar. Ayrıca, değişikliklerin sisteme etkilerini tahmin etmek ve iyileştirmeler yapmak için senaryo analizleri yapmak da mümkündür. Böylece, gerçek hayatta deneme-yanılma yöntemine ihtiyaç duyulmadan, potansiyel riskleri minimize ederek ve maliyeti düşürerek daha iyi kararlar almak için değerli bir araç olarak kullanılır.

Araştırmada kesikli olay simülasyonu, önerilen modelin gerçek dünya uygulamalarına geçmeden önce performansını ve etkinliğini değerlendirmek amacıyla kullanılmıştır. Böylece, önceden belirlenen senaryoları kullanarak otomatik dizgi hatlarının test ayar istasyonuna olan etkisini değerlendirmek ve gerçek dünyadaki belirsizlikleri ve değişkenleri kontrol edilebilir bir ortamda modelleyerek, sistemin nasıl çalışacağı ve olası sonuçları hakkında değerli bilgiler sağlanabilir. Her bir alternatif senaryo için çizelgeleme optimizasyonunda elde edilen otomatik dizgi üretim sayısı ve simülasyon ile elde edilen test ayar son istasyon üretim sayısı karşılaştırılarak, önerilen modelin gerçek hayatta nasıl performans gösterebileceği hakkında önemli bilgiler elde edilecektir.

4. Bir Elektronik Kart Üreticisinde Uygulama (Application in an Electronic Card Manufacturer)

Uygulama, elektronik kart üretimi yapan ABC şirketinde yapılmıştır. Çalışma kapsamında otomatik dizgi hatları ve test ayar istasyonları ele alınmıştır. Çalışmaya konu olan üretim istasyonlarında 5 SMT dizgi hattı, 1 THT hattı, 2 MD hattı, 2 kısa devre test hattı ve 5 fonksiyon test hattı, 34 fonksiyon test istasyonu bulunmaktadır. Bu istasyonlarda üretilen elektronik kartların toplamda 8 farklı süreç akış haritası ve uygulamaya konu olacak üretim planında 146 stok tutma birimi (SKU) bulunmaktadır.

4.1. Kümeleme Analizi (Clustering Analysis)

Çizelgeleme için oluşturulan matematiksel modele ele alınan 146 SKU'nun ayrı ayrı tanımlanması yerine SKU kümelerinin ele alınarak modelin olurlu zamanda kesin çözüme kavuşması amaçlanmıştır. Uygulama yapılan üretim tesisinde mevcut durumda benzer ürün, müşteri ve yazılıma sahip kartlar belirli gruplar altında toplanarak "şasi" olarak anılmaktadır. Mevcut durumda firmada tanımlı 24 şasi grubu bulunmaktadır. Bu şasi grupları mevcut küme olarak kabul edilmiştir. Uygulamanın bulgularında mevcut küme ile önerilen alternatif kümelemelerin sonuçları karşılaştırılacaktır.

Önerilen yaklaşımda kartların farklı özellikleri (Tablo 1) göz önünde bulundurularak kümeleme yapılmıştır. Küme sayısı önceden belirlenmiştir. Mevcut 146 SKU ve 24 şasi yıllık üretim miktarları açısından incelenmiş ve yıllık üretimin %81,7'sini toplam 12 şasinin oluşturduğu görülmüştür. Bu çerçevede küme sayısı Pareto prensibi gereği 12 olarak kabul edilmiştir. Analizler k-means ve iki adımlı kümeleme algoritması ile yapılmış ve anlamlı sonuç üreten kümeler seçilerek bir sonraki modelleme adımına girdi sağlamıştır.

Kümelerin oluşturulmasında öncelikle sadece "Binary BOM" ve "Genel BOM" değişkenleri ele alınarak analiz yapılmıştır. Bunun nedeni otomatik dizgi hatlarında ortak bileşen kullanımının hazırlık süreleri için doğrudan çarpıcı avantajdır. Mevcut kümede yer alan 24 şasi üst grubu için SKU'lar incelendiğinde aynı şasi üst grubunda yer alan SKU'lar arası geçişlerde hazırlık süresinin ortalama 15 dakika olduğu, şasi üst grupları arasındaki geçişlerde hazırlık sürelerinin ortalama 240 dakika olduğu gözlenmiştir. Bileşen kullanımını barındıran değişkenlerle yapılan her iki analizde de 146 SKU için bileşen listesinde kullanılan 1952 farklı bileşenin ilgili SKU'da kullanım durumu analiz edilmiştir. Kümeleme işleminin yapılması için SKU-Bileşen matrisi oluşturulmuştur. "Binary BOM" yönteminde matriste 0-1 ikili kategorik veri kullanılmış olup, matriste bileşen ilgili SKU'da kullanılıyorsa 1, diğer durumlarda 0 değeri verilmiştir. "Genel BOM" yönteminde ise matriste SKU'ya karşılık gelen bileşenler için kullanım miktarları adet cinsinden matrise yerleştirilmiştir. Veriler IBM SPSS k-means ve iki adımlı kümeleme ile analiz edilmiş ve Tablo 2 ve Tablo 3'teki gibi sonuçlar alınmıştır. Kümeler incelendiğinde son kümelerin anlamlı olması ve verilerin altında yatan yapıyı yansıtması açısından iki adımlı kümeleme sonuçlarının daha kullanışlı ve anlamlı kümeler oluşturduğu gözlemlenmiştir.

Genel BOM ve Binary BOM esaslı kümeleme sonuçlarına bakıldığında "Binary BOM" verisi ile iki adımlı kümeleme analizi sonucu ortaya konan kümelerin daha anlamlı olması dolayısıyla bu küme yapısı matematiksel modele girdi oluşturacak seçeneklerden biri olarak belirlenmiştir.

İkinci olarak elektronik kartların çizelgelenmesinde etkili olan müşteri talebinin karşılanmasına (talep), kapasite kısıtlarına

Tablo 1. Kümelemede kullanılan değişkenler (variables used in the clustering analysis)

Değişken adı	Açıklama	Veri tipi
Binary BOM	SKU*bileşen matrisinde 0-1 ikili kategorik veri kullanılır. Matriste bileşen ilgili SKU'da kullanılıyorsa 1, kullanılmıyorsa 0 değeri verilmiştir.	0-1 kategorik
Genel BOM	SKU*bileşen matrisinde SKU'ya karşılık gelen bileşenler için kullanım miktarları adet cinsinden matrise yerleştirilmiştir.	Sürekli
Talep Komponent sayısı	Elektronik kartların belirlenen zaman periyodundaki talep miktarını ifade etmektedir. Her bir elektronik kartın sahip olduğu toplam bileşen sayısını ifade etmektedir.	Sürekli
Operasyon süresi	Her bir kartın SMT hattındaki operasyon süresini ifade etmektedir.	Sürekli
Süreç akışı	Her bir kartın sahip olduğu süreç akış kategorisini ifade etmektedir.	Kategorik

(operasyon süresi) ve toplam hazırlık süresinde azalmaya (ortak komponent kullanımı) hizmet edecek şekilde iki adımlı kümeleme analizi yapılmıştır. İlk olarak değişkenlerin iki adımlı kümeleme analizinin varsayımlarını karşılayıp karşılamadıklarına bakılmıştır. Değişkenler iki adımlı kümeleme analizinin normallik ve multinomiallik varsayımlarını tam olarak karşılamamasına rağmen (talep değişkeni normallik varsayımını karşılamamıştır), yöntem varsayımların ihlaline karşı duyarlı (robust) olduğu için [32] analize devam edilmiştir. Bağımsızlık varsayımını test etmek için korelasyon matrisine başvurulmuştur. Sürekli değişkenler arası korelasyon Tablo 4'te görülmektedir. Değerler eşik değerin ($r > 0,9$) altında olduğu için [35] analize devam edilmiştir. İki Adımlı Kümeleme analizi sonuçları Tablo 5'de görülmektedir. Oluşan kümeler incelendiğinde iki adımlı kümeleme analizinde oluşan kümelerin anlamlı olduğu görülmüş ve bu yöntemle oluşan kümeler matematiksel modelde girdi olarak kullanılacak seçeneklerden bir diğeri olarak belirlenmiştir.

Tablo 2. "Binary BOM" için kümeler ("Binary BOM" based clusters)

Kümeler	k-means SKU Sayısı	İki adımlı Kümeleme SKU Sayısı
1	62	36
2	24	20
3	15	19
4	10	15
5	8	12
6	8	11
7	7	8
8	5	8
9	3	6
10	2	5
11	1	3
12	1	3

Tablo 3. "Genel BOM" için kümeler ("General BOM" based clusters)

Kümeler	k-means SKU Sayısı	İki adımlı Kümeleme SKU Sayısı
1	62	34
2	23	24
3	11	20
4	11	15
5	8	11
6	8	8
7	7	8
8	5	8
9	4	7
10	3	5
11	3	3
12	1	3

Tablo 4. Sürekli değişkenler arası korelasyon matrisi (correlations between continuous variables)

		Komponent Sayısı	Talep	Operasyon Süresi
Komponent Sayısı	Pearson Correlation	1	-,081	1,000**
	Sig. (2-tailed)		,331	0,000
	N	146	146	146
Talep	Pearson Correlation	-,081	1	-,081
	Sig. (2-tailed)	,331		,331
	N	146	146	146
Operasyon Süresi	Pearson Correlation	1,000**	-,081	1
	Sig. (2-tailed)	0,000	,331	
	N	146	146	146

Tablo 5 "Talep-bileşen miktarı-operasyon süresi" için kümeler ("Demand-material quantity-operation time" based clusters.)

Kümeler	İki adımlı Kümeleme SKU Sayısı
1	51
2	22
3	17
4	15
5	12
6	9
7	8
8	5
9	4
10	1
11	1
12	1

Son kümeleme alternatifi olarak uygulama yapılan işletmedeki 8 farklı süreç akışı kümeler olarak kabul edilmiştir (Tablo 6). Bu gruplamanın altında yatan neden, her bir farklı süreç akışına dahil olan SKU'nun aynı üretim aşamalarını izleyecek olması ve böylece darboğaz niteliğinde olan terst ayar istasyonlarının kapasite dengeleri açısından avantaj yakalama öngörüsüdür. Aksi takdirde sadece aynı süreç akışında olan kartlar herhangi bir zaman diliminde otomatik dizgi hatlarında üretile bile kapasite kısıtları nedeniyle test ayar istasyonlarında darboğaz oluşacak ve test istasyonlarındaki üretim miktarının otomatik dizgi üretim miktarından düşük olma riski ile karşılaşılacaktır.

Tablo 6. Elektronik kartların süreç akışına göre gruplanması (Process flow based grouping of electronic cards)

Kümeler	Süreç Akış				
1	SMD				IP_FT
2	SMD	THT	MD	ICT	TS_FT
3	SMD				LK_FT
4	SMD				TS_FT
5	SMD	THT	MD	ICT	AL_FT
6	SMD				TL_FT
7	SMD	THT	MD		TL_FT
8	SMD	THT	MD	ICT	AL_FT

Böylece Tablo 7'de listelenen dört farklı küme (mevcut durum dahil) için model işletilerek sonuçlar simülasyon analizine sokulacaktır.

Tablo 7. Oluşturulan kümeler (Suggested clusters)

No.	Kümeleme Alternatifleri
1	Mevcut Durum: Şasi üst grubu
2	Öneri 1: Binary BOM
3	Öneri 2: Talep-bileşen miktarı-operasyon süresi
4	Öneri 3: Süreç akış haritası

4.2. Çizelgeleme (Scheduling)

Uygulama aşamasında işletmeden alınan verilerle otomatik dizgi hatları için oluşturulan matematiksel model çalıştırılmıştır. Elektronik kart sıralama ve çizelgeleme probleminde kart geçişleri esnasında otomatik dizgi hatlarındaki hazırlık sürelerini dikkate alan çok boyutlu zaman dilimi için modelleme yapılmıştır. Amaç fonksiyonu, sektörde en önemli performans göstergelerinden biri olarak kabul edilen en yüksek üretim adetine ulaşmak şeklinde tanımlanmıştır. Çok boyutlu zaman ekseninde aylık bazda çizelgeleme yapılmıştır. Önerilen kümeleme alternatiflerindeki değişkenliği analiz edebilmek adına iki farklı aya ait veriler modele yerleştirilmiş ve çözüm alınmıştır. Uygulamada dikkate alınan dört kümeleme alternatifinde her iki ay için de otomatik dizgi hatlarında aylık talep miktarı üretimle

karşlanmıştır. Ancak, aylık üretimde hangi kartın veya grubun hangi sıra ile hangi vardiya ve günde üretildiği değişkenlik göstermiştir.

İlk olarak iki farklı ay için modele mevcut durum: şasi üst grubu (24 şasi) kümesi girdi olarak verilmiştir. Modelden çıkan sonuçlara göre ilgili aylarda otomatik dizgi hatlarında kapasite kısıtı nedeniyle talebin karşılanamaması durumu söz konusu olmamakta ve tüm talep karşılanabilir olsa da test istasyonlarında da üretimin verimli bir şekilde yapılması üretim maliyetleri açısından kritik öneme sahiptir. Alınan sonuçlar Tablo 8’de gösterilmiştir.

Tablo 8. Mevcut durum şasi üst grubu kümesi ile çizelgeleme aylık üretim (Scheduling monthly production with the current chassis clusters)

Mevcut Durum- Şasi Üst Grubu	1. Ay		2. Ay	
	Aylık Talep	Aylık Üretim Model Sonuç	Aylık Talep	Aylık Üretim Model Sonuç
1	-	-	-	-
2	41.963	41.963	78.432	78.432
3	-	-	-	-
4	2.062	2.062	10.000	10.000
5	658	658	10.539	10.539
6	666	666	1.446	1.446
7	876	876	6.753	6.753
8	38.399	38.399	3.417	3.417
9	-	-	-	-
10	-	-	-	-
11	-	-	-	-
12	408	408	-	-
13	99	99	1.134	1.134
14	439	439	873	873
15	4.280	4.280	2.337	2.337
16	441	441	54	54
17	441	441	54	54
18	962	962	1.058	1.058
19	30.435	30.435	-	-
20	1.824	1.824	170	170
21	142	142	1.163	1.163
22	-	-	-	-
23	2.365	2.365	2.216	2.216
24	510	510	1.125	1.125
Toplam	126.970	126.970	120.771	120.771

İki farklı ay için matematiksel modele Öneri 1 kümesi girdi olarak verildiğinde alınan sonuçlar Tablo 9’da gösterilmiştir. Öneri 1’de oluşturulan kümeleme ile aylık talepler karşılanmıştır.

Öneri 2’de oluşan kümeler literatürde özgün bir değere sahiptir. Kart üretiminde kümeleme yapan çalışmalar ağırlıklı olarak kullanılan bileşene odaklanmıştır. Bu çalışmada ise bileşen, operasyon süresi ve talep aynı anda göz önünde bulundurulmuştur. Öneri 2 kümeleri iki farklı ay için matematiksel modele girdi olarak verildiğinde alınan sonuçlar Tablo 10’da gösterilmiştir. Öneri 2’de oluşturulan kümeleme ile aylık taleplerin tamamı üretilerek karşılanmıştır. Öneri 3’te yer alan kümelerin belirlenmesinde test ayar istasyonlarındaki akış ele alınmıştır, bu açıdan çalışma literatüre yenilik getirmektedir. İki farklı ay için matematiksel modele “Öneri 3” kümesi girdi olarak verildiğinde alınan sonuçlar Tablo 11’de gösterilmiştir.

Tüm kümeleme alternatifleri için otomatik dizgi hat kapasitesinin talebi karşılamaya yeterli olduğu görülmektedir. Fakat ortaya konan sıralama ve çizelgeleme sadece hatların kullanım oranlarını belirlemekle kalmayıp aynı zamanda sonraki istasyonlara giriş zamanlarına bağlı olarak son istasyondan çıkacak olan üretim miktarını etkilemektedir. Bu nedenle çalışmanın devam eden aşamasında otomatik dizgi üretimi sonrası üretim akışı ele alınarak, her kart için üretimin son bulacağı son istasyondaki üretim sayılarına

odaklanılacaktır. Bu analiz için tüm kümeleme alternatifleri için tanımlanan matematiksel modele bağlı olarak IBM ILOG CPLEX Optimization Studio’da oluşan çizelgeleme Arena simülasyonuna zaman planına uygun şekilde aktarılacaktır.

Tablo 9. “Öneri 1” kümesi ile aylık üretim çizelgeleme (Monthly production scheduling according to "Suggestion 1")

Öneri 1-Binary BOM	1. Ay		2. Ay	
	Aylık Talep	Aylık Üretim Model Sonuç	Aylık Talep	Aylık Üretim Model Sonuç
1	-	-	-	-
2	63	63	-	-
3	38.336	38.336	2.100	2.100
4	10.142	10.142	-	-
5	7.389	7.389	-	-
6	11.404	11.404	-	-
7	-	-	1.317	1.317
8	-	-	-	-
9	1.500	1.500	-	-
10	4.841	4.841	4.674	4.674
11	5.762	5.762	31.803	31.803
12	47.533	47.533	80.877	80.877
Toplam	126.970	126.970	120.771	120.771

Tablo 10. “Öneri 2” kümesi ile aylık üretim çizelgeleme (Monthly production scheduling according to the "Suggestion 2")

Öneri 2:Talep-bileşen miktarı-operasyon süresi	1. Ay		2. Ay	
	Aylık Talep	Aylık Üretim Model Sonuç	Aylık Talep	Aylık Üretim Model Sonuç
1	4.280	4.280	17.225	17.225
2	41.963	41.963	35.179	35.179
3	-	-	43.253	43.253
4	-	-	1.317	1.317
5	4.812	4.812	4.078	4.078
6	481	481	529	529
7	5.059	5.059	5.029	5.029
8	2.125	2.125	10.000	10.000
9	29.887	29.887	550	550
10	616	616	54	54
11	15.926	15.926	1.550	1.550
12	21.821	21.821	2.007	2.007
Toplam	126.970	126.970	120.771	120.771

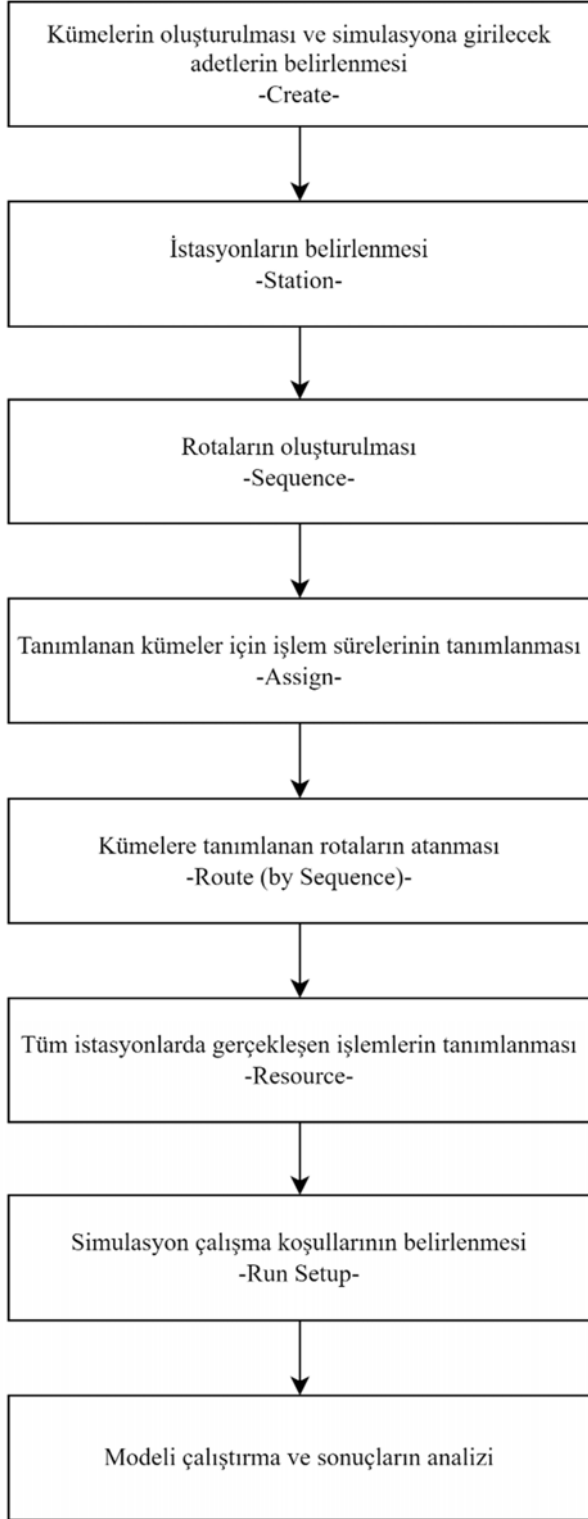
Tablo 11. “Öneri 3” kümesi ile aylık üretim çizelgeleme (Monthly production scheduling according to the "Suggestion 3")

Öneri 3-Süreç Akış Haritası	1. Ay		2. Ay	
	Aylık Talep	Aylık Üretim Model Sonuç	Aylık Talep	Aylık Üretim Model Sonuç
1	46.243	46.243	80.769	80.769
2	2.738	2.738	5.857	5.857
3	38.399	38.399	3.417	3.417
4	4.314	4.314	26.054	26.054
5	4.841	4.841	4.674	4.674
6	21.619	21.619	-	-
7	8.816	8.816	-	-
8	-	-	-	-
Toplam	126.970	126.970	120.771	120.771

4.3. Simülasyon Modeli (Simulation Model)

Uygulamada simülasyon modeli için Arena programı kullanılmıştır. Arena, birçok simülasyon çalışması için kesikli olay metodunu

kullanarak oldukça geniş bir uygulama alanına sahiptir. İçerisinde barındırdığı modeller ile hem statik hem de dinamik özellikleri kullanmaya elverişlidir. Bununla beraber program senaryo ve gelecek durum analizleri, performans ölçümleri ve darboğaz analizleri için uygun olacak esnekliğe sahiptir.



Şekil 4. Simülasyon modelinin akışı (Flow of the simulation model)

Kurulan simülasyon modeli öncelikle kümelerin tasarlanmasıyla başlamaktadır. Simülasyon modelinin akışı Şekil 4’de verilmiştir. Kümelerin tanımlanmasının ardından, önceden matematiksel model ile çizelgeleme yapılan kümelerin simülasyon içinde işlem adetleri belirlenmektedir. Sonrasında, üretim sürecinde yer alan tüm istasyonlar detaylı bir şekilde tanımlanmıştır. İstasyonların tanımlanmasını takiben, elektronik kartların farklı işlem akışlarını yansıtan rotaları "sequence" modülü aracılığıyla belirlenmiş ve her bir rota için ilgili istasyon adımları atanmıştır. Ardından, her bir kart için ilgili istasyonlardaki işlem süreleri ve kullanılan ekipman adetleri, "assign" modülü yardımıyla kart ve işlem bazında atanmıştır. Üretimdeki test istasyonlarının toplam fiyestür sayıları, birim süre içindeki üretim miktarını belirlemede kritik bir faktör olarak ele alınmış ve her kartın sahip olduğu fiyestür sayıları simülasyon modeline giriş verisi olarak eklenmiştir. Bu aşamadan sonra, her bir kümeye atanmış olan rotaların simülasyon modelinde uygulanabilmesi için "route" modülü kullanılmıştır. Aynı zamanda, istasyonlar arası transfer süreleri de bu modüde belirlenmiştir. Sonraki adımda, tüm üretim istasyonlarında gerçekleştirilecek olan işlemler ayrıntılı bir şekilde tanımlanmış ve gereken kaynaklar belirlenmiştir.

Bu çalışma kapsamında, simülasyon modeli 31 gün boyunca 3 vardiya düzeni altında toplam 93 vardiya süresince çalıştırılmıştır. Simülasyon modeline girdi olarak çizelgeleme sonuçları verilmiş ve sonuçlar hem otomatik dizgi hatları hem de test ayar hatlarının kapasitelerinin incelenmesi adına vardiyalık ve günlük bazda analiz edilmiştir. Bu süreç, elektronik kart üretimi için tasarlanan bütünlük yöntemin etkinliğini ve performansını değerlendirmek amacıyla gerçekleştirilmiştir.

5. Sonuçlar ve Tartışmalar (Results and Discussions)

Mevcut üretim sisteminde devam eden şasi kümeleriyle oluşan 1.ay ve 2.ay verileri için çizelgeleme modeli ve simülasyon modeli sonuçları Tablo 12’te gösterilmiştir. Dizgi makinelerinin kapasitesi talep edilen kart üretimini karşılamış olsa da Test ayar istasyonlarını dikkate alan simülasyon modeli sonuçlarına göre bazı kart kümelerinin talebi karşılanamamaktadır. Bu durum test ayar istasyonlarında oluşan darboğazlardan kaynaklanmaktadır.

“Öneri 1-Binary BOM” kümeleriyle oluşan 1.ay ve 2.ay verileri için çizelgeleme modeli ve simülasyon modeli sonuçları Tablo 13’te gösterilmiştir. Bu önerinin talebi karşılama performansı mevcut duruma göre daha yüksektir.

“Öneri 2-Talep*bileşen miktarı-operasyon süresi” kümeleriyle oluşan 1.ay ve 2.ay verileri için çizelgeleme modeli ve simülasyon modeli sonuçları Tablo 14’te gösterilmiştir. Bu önerinin performansı da mevcut duruma göre daha iyidir.

“Öneri 3 – Süreç Akış Haritası” kümeleriyle oluşan 1.ay ve 2. Ay verisi için çizelgeleme modeli ve simülasyon modeli sonuçları Tablo 15’te gösterilmiştir. Bu gruplar da mevcut duruma oranla test ayar istasyonlarını daha verimli kullanmaktadır. Önerilen metodolojinin uygulama aşamasında veri setine önce kümeleme yapılmış, oluşan kümeler önerilen matematiksel model içerisine yerleştirilerek bir çizelge oluşturulmuş ve sonuç olarak tüm sonuçlar simülasyonda test edilmiştir. Yapılan testler üretim yapılan tesisin 2 aylık talepleri baz alınarak gerçekleştirilmiştir. Her iki ay için de mevcut durum ve önerilen 3 alternatif kümelemenin sonuçları ve kart talebinin karşılanma oranları Tablo 16’da görülmektedir. Özetle, yapılan analizler sonucunda her iki ayda da “Öneri 2-Talep*bileşen miktarı-operasyon süresi” için gerçekleşen üretim adetleri en iyi sonucu vermiştir. Ayrıca her iki ayda da mevcut durumda kullanılan kümeleme en kötü sonucu vermektedir. Önerilen kümelemelerin birbirine yakın sonuçlar vermesi dolayısıyla en uygun çözümün veri setine ve uygulama kolaylığına bağlı olarak karar vericiler tarafından değerlendirilmesi uygun olacaktır.

Tablo 12. Mevcut küme ile 1. ay ve 2.ay çizelgeleme ve simülasyon sonuçları
(Month 1 and month 2 scheduling and simulation results with current cluster)

1.Ay			2.Ay		
Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç	Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç
1	-	-	1	-	-
2	41.963	41.380	2	78.432	78.182
3	-	-	3	-	-
4	2.062	2.058	4	10.000	9.928
5	658	658	5	10.539	8.533
6	666	666	6	1.446	1.314
7	876	876	7	6.753	5.812
8	38.399	27.943	8	3.417	3.333
9	-	-	9	-	-
10	-	-	10	-	-
11	-	-	11	-	-
12	408	396	12	-	-
13	99	99	13	1.134	1.002
14	439	439	14	873	685
15	4.280	4.280	15	2.337	2.314
16	441	441	16	54	54
17	441	441	17	54	54
18	962	862	18	1.058	1.058
19	30.435	17.685	19	-	-
20	1.824	1.824	20	170	169
21	142	46	21	1.163	1.134
22	-	-	22	-	-
23	2.365	2.365	23	2.216	2.215
24	510	473	24	1.125	1.120
<i>Toplam</i>	<i>126.970</i>	<i>102.932</i>	<i>Toplam</i>	<i>120.771</i>	<i>116.907</i>

Tablo 13. Öneri 1 kümeleri ile 1. ay ve 2.ay çizelgeleme ve simülasyon sonuçları
(Month 1 and month 2 scheduling and simulation results with Suggestion 1 clusters)

1.Ay			2.Ay		
Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç	Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç
1	-	-	1	-	-
2	63	63	2	-	-
3	38.336	38.089	3	2.100	1.866
4	10.142	9.969	4	-	-
5	7.389	7.389	5	-	-
6	11.404	11.404	6	-	-
7	-	-	7	1.317	1.027
8	-	-	8	-	-
9	1.500	1.500	9	-	-
10	4.841	4.748	10	4.674	4.539
11	5.762	5.679	11	31.803	31.550
12	47.533	46.838	12	80.877	80.443
<i>Toplam</i>	<i>126.970</i>	<i>125.679</i>	<i>Toplam</i>	<i>120.771</i>	<i>119.425</i>

Tablo 14. Öneri 2 kümeleri ile 1. ay ve 2.ay çizelgeleme ve simülasyon sonuçları
(Month 1 and month 2 scheduling and simulation results with Suggestion 2 clusters)

1.Ay			2.Ay		
Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç	Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç
1	4.280	4.257	1	17.225	17.208
2	41.963	41.606	2	35.179	34.927
3	-	-	3	43.253	43.128
4	-	-	4	1.317	1.199
5	4.812	4.750	5	4.078	3.930
6	481	474	6	529	511
7	5.059	4.756	7	5.029	5.005
8	2.125	2.067	8	10.000	9.779
9	29.887	29.673	9	550	408
10	616	614	10	54	53
11	15.926	15.872	11	1.550	1.414
12	21.821	21.714	12	2.007	2.007
<i>Toplam</i>	<i>126.970</i>	<i>125.783</i>	<i>Toplam</i>	<i>120.771</i>	<i>119.569</i>

Tablo 15. Öneri 3 kümeleri ile 1. Ay ve 2.ay çizelgeleme ve simülasyon sonuçları
(Month 1 month 2 scheduling and simulation results with Suggestion 3 clusters)

1.Ay			2.Ay		
Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç	Kümeler	Çizelgeleme Model Sonuç	Simülasyon Model Sonuç
1	46.243	45.648	1	80.769	80.130
2	2.738	2.738	2	5.857	5.857
3	38.399	38.124	3	3.417	3.164
4	4.314	3.942	4	26.054	25.640
5	4.841	4.763	5	4.674	4.532
6	21.619	21.461	6	-	-
7	8.816	8.816	7	-	-
8	-	-	8	-	-
<i>Toplam</i>	<i>126.970</i>	<i>125.492</i>	<i>Toplam</i>	<i>120.771</i>	<i>119.323</i>

Tablo 16. Tüm kümeler için aylık çizelgeleme ve simülasyon sonucu üretim miktarları ve talep karşılama yüzdeleri
(Monthly production amounts and fulfillment rates based on scheduling and simulation results for all alternatives)

Ay	Çizelgeleme- Aylık Adet	Mevcut Durum- Şasi Üst Grubu	Öneri 1- Binary BOM	Öneri 2-Talep*bileşen miktarı-operasyon süresi	Öneri 3-Süreç akış haritası
1	126.970	102.932 (81,07%)	125.679 (98,98%)	125.783 (99,07%)	125.492 (98,84%)
2	120.771	116.907 (96,80%)	119.425 (98,89%)	119.569 (99,00%)	119.323 (98,80%)

6. Sonuçlar (Conclusions)

Bu çalışmada elektronik kart üretim çizelgeleme problemleri için yeni bir metodoloji önerilmiştir. Metodoloji, kümeleme yaklaşımı kullanılarak kartların gruplanmasını, otomatik dizgi hatlarının çizelgenmesi için 0-1 karma tamsayı programlama modelini ve model sonuçlarının test istasyonları için simülasyon ile analiz edilmesini içermektedir. Böylece kart üretiminde sadece dizgi istasyonlarının değil, tüm sürecin akışı ele alınmıştır. Elektronik kart üretimine yönelik çalışmalar arasında bu çalışma genel süreç akışını dikkate alarak kümeleme yapan ve sonuçları simülasyon ile analiz eden ilk çalışmadır.

Yapılan çalışmada sektörde var olan problemlere odaklanılarak çözüm önerilerinde bulunulmuştur. Teknolojinin gelişmesine paralel olarak ürün çeşitliliğinde yaşanan artış ile kapasite kısıtları göz önünde bulundurulduğunda üretim esnasında fazla sayıda model geçişi olmakta, hazırlık süreleri için ayrılan katma değersiz zaman artmakta ve verimsiz üretim riski ortaya çıkarmaktadır. Verimsizliğin olduğu bu üretim ortamlarında yenilikçi yaklaşımlar ile israfı ortadan kaldırmak ve ek yatırım yapmaksızın kapasite kullanım oranlarını artıracak çözümler önermek büyük önem taşımaktadır. Çalışmada ele alınan elektronik kart çizelgeleme problemi olurdu zamanda optimum çözümün bulunamayacağı NP-zor optimizasyon problemi sınıfında yer almaktadır. Bu nedenle çözümü kolaylaştırıcı olarak öncelikle kartların kümelmesi önerilmiştir. Önerilen yaklaşım, hat atama problemini çözmek için kümeleme, tam sayılı programlama ve simülasyon modellerini kullanır. Yapılan uygulama, her biri birbirinden farklı özellikteki elektronik kartların talebini birbirinden farklı özellikleri olan dizgi ve test istasyonlarında karşılayacak ve verimliliği artıracak bir üretim planına odaklanmıştır.

Literatür taraması bölümünde değinilen çalışmalar sadece otomatik dizgi hatlarına odaklanırken, bu çalışma hem otomatik dizgi hatları hem de test ayar istasyonlarını ele almaktadır. Çalışma, otomatik dizgi hatlarında oluşturulan alternatif üretim planlarının test ayar istasyonlarındaki üretim sayısı ile olan ilişkisini incelemektedir. Alternatiflerin oluşturulması sürecinde, tüm elektronik kartların ortak bileşen kullanımı, talepleri, süreç akış haritalarındaki istasyonlar ve sıraları göz önünde bulundurularak kümeleme yapılmıştır. Tanımlanan kümeler, otomatik dizgi hatlarının çizelgenmesi için oluşturulan modele yerleştirilmiştir. Modelin çıktıları kullanılarak

çalıştırılan simülasyon modeli ile test ayar istasyonlarından çıkan üretim sayıları karşılaştırılmıştır. Bu çalışmada, yenilikçi bir yaklaşımla tüm üretim istasyonları aynı anda ele alınmıştır. Bu sayede üretim istasyonları arasındaki ilişki incelenerek otomatik dizgi üretim adetleri ve test ayar üretim adetleri üzerinden alternatiflerin verimlilikleri raporlanmıştır. Gerçek verilerle yapılan uygulamada çıkan sonuçlara göre en verimli yöntem 1. Ay için %22'lik üretim miktarı artışı sağlayan "Öneri 2- Talep-bileşen miktarı-operasyon süresi" olsa da üretim sisteminin içinde bulunduğu belirsizlikler (örn. kart özelliklerinde ve talep miktarlarında yaşanan ani değişiklikler) altında "Öneri-1" ve "Öneri-3" de verimli yöntemler olarak nitelendirilebilir. Çalışmada önerilen yöntemi uygulamak isteyen tüm uygulayıcılara önerilen tüm kümeleme yaklaşımlarının dikkate alınması tavsiye edilmektedir.

Çalışmanın kısıtlılıklarından biri Öneri 2 kullanılarak çizelgenmek istenen her periyot için kümeleme analizinin yeniden yapılması ihtiyacıdır. Her ne kadar bu sayede dinamik bir planlama sağlanıyor olsa da, bu durum uygulama aşamasında zorluklar doğurabilir. Gelecek çalışmalarda simülasyon modeli, matematiksel model ve kümeleme analizlerinin entegrasyonu sağlanarak tüm problemlerin tek bir platform içerisinde çözülmesi sağlanabilir. Böylece problemin çözümü daha hızlı bir hale gelebilir. Gelecek çalışmalar için bir başka öneri ise kümeleme analizi performansının önerilen veya önerilecek bir sezgisel algoritma ile hem çözüm süresi hem üretim adetleri açısından karşılaştırılması olabilir.

Kaynaklar (References)

1. Ho, W., Ji, P., PCB assembly line assignment: A genetic algorithm approach. *Journal of Manufacturing Technology Management*, 16, 682–692, 2005.
2. Ellis, K.P., Bhoja, S., Optimization of the assignment of circuit cards to assembly lines in electronics assembly, *Int J Prod Res*, 40, 2609–2631, 2002.
3. Franke, J., Wang, L., Bock, K., Wilde, J., Electronic module assembly. *CIRP Annals*, 70, 471–493, 2021.
4. He, T., Li, D., Yoon, S.W., A Heuristic Algorithm to Balance Workloads of High-speed SMT Machines in a PCB Assembly Line, *Procedia Manuf.*, 11, 1790–1797, 2017.
5. Ayob, M., Kendall, G., A survey of surface mount device placement machine optimisation: Machine classification. *Eur J Oper Res*, 186, 893–914, 2008.

6. Tsai, T.-N., Selection of the optimal configuration for a flexible surface mount assembly system based on the interrelationships among the flexibility elements, *Comput Ind Eng*, 67, 146–159, 2014.
7. Noroozi, A., Mokhtari, H., Scheduling of printed circuit board (PCB) assembly systems with heterogeneous processors using simulation-based intelligent optimization methods, *Neural Comput Appl.*, 26, 857–873, 2015.
8. Mumtaz, J., Guan, Z., Yue, L., Wang, Z., Ullah, S., Rauf, M., Multi-Level Planning and Scheduling for Parallel PCB Assembly Lines Using Hybrid Spider Monkey Optimization Approach, *IEEE Access*, 7, 18685–18700, 2019.
9. Kilincci, Ö., Assembly line balancing problem with resource and sequence-dependent setup times, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 38, 557–570, 2023.
10. Kuo, R.J., Lin, L.M., Application of a hybrid of genetic algorithm and particle swarm optimization algorithm for order clustering, *Decis Support Syst*, 49, 451–462, 2010.
11. Ellis, K.P., Vites, F.J., Kobza, J.E., Optimizing the Performance of a Surface Mount Placement Machine, *IEEE Transactions on Electronics Packaging Manufacturing*, 24, 2001.
12. Bhaskar, G., Narendran, T.T., Grouping PCBs for set-up reduction: a maximum spanning tree approach, *Int J Prod Res*, 34, 621–632, 1996.
13. Yu, S., Kim, D., Park, S., Integer programming approach to the printed circuit board grouping problem, *Int J Prod Res*, 43, 1667–1684, 2005.
14. Huang, J.-P., Pan, Q.-K., Suganthan, P.N., Effective constructive and composite heuristics for grouping printed circuit boards in the electronic assembly industry, *Engineering Optimization*, 54, 1758–1772, 2022.
15. Kulak, O., Yilmaz, I.O., Günther, H.O., A GA-based solution approach for balancing printed circuit board assembly lines, *OR Spectrum*, 30, 469–491, 2008.
16. Chen, Y., Zhong, J., Mumtaz, J., Zhou, S., Zhu, L., An improved spider monkey optimization algorithm for multi-objective planning and scheduling problems of PCB assembly line, *Expert Syst Appl*, 229, 120600, 2023.
17. Sun, D.-S., Lee, T.-E., Kim, K.-H., Component allocation and feeder arrangement for a dual-gantry multi-head surface mounting placement tool, *Int J Prod Econ*, 95, 245–264, 2005.
18. Li, D., He, T., Yoon, S.W., Clustering-Based Heuristic to Optimize Nozzle and Feeder Assignments for Collect-and-Place Assembly, *IEEE Transactions on Automation Science and Engineering*, 16, 755–766, 2019.
19. Mumtaz, J., Guan, Z., Yue, L., Zhang, L., He, C., Hybrid spider monkey optimisation algorithm for multi-level planning and scheduling problems of assembly lines, *Int J Prod Res*, 58, 6252–6267, 2020.
20. Ho, W., Ji, P., *Optimal Production Planning for PCB Assembly*, Springer, London, 2007.
21. Randhawa, S.U., McDowell, E.D., Faruqi, S.-D., An integer programming application to solve sequencer mix problems in printed circuit board production, *Int J Prod Res*, 23, 543–552, 1985.
22. Shtub, A., Shtub, A., Maimon, O., Role of similarity measures in PCB grouping procedures, *Int J Prod Res*, 30, 973–983, 1992.
23. Li, K.H., Lee, S.S.F., Li, C.K., Dawel, L., Application of fuzzy c-means algorithm in smt assembly grouping problem, *HKIE Transactions Hong Kong Institution of Engineers*, 10, 20–25, 2003.
24. Yilmaz, I.O., Grunow, M., Günther, H.O., Yapan, C., Development of group setup strategies for makespan minimisation in PCB assembly, *Int J Prod Res*, 45, 871–897, 2007.
25. García-Nájera, A., Brizuela, C.A., Martínez-Pérez, I.M., An efficient genetic algorithm for setup time minimization in PCB assembly, *The International Journal of Advanced Manufacturing Technology*, 77, 973–989, 2015.
26. Hu, K.-J., Fuzzy goal programming technique for solving flexible assignment problem in PCB assembly line, *Journal of Information and Optimization Sciences*, 38, 423–442, 2017.
27. Hillier, M.S., Brandeau, M.L., Optimal Component Assignment and Board Grouping in Printed Circuit Board Manufacturing, *Oper Res*, 46, 675–689, 1998.
28. Balakrishnan, A., Vanderbeck, F., A Tactical Planning Model for Mixed-Model Electronics Assembly Operations, *Oper Res*, 47, 395–409, 1999.
29. Hillier, M.S., Brandeau, M.L., Cost minimization and workload balancing in printed circuit board assembly. *IIE Transactions (Institute of Industrial Engineers)*, 33, 547–557, 2001.
30. Wu, Y., Ji, P., A scheduling problem for PCB assembly: A case with multiple lines, *International Journal of Advanced Manufacturing Technology*, 43, 1189–1201, 2009.
31. Kaufman, L., Rousseeuw, P.J., *Finding Groups in Data*, John Wiley & Sons, Hoboken, NJ, 1990.
32. Norušis, M.J., *IBM SPSS Statistics 19 Advanced Statistical Procedures Companion*, Prentice Hall, 2012.
33. Jain, A.K., Dubes, R.C., *Algorithms for clustering data*, Prentice Hall, 1988.
34. Kelton, W.D., Zupick, N.B., Ivey, N.J., *Simulation with Arena*, McGraw Hill, 2024.
35. Mooi, E., Sarstedt, M., *A Concise Guide to Market Research*, Springer, Berlin, 2011.

