



Aynı Şartlarda Hazırlanmış Al/Bi₃Ti₄O₁₂/n-Si (MFS) diyotların (60 Adet) Engel Yükseklikleri İle İdealite Faktörlerindeki Dağılım

Hayriye Gökçen ÇETİNKAYA *

Gazi Üniversitesi Fen Fakültesi, Fizik Bölümü, Teknikokullar, Ankara

Öz

Bu çalışmada, aynı şartlarda hazırlanmış 60 adet Al/Bi₃Ti₄O₁₂/n-Si (MFS) diyot için engel yükseklikleri (Φ_{bo}) ile idealite faktörleri (n) arasındaki bağıntı, doğru ön-gerilim akım-voltaj (I-V) karakteristikleri kullanılarak oda sıcaklığında incelendi. Deneysel sonuçlar, aynı koşullarda ve aynı n tipi Si wafer üzerinde hazırlanmalarına rağmen, bu diyotların Φ_{bo} ve n değerleri oldukça farklılık göstermiştir. Yüksek n değerleri, BTO arayüzey tabakanın kalınlığına ve engel homojensizliğine atfedildi. Bu istenmeyen durumun fiziksel kaynağını açıklamak, ileride üretilecek numunelerin kalitesi ve tekrarlanabilirliği açısından oldukça önem arz etmektedir. Φ_{bo} ve n değerlerindeki değişimin oldukça Gaussyen dağılıma uyduğu görüldü ve bu değerler arasında, $\Phi_{bo}=(-0.065n+1.005)$ eV şeklinde lineer bir bağlantı elde edildi.

Makale Bilgisi

Başvuru: 23/11/2016
Düzeltilme: 16/06/2017
Kabul: 16/06/2017

Anahtar Kelimeler

Al/ Bi₃Ti₄O₁₂/n-Si (MFS) yapılar
Engel yüksekliği ve idealite faktörleri
Gaussyen dağılım
Engel ve arayüzey tabaka homojensizliği

Keywords

Bi₃Ti₄O₁₂ (BTO) structures
Correlation between BH and n
Analysis of lateral distribution BH

The barrier height (BH) and ideality factor (n) distribution in identically prepared Al/ Bi₃Ti₄O₁₂/n-Si (MFS) structures

Abstract

In this study, the values of barrier heights and ideality factors of identically fabricated Au/BTO/n-Si (MFS) type SBDs (60 dots) have been obtained from their intercepts and slopes linear parts of forward bias $\ln I$ vs V plots at room temperature. Experimental results show that these two important parameters (BH and n) of the diodes change from diode to diode even if they are identically prepared on same quarter n-Si wafer. These results are clearly important to understand the physical origin of such non-ideal behavior so that it can be controlled in future such device applications. High values of n can be attributed to the existence of a wide distribution of low Schottky barrier height (SBH) patches, interfacial BTO layer and surface states. According to us, the BH differences over the contact area are a result of inhomogeneity interfacial layer thickness or composition and BH between metal, grain boundaries and semiconductor and non-uniformity of the interfacial charges or dislocations.

1. GİRİŞ (INTRODUCTION)

Günümüz elektronik devre elemanları endüstrisinde metal ve yarıiletkenlerin elektrik ve dielektrik özelliklerinden yararlanılarak elde edilen yapılar oldukça önemlidir ve oldukça farklı kullanım alanları vardır. Bu devre elemanlarından, güneş pilleri, metal-yarıiletken alan etkili transistörler (MESFET), Schottky diyotlar (SD), yarıiletken dedektörler, hızlı anahtar (switching) uygulamaları, varaktörler (kapasiteleri uygulanan gerilimle değişen kondansatörler) ve mikrodalga devre elemanları olarak faydalanılmaktadır. Metal-yarıiletken (MS) diyotlarda metal ile yarıiletken arasında doğal ya da yapay olarak oluşturulan arayüzey tabakanın varlığı bu yapıların elektriksel ve dielektrik özelliklerini önemli ölçüde değiştirir. Yalıtkan, polymer ve ferroelektrik gibi arayüzey tabakaları, hem metal ile yarıiletkeni birbirinden izole eder hem de onlar arasındaki yük geçişlerini düzenler. Son zamanlarda, geleneksel olarak kullanılan düşük dielektrik sabitli SiO₂ ve SnO₂ yerine TiO₂, grafen katkılı PVA, grafen-oxide katkılı PrBaCoO ve Bi₄Ti₃O₁₂ (BTO) gibi yüksek dielektrik sabitli malzemeler, yapının performansını geliştirmek amacıyla daha çok tercih edilmektedir [1-8].

* Hayriye Gökçen ÇETİNKAYA, e-mail: gokcencetinkaya@gazi.edu.tr

Dielektrikler, genelde düşük elektriksel iletkenliğine sahip oldukları için elektriği hemen-hemen hiç iletmezler ancak uygulanan bir dış bir alternatif elektrik alandan etkilenirler yani pozitif ve negatif yük merkezleri kayar ve elektriksel kutuplanma/polarizasyon meydana gelir. Dış elektrik altında kutuplanabilme, dielektrik malzemelerin en önemli özelliğidir. Çünkü bu durumda dielektrik dipol momentleri oluşur ve onlar dielektrik malzeme yüzeyinde elektriksel yük birikimi meydana getirir. BTO sahip olduğu yüksek dielektrik sabiti ve diğer bazı üstün özellikleri ile birçok elektronik alet; özellikle kapasitör, sensör, MESFET, hızlı anahtar (switching) uygulamaları ve geçici olmayan bellek aygıtları için tercih edilen bir malzemedir. Aynı zamanda yüksek kırılma voltajı ve anahtarlama özelliğine sahip olmasından dolayı özellikle bilgi depolamada ve elektro-optik aygıtlarda oldukça tercih edilmektedir [9-14]. Ferroelektrik özelliğinden dolayı BTO, ferroelektrik erişimli bellek (FeRAMs), metal-ferroelektrik-metal (MFS) kapasitör/yapı ve ferroelektrik alan etkili transistör (FeFETs) gibi ince film uygulamalarında tercih edilmektedir [15-18]. İlk olarak Wu [19], uygun ferroelektrik yapıların öneminden bahsetmiştir [20-25].

Bu çalışmada, aynı şartlar altında hazırlanmış 60 adet MFS diyotun doğru ve ters öngerilim altındaki I-V grafikleri oda sıcaklığında elde edilmiştir. Burada ilk amacımız, yarı-logaritmik doğru öngerilim I-V grafiklerinin lineer kısmından elde edilen Φ_{bo} ve n değerleri arasındaki ilişkiyi belirlemektir. İkinci amacımız ise, numuneler tamamen aynı şartlarda yapılmış olmasına rağmen n ve Φ_b deki değişimin istatistiksel Gaussyen dağılımla açıklanıp-açıklanamayacağını araştırmaktır.

2. DENEYSEL DETEYLAR (EXPERIMENTAL DETAILS)

Au/Bi₄Ti₃O₁₂/n-Si yapılar, 100 yönelimli, 0,5 Ω .cm öz dirençli ve 300 μ m kalınlıklı bir yüzeyi parlatılmış fosfor (P) katkılı n-Si yarıiletken kullanıldı. Bizmut titanate (Bi₄Ti₃O₁₂) ince film büyütülmeden önce, Si yarıiletken yüzeyi üzerindeki kirleri gidermek ve yüzeydeki pürüzleri ortadan kaldırmak için kimyasal olarak ultrasonik banyoda iyice temizlendikten sonra yüksek dirençli (18 W) de-iyonize suda durulanıp kuru N₂ gazı ile kurutuldu. RF magnetron püskürtme yöntemi kullanılarak yarıiletken üzerine 510 nm kalınlığında Bi₄Ti₃O₁₂ ince film büyütüldü. Daha sonra n-Si yaprağın üzerine yüksek vakumlu metal buharlaştırma sisteminde, yüksek saflıktaki (%99.999) Au buharlaştırılıp 500 °C de tavlanarak arka ohmik kontak sağlandı. Son olarak, yine aynı vakum sisteminde 1 mm çaplı dairesel Au doğrultucu kontaklar oluşturularak fabrikasyon işlemi tamamlandı.

Elektriksel ölçümler için, hazırlanan örnekler bir temiz bakır tutucu üzerine iletken gümüş pastası yardımıyla yapılandırıldı ve doğrultucu kontaklar üzerinden iletken bakır teller yardımıyla ölçüm kontakları oluşturuldu. Hazırlanan Al/Bi₄Ti₃O₁₂/n-Si (MFS) diyotların akım-voltaj (I-V) ölçümleri oda sıcaklığında Keithley 2400 akım-voltaj kaynağı kullanılarak gerçekleştirildi.

3. SONUÇLAR VE TARTIŞMA (RESULTS AND DISCUSSION)

Hazırlanmış olduğumuz Au/Bi₄Ti₃O₁₂/n-Si diyotlarımız (60 adet) oda sıcaklığı (300K) altında doğru ve ters öngerilim altında akım-voltaj ölçümleri gerçekleştirildi. Diyotlar seri dirence sahip ve idealite faktörü $n > 1$ ise, termiyonik emisyon (TE) teorisine göre akım ile voltaj arasındaki ilişki ($V \geq 3kT/q$ için) [7-24].

$$I = I_o \exp\left(\frac{qV - IR_s}{nkT}\right) \left[1 - \exp\left(\frac{-q(V - IR_s)}{kT}\right) \right] \quad (1)$$

ile verilir. Burada V diyot üzerine uygulanan gerilim, k Boltzmann sabiti, T Kelvin cinsinden sıcaklık ve IR_s terimi ise diyotun seri direnci üzerine düşen voltajdır. Ancak düşük ve orta gerilim bölgelerinde IR_s terimi diyota uygulanan voltaj yanında ihmal edilecek kadar küçüktür. I_o terimi ise ters doyum akımı olup

$$I_o = AA^*T^2 \exp\left(\frac{-q\Phi_{Bo}}{kT}\right) \quad (2)$$

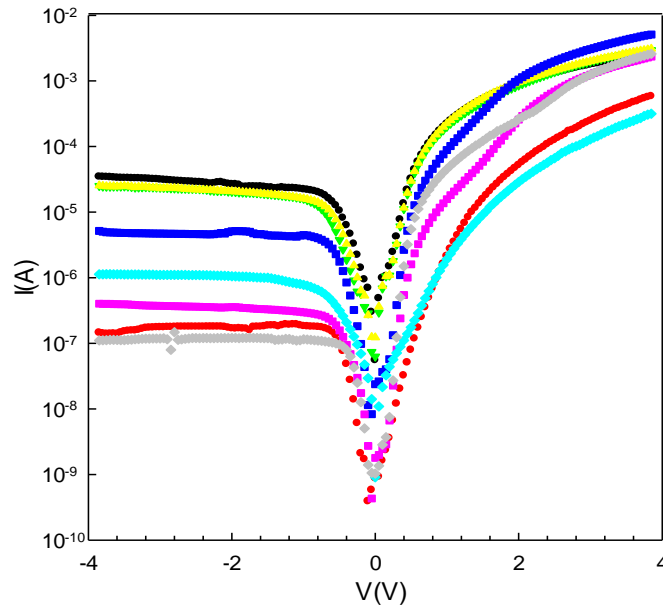
eşitliği ile verilir. Burada Φ_{Bo} metal ile yarıiletken arasında oluşan sıfır-beslem (ön-gerilim) potansiyel engel yüksekliği, A diyotun doğrultucu kontak alanı ve A^* etkin Richardson sabiti olup değeri n-tipi Si için $120 \text{ A/cm}^2\text{K}^2$ dir [24,26,27]. İdealite faktörü n doğru öngerilim $\ln I-V$ eğrilerinin eğiminden Eş. (1)'e göre elde edilebilir.

$$n = \frac{q}{kT} \left(\frac{dV}{d(\ln I)} \right) \quad (3)$$

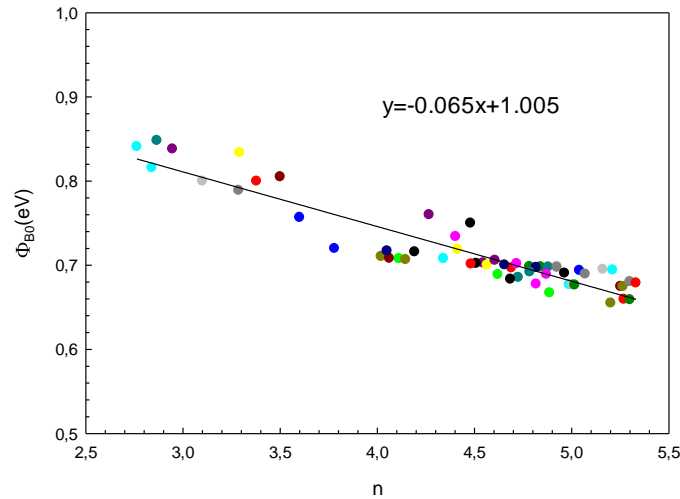
Genellikle idealite faktörü değeri 1'den büyüktür ve bu yüksek değer engel homojensizliklerine, yapının seri direncine, BTO arayüzey tabakanın varlığına ve BTO/Si arayüzeyindeki arayüzey durumlarının özel bir dağılımına atfedilebilir [14,28-30]. Sıfır-beslem potansiyel engel yüksekliği (Φ_{Bo}) Eş. 2 kullanılarak aşağıdaki gibi elde edilebilir:

$$\Phi_{Bo} = \frac{kT}{q} \ln\left(\frac{AA^*T^2}{I_o}\right) \quad (4)$$

Au/Bi₄Ti₃O₁₂/n-Si diyotların doğru ve ters öngerilimdeki yarı logaritmik ($I-V$) eğrileri oda sıcaklığında (300K) elde edilerek Şekil 1' de verildi. Şekil 1' de görüldüğü gibi doğru öngerilim $\ln I-V$ eğrileri geniş bir bölgede lineer olmasına rağmen yeterince ileri voltajlarda seri direnç ve arayüzey tabakası etkisinden dolayı lineerlikten sapmaktadır.



Şekil 1. Au/Bi₄Ti₃O₁₂/n-Si diyotların (8 farklı diyot) oda sıcaklığında doğru ve ters ön gerilim $\ln I-V$ eğrileri.



Şekil 2. Au/Bi₄Ti₃O₁₂/n-Si (60 adet) diyotun idealite faktörü (n) ve sıfır beslem engel yüksekliğinin (Φ_{B0}) değişimi.

Ln*I*-*V* eğrilerinin lineer bölgelerinin eğimlerinden Eş. 3 ve Eş. 4'den yararlanarak n ve Φ_{B0} değerleri elde edildi ve Çizelge 1 ile Şekil 2'de gösterildi. 60 adet diyot için alınan akım-voltaj değerlerinden hesaplanan sıfır beslem engel yükseklik (Φ_{B0}) değerleri 0.684 dan 0.829 eV e kadar değişirken, idealite faktörü (n) değerleri 2.72 den 5.26 eV e kadar değişmektedir. Seçilmiş 10 diyot için olan değerleri Çizelge 1 de verilmiştir. Bu sonuçlar aşağıda verilen Çizelge 2. de de görüldüğü üzere mevcut literatürle uyumludur.

M/S arayüzeyindeki engel üzerinde düşük sıcaklıklarda taşıyıcılar daha düşük engelleri aşabilecek ve dolayısıyla akım iletimi daha düşük Schottky engel yüksekliklerinin lokal bölgelerinden (patches) akan akım tarafından baskın olacaktır. Bu durum idealite faktörünün artmasına sebep olur. Sıcaklık arttıkça çok daha fazla sayıda elektron, daha yüksek engelleri aşmak için yeterli termal enerjiye sahip olur ve etkin engel yüksekliği sıcaklıkla ve uygulanan gerilimle artar. Aynı zamanda düşük sıcaklıklarda ve voltajlarda, ilave akıma yol açan yeniden birleşme oluşumu gözlenmemektedir ve bunun nedeni düşük sıcaklıklarda elektronların lokalize olmuş durumlardan birinden diğerine geçmesi için yeteri kadar enerjiye sahip olamamasıdır. Diğer taraftan artan sıcaklıkla idealite faktöründeki azalma ve sıfır beslem engel yüksekliğindeki artma düşük sıcaklıklarda daha belirgin ölçüdedir ($T \leq 230$ K). Düşük sıcaklıklarda engel yüksekliği ve idealite faktöründeki bu belirgin artış ve azalma arayüzey yüklerinin çeşitliliği, arayüzey tabakanın ve engel yüksekliğinin homojensizliği gibi bazı faktörlerden de kaynaklanabilir.

Çizelge 1. Au/Bi₄Ti₃O₁₂/n-Si diyotları (10 adet) için elde edilen n ve Φ_{B0} değerleri.

Diyot	n	Φ_{B0} (eV)
D1	2.72	0.829
D2	2.84	0.819
D3	3.29	0.788
D4	3.60	0.756
D5	4.48	0.750
D6	4.68	0.705
D7	4.71	0.701
D8	4.87	0.698
D9	5.21	0.694
D10	5.26	0.684

Çizelge 2. Literatürde benzer numuneler için elde edilen engel yükseklik (Φ_{B0}) değerleri.

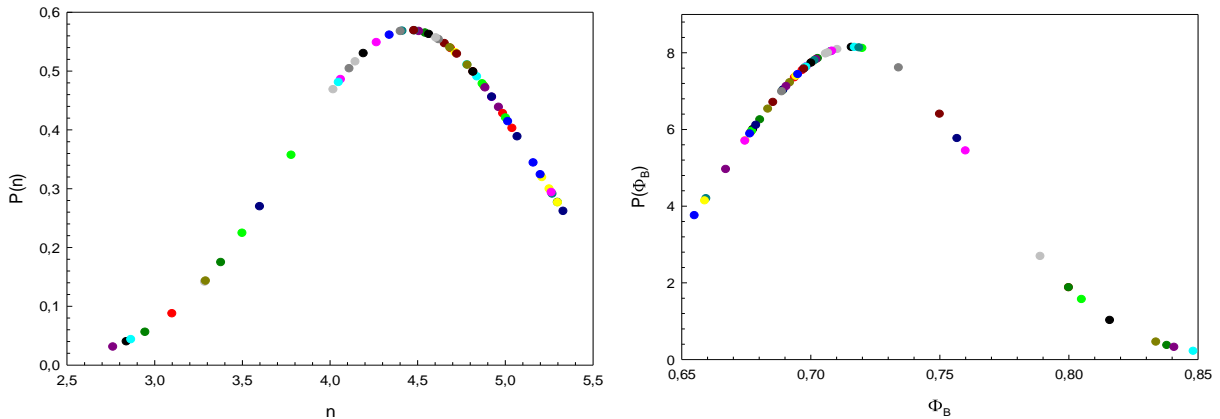
Aynı şartlarda hazırlanmış yapılar	Diyot sayısı	Bariyer engel yüksekliği (eV)
		I-V
Al/p-Si [33]	33	0.708 ± 0.018
Al/methyl violet/p-Si [34]	51	0.7 ± 0.1
Cd/n-Si [35]	33	0.641 ± 0.070
Cd/CdS/n-Si/Au-Sb [36]	28	0.683 ± 0.012
Co/n-Si [37]	10	0.67 ± 0.02

Klasik TE teorisinden gözlenen sapmayı açıklamak amacıyla, birçok araştırmacı [38-41] yüksek arka planlı düzgün engelle yerleşen daha düşük engelin küçük lokal bölgelerinin (patches) bir sistemini ele aldı ve bu lokal bölgeler arasındaki etkileşimin yüksek engelli bölgeler tarafından çevrilen düşük engelli bölgelerin iletim yolunda pinch-off'lara (kısılma) yol açabileceğini rapor ettiler. Bu anlamda, diyottan geçen akım engel yüksekliği homojensizliklerinden önemli derecede etkilenebilir ve sonuçta düşük engel yüksekli yoldan akan akım M/S arayüzündeki yerleşik engel yüksekliklerine değil onun önündeki saddle point'in (büküm noktasının) yüksekliğine bağlıdır.

GD fonksiyonu kullanılarak, toplam akım, görünür engel yüksekliği ve idealite faktörü ile Termoyonik Emisyon Difüzyon (TED) teorisine benzer şekilde analitik bir ifade ile yaklaşık olarak tanımlanır. Au/Bi₄Ti₃O₁₂/n-Si diyotların (60 adet) akım-voltaj değerlerinden elde edilen idealite faktörü ve engel yüksekliğinin istatistiksel dağılımı Şekil 3' de verilmiştir. (σ_s) standart sapma ve (Φ_b) ortalama değerli (Φ_b) engel yüksekliğinin;

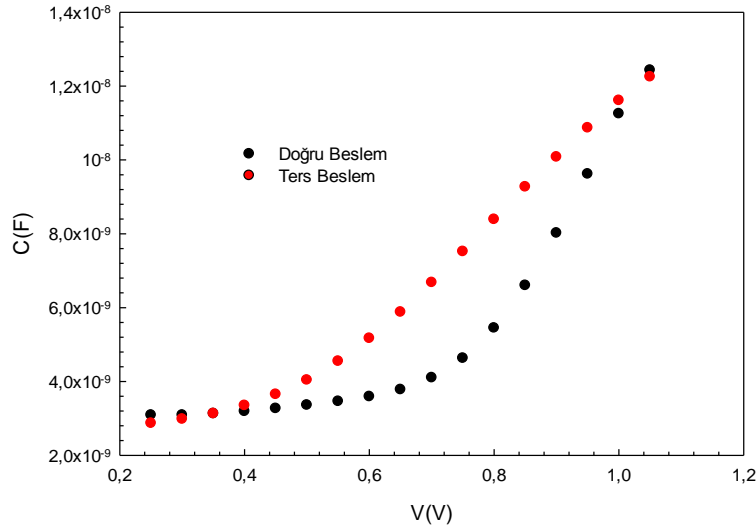
$$P(\Phi_b) = \frac{1}{\sigma_s \sqrt{2\pi}} \exp \left[-\frac{(\Phi_b - \bar{\Phi}_b)^2}{2\sigma_s^2} \right] \quad (4)$$

şeklinde verilen bir Gaussian dağılıma sahip olduğu kabul edilmektedir. İstatistiksel analiz sonuçlarına göre, bariyer engel yüksekliğinin ortalama değeri 0.94 eV ve idealite faktörünün ortalama değeri ise 4.457 eV dir.



Şekil 3. Au/Bi₄Ti₃O₁₂/n-Si (60 adet) diyotun idealite faktörü (n) ve sıfır beslem engel yüksekliğinin (Φ_{B0}) Gaussian dağılım grafiği.

Yapının ferroelektrik özelliğine bakmak için seçilen bir diyotun 500 kHz ac sinyal altında kapasitans voltaj (C-V) histeresis eğrisi Şekil 4' de verilmiştir. C-V eğrisinde gözlenen yarıma memory window olarak adlandırılarak anahtarlama (switching) uygulamaları ve geçici olmayan bellek aygıtları için tercih edilen bir malzeme olduğunu gösterir.



Şekil 4. Au/Bi₄Ti₃O₁₂/n-Si diyotun oda sıcaklığında kapasitans-voltaj (C-V) değerleri.

3. SONUÇ (CONCLUSION)

Au/Bi₄Ti₃O₁₂/n-Si (60 adet) diyotlarımız oda sıcaklığı (300K) altında $\pm 4V$ 'da doğru ve ters öngerilim altında akım-voltaj ölçümleri gerçekleştirildi. $\ln I-V$ eğrilerinin lineer bölgelerinin eğimlerinden yararlanarak n ve Φ_{Bo} değerleri elde edildi. Tamamen aynı şartlar altında hazırlanmış 60 adet diyotun n ve Φ_{Bo} değerlerindeki farklılığın yani ideal olmayan davranıştaki fiziksel temeli anlamak oldukça önemlidir. Bu davranış, arayüzey tabakanın homojensizliğine, kalınlığına, yapısına, metal ile yarıiletken arasındaki bariyer engel yüksekliğine ve dislokasyonlara atfedilebilir. Aynı zamanda seçilen arayüzeyin ferroelektrik özellik sergileyip sergilemediğini kontrol etmek için rastgele seçilmiş bir diyotun 500 kHz de C-V ölçümü alınmış ve yapının ferroelektrik dizilim sergilediği de görülmüştür.

KAYNAKLAR (REFERENCES)

- [1] H. Tecimer, H. Uslu, Z.A. A. Lahmed, F. Yakuphanoglu, Ş. Altındal, On the frequency and voltage dependence of admittance characteristics of Al/PTCDA/P-Si (MPS) type Schottky barrier diodes (SBDs), *Composites Part B*, 57 (2014) 25-30.
- [2] S. A. Yeriskin, M. Balbası, A. Tataroğlu, Frequency and voltage dependence of dielectric properties, complex electric modulus, and electrical conductivity in Au/7% graphene doped- PVA/n- Si (MPS) structures, *J. Appl. Polym. Sci.* 33:133 (2016) n/a-n/a.
- [3] U. Aydemir, İ. Taşçıoğlu, Ş. Altındal, İ. Uslu, A detailed comparative study on the main electrical parameters of Au/n-Si and Au/PVA: Zn/n-Si Schottky barrier diodes, *Materials science in Semicond. Proces*, 16:6 (2013) 1865-1872.
- [4] A. Kaya, E. Maril, Ş. Altındal, I. Uslu, The comparative electrical characteristics of Au/n-Si (MS) diodes with and without a 2% graphene cobalt-doped Ca₃Co₄Ga_{0.001}O_x interfacial layer at room temperature, *Microelectron. Eng.* 149 (2016) 166-171.
- [5] İ. Tasciglu, W.A. Farooq, R. Turan, Ş. Altındal, F. Yakuphanoglu, Charge transport mechanisms and density of interface traps in MnZnO/p-Si diodes, *J. Alloys and Compd.*, 590 (2014) 157-161.

- [6] E. E. Tanrikulu, D. E. Yıldız, A. Günen, Frequency and voltage dependence of electric and dielectric properties of Au/TiO₂/n-4H-SiC (metal-insulator-semiconductor) type Schottky barrier diodes, Ş. Altındal, *Physica Scripta*, 90:9 (2015) 095801.
- [7] Ç. Nuhoğlu, Ş. Aydoğan, A. Türüt, The barrier height inhomogeneity in identically prepared Pb/p-type Si Schottky barrier diodes *Semicond. Sci. Technol.* 18 (2003) 642.
- [8] B.G. Kim, S.M. Cho, T.Y. Kim, H.M. Jang, Giant Dielectric Permittivity Observed in Pb-Based Perovskite Ferroelectrics, *Phys. Rev. Lett.*, 86:15 (2001) 3404-3406.
- [9] Xiaofeng Xu, Zhengkuan Jiao, Minyi Fu, Lixin Feng, Kaixun Xu, Rongqing Zuo, Xuezhi Chen, *Physica C*, Dielectric studies in a layered Ba based Bi-2222 cuprate Bi₂Ba₂Nd_{1.6}Ce_{0.4}Cu₂O_{10+δ}, 417 (2005) 166-170.
- [10] Y.Y. Wu, X.H. Wang, L.T. Li, Ferroelectric and dielectric properties of La/Mn co-doped Bi₄Ti₃O₁₂ ceramics, *Chin. Phys. B*, 19:03 (2010).
- [11] W. Jo, H.J. Cho, T.W. Noh, Y.S. Cho, S.I. Kwun, Y.T. Byun, S.H. Kim, Ferroelectrics Studies on structural and electro-optic properties of ferroelectric bismuth titanate thin films, 152 (1994) 139.
- [12] P.C. Joshi, S.B. Krupanidhi, A. Mansingh, Structural and electrical characteristics of SrTiO₃ thin films for dynamic random access memory applications, *J. Appl. Phys.* 73:11 (1993) 7627.
- [13] A. Z. Simoes, A.H.M. Gonzalez, C.S. Riccardi, E.C. Souza, F. Moura, M. A. Zaghet, E. Longo, J.A. Varela, Ferroelectric and dielectric properties of lanthanum modified bismuth titanate thin films obtained by the polymeric precursor method, *Electroceram.*, 13:1-3 (2004) 65-70.
- [14] Y.G. Lue, X.L. Liang, Y.H. Tan, X.J. Zheng, Y.Q. Gong and L. He, *Acta Phys. Sin.*, 60 (2011) 027701.
- [15] T.Q. Shao, T.L. Ren, C.G. Wei, X.N. Wang, C.X. Li, J.S. Liu, L.T. Liu, J. Zhu, Z.J. Li PZT Based MFS Structure for FeFET, *Integr. Ferroelectr.*, 57 (2003) 1241.
- [16] Z. Xu, L. Goux, B. Kaczer, H. Vander Meeren, D. Wouters, J. Grouseneken, Relevance of the pulsed capacitance–voltage measurement technique for the optimization of SrBi₂Ta₂O₉/high-k stack combination to be used in FeFET devices, *Microelectron. Eng.* 83 (2006) 2564.
- [17] M.S. Bozgeyik, J.S. Cross, H. Ishiwara, K. Shinozaki, Characteristics of metal-ferroelectric-insulator-semiconductor structure using Sr_{0.8}Bi_{2.2}Ta₂O₉ and Sr_{0.8}Bi_{2.2}Ta₂O₉-BaZrO₃ for ferroelectric gates, *Microelectron. Eng.*, 87:11 (2010) 2173-2177.
- [18] M. Okuyama, Y. Ishibashi, *Ferroelectric Thin Films Basic Properties And Device Physics for Memory Applications*, New-York: Springer, 2005.
- [19] S.Y. Wu, A new ferroelectric memory device, metal-ferroelectric-semiconductor transistor, *IEEE Trans. Electron. Devices*, 21:8 (1974) 499-504.
- [20] F. Parlaktürk, Ş. Altındal, A. Tataroğlu, M. Parlak, A.A. Agasiev, On the profile of frequency dependent series resistance and surface states in Au/Bi₄Ti₃O₁₂/SiO₂/n-Si(MFIS) structures, *Microelectron. Eng.* 85:1 (2007) 81.
- [21] S.M. Yoon, E. Tokumitsu, H. Ishiwara, Ferroelectric neuron integrated circuits using SrBi/sub 2/Ta/sub 2/O/sub 9/-gate FET's and CMOS Schmitt-trigger oscillators, *IEEE Trans. Electron. Dev.*, 47 (2000) 1630.
- [22] M. Gökçen, M. Yıldırım, Investigation of the inhomogeneous barrier height of an Au/Bi₄Ti₃O₁₂/n-Si structure through Gaussian distribution of barrier height, *Chin. Phys. B*, 21:12 (2012) 128502-128508.

- [23] M. Yıldırım, P. Durmuş, Ş. Altındal, Analyses of temperature-dependent interface states, series resistances, and AC electrical conductivities of Al/p-Si and Al/Bi₄Ti₃O₁₂/p-Si structures by using the admittance spectroscopy method, *Chin. Phys. B*, 22:10 (2013) 108502.
- [24] Ş. Altındal, H. Kanbur, A. Tatroğlu, M.M. Bülbül, The barrier height distribution in identically prepared Al/p-Si Schottky diodes with the native interfacial insulator layer (SiO₂), *Physica B*, 399:2 (2007) 146-154.
- [25] P. Chattopadhyay, B. Raychhaudhuri, New technique for the determination of series resistance of Schottky barrier diodes, *Solid States Electron.*, 35 (1992) 1023.
- [26] S.M. Sze, *Physics of Semiconductor Devices*, Wiley, New York, 1985.
- [27] E.H. Roderick, *Metal-Semiconductor Contacts*, Oxford University Press, Oxford, 1978.
- [28] M. Sağlam, F.E. Cimilli, A. Türüt, Experimental determination of the laterally homogeneous barrier height of Au/n-Si Schottky barrier diodes, *Physica B*, 348 (2004) 397-403.
- [29] G. Güler, Ş. Karataş, Ö. Güllü, Ö. F. Bakkaloğlu, The analysis of lateral distribution of barrier height in identically prepared Co/n-Si Schottky diodes, *Journal of Alloys and Compounds* 486 (2009) 343-347.
- [30] S. Duman, S. Doğan, B. Gürbulak, A. Türüt, The barrier-height inhomogeneity in identically prepared Ni/n-type 6H-SiC Schottky diodes, *Appl. Phys. A*, 91:2 (2008) 337-340.
- [31] M.A. Yeganeh, R.K. Mamedov, Sh. Rahmatallahpur, Studying of barrier height and ideality factor relation in the nano sized Au-n type Si Schottky diodes, *Superlattices and Microstructures*, 50:1 (2011) 59-68.
- [32] K. Akkılıç, A. Türüt, G. Çankaya, T. Kılıçoğlu, Correlation between barrier heights and ideality factors of Cd/n-Si and Cd/p-Si Schottky barrier diodes, *Solid State Commun.*, 125:10 (2003) 551-556.
- [33] Ş. Altındal, H. Kanbur, A. Tataroğlu, M. Bülbül, The barrier height distribution in identically prepared Al/p-Si Schottky diodes with the native interfacial insulator layer (SiO₂), *Physica B: Condensed Matter*, 399 (2007) 146-154.
- [34] Ö. Güllü, Ö. Barış, M. Biber, A. Türüt, Laterally inhomogeneous barrier analysis of the methyl violet/p-Si organic/inorganic hybrid Schottky structures, *Applied Surface Science*, 254 (2008) 3039-3044.
- [35] K. Akkılıç, A. Türüt, G. Çankaya, T. Kılıçoğlu, Correlation between barrier heights and ideality factors of Cd/n-Si and Cd/p-Si Schottky barrier diodes, *Solid State Communications*, 125 (2003) 551-556.
- [36] B. Güzeldir, M. Sağlam, A. Ateş, Laterally inhomogeneous barrier analysis of identically prepared Cd/CdS/n-Si/Au-Sb structures by SILAR method, *Microelectronics Reliability*, 51 (2011) 2179-2184.
- [37] G. Güler, Ş. Karataş, Ö. Güllü, Ö. Bakkaloğlu, The analysis of lateral distribution of barrier height in identically prepared Co/n-Si Schottky diodes, *Journal of Alloys and Compounds*, 486 (2009) 343-347.
- [38] R. T. Tung, *Phs. Electron transport at metal-semiconductor interfaces: General theory*, *Rev. B.*, 45:13509 (1992).
- [39] Mönch W., *Phs. Rev. B.*, 37:7129 (1988).
- [40] H. H. Guttler, J. H. Werner, Influence of barrier inhomogenities on noise at Schottky contacts, *Appl. Phys. Lett.* 56:12 (1990) 1113-1115.
- [41] J. H. Werner, H. H. Guttler, Barrier inhomogeneities at Schottky contacts, *J. Appl. Phys.* 69:3 (1991) 1522-1533.