



Anahtarlamalı akış-grafı yöntemiyle DA-DA düşürücü dönüştürücünün doğrusal olmayan modeli ve benzetimi

Baran HEKİMOĞLU*

Batman Üniversitesi, Elektrik Elektronik Mühendisliği Bölümü, Batman
Baran.Hekimoglu@batman.edu.tr, Tel: (412) 241 10 00 (3508)

Serdar EKİNCİ

Batman Üniversitesi, Bilgisayar Mühendisliği Bölümü, Batman

Geliş: 06.04.2017, Kabul Tarihi: 13.06.2017

Öz

Bu makalede, anahtarlamalı akış-grafı (AAG) yöntemi kullanılarak sürekli akım modunda çalışan DA-DA düşürücü dönüştürücünün doğrusal olmayan modelinin çıkarımı sunulmaktadır. Bu yöntem durum-uzayı ortalaması kavramını kullanır ve çıkarılan model, dönüştürücünün kapalı-çevrim denetleyicisinin tasarımında kullanılabilir. Anahtarlamalı devreler doğrusal olmayan dinamik sistemlerdir ve sürekli akım modunda çalışırken 2 doğrusal alt-devre içerirler. Dönüştürücüdeki anahtar sabit ya da değişken frekansla çalışırken sistemi bu iki doğrusal devre yapısından birinden diğerine değiştirir. Her iki alt-devrenin işaret akış-grafının çıkarılmasından sonra anahtarlamalı dalları kullanarak birbirleriyle ilişkilendirilmesi anahtarlamalı akış-grafı yönteminin özünü oluşturur.

AAG yöntemiyle anahtarlamalı bir devrenin hem büyük-ışaret, hem küçük-ışaret hem de kararlı-hal modellerini birlikte elde etmek mümkündür ve daha yüksek dereceden güç elektroniği devrelerinin modellenmesi için de kullanılabilir. Büyük ışaret modeli, anahtarlamalı dönüştürücünün global davranışının incelenmesine ve dönüştürücünün tasarlanacağı bir kararlı çalışma noktasının belirlenmesine olanak sağlar. Kalıcı-hal modeli, verimin hesaplanması, girişten-çıkışa DA kazancı ya da diğer kalıcı-hal özelliklerinin belirlenmesinde faydalı olan kalıcı-hal ilişkilerini verir. Küçük-ışaret modeli ise girişten-çıkışa kazanç, denetimden-çıkışa kazanç, giriş ve çıkış empedansları gibi rastgele bir değişkenden bir başka değişkene transfer fonksiyonlarını verir. Modeli doğrulamak için DA-DA düşürücü dönüştürücünün anahtarlamalı devresinin ve doğrusal olmayan modelinin PSIM yazılım paketi ile benzetimleri yapılmıştır. PSIM benzetim sonuçları modelden alınan cevapların anahtarlamalı devrenin cevaplarına tam olarak benzediğini göstermektedir.

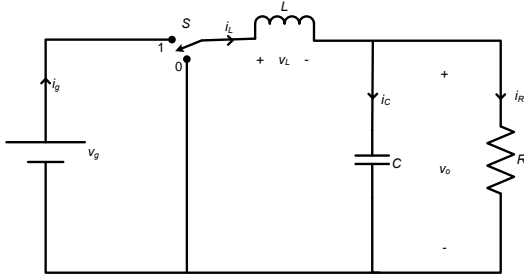
Anahtar Kelimeler: Anahtarlamalı akış-grafı modelleme; büyük-ışaret modeli; durum-uzayı ortalaması; düşürücü dönüştürücü.

* Yazışmaların yapılacağı yazar

DOI:

Giriş

Evsel, endüstriyel, haberleşme, uzay vb. uygulamalarda kullanılan DA-DA güç dönüştürücülerinin küçük hacimli, taşınabilir, hafif ve yüksek performanslı olması bu alanda çalışmalar yapan günümüz güç elektroniği mühendislerinin ortak amaçlarından biridir. Tablet bilgisayarlar, akıllı telefonlar ve medya oynatıcılar gibi genelde pille çalışan ileri teknoloji aygıtlar yüksek performansta düzgün çalışabilmeleri için genellikle kararlı, hızlı ve ucuz güç kaynaklarına gereksinim duyarlar. Bu gereksinimleri karşılamak amacıyla pillerin sağladığı gerilimi verimli bir şekilde düşürüp yükseltebilmeleri nedeniyle anahtarlamalı DA-DA dönüştürücüler bu ileri teknoloji aygıtların devre sistemlerinin en yaygın kullanılan devrelerinden biri haline gelmiştir (Rashid, 2003). Düşürücü dönüştürücü, en çok kullanılan ve bilinen DA-DA dönüştürücü topolojilerinden biridir ve Şekil 1’de gösterilmiştir.



Şekil 1. DA-DA düşürücü dönüştürücü

DA-DA dönüştürücü topolojileri direnç, öz endüktör, kondansatör gibi doğrusal elemanlardan ve diyot, transistor gibi doğrusal olmayan anahtarlama elemanlarından oluşur. Diyot ve transistor gibi anahtarlamalı güç aygıtlarının varlığından dolayı DA-DA dönüştürücüler zamanla değişen ve doğrusal olmayan devrelerdir. Bu nedenle gerçek uygulamaya geçilmeden önce kararlı bir denetleyici tasarımının ve benzetiminin yapılabilmesi için doğrusal olmayan dönüştürücünün doğrusal hale getirilmiş bir küçük-ışaret modelinin çıkarılması gerekir (Erickson ve Maksimovic, 2004).

Bir devrenin küçük ışaret modeli, devrenin herhangi bir çalışma noktası etrafında yeterince küçük bozucu etkilerin olduğu duruma göre

çıkarıldığından (Middlebrook ve Cuk, 1976), devre büyük bozucu işaretlere maruz kaldığında devrenin kararlılığı hakkındaki bilgileri vermede yetersiz kalır. Bu nedenle anahtarlamalı devrelerin global ve yerel dinamik davranışlarını irdeleyebilmek ve gürbüz sistemler tasarlayabilmek için devrenin büyük ışaret modeli gerekir (Smedley ve Cuk, 1992).

Smedley ve Cuk tarafından 1992 yılında önerilen ve anahtarlamalı devrelerin doğrusal olmayan modelini veren anahtarlamalı akış-grafi yöntemi, durum uzayı ortalaması kavramını kullanır ve doğrusal devrelerin analizinde kullanılan ışaret akış-grafi teorisinin bir uzantısıdır. Bu modelleme yöntemiyle anahtarlamalı bir devrenin hem büyük-ışaret, hem küçük-ışaret hem de kararlı-hal modellerini birlikte elde etmek mümkündür ve gün geçtikçe yüksek dereceli güç elektroniği devrelerinin modellenmesi (Veerachary, 2006 ve 2014; Mohammadalizadeh vd., 2015; Amirbande vd., 2016) ve bu devrelerin kapalı çevrim denetleyicilerinin tasarımı (Abbasi vd., 2016) için kullanımı giderek yaygınlaşmaktadır.

Bu makalede bir DA-DA düşürücü dönüştürücünün anahtarlamalı akış-grafi yöntemiyle doğrusal olmayan modelinin çıkarımı ve PSIM yazılımı ile benzetimi sunulmaktadır.

DA-DA Düşürücü Dönüştürücünün Anahtarlamalı Akış-Grafı

Anahtarlamalı devreler doğrusal olmayan dinamik sistemlerdir. Bir anahtarlamalı devre sürekli akım modunda çalışırken 2 doğrusal alt-devre içerir. Alt-devreler birbirine farklı şekillerde bağlanmış aynı doğrusal elemanlardan; öz endüktörlerden, kondansatörlerden ve dirençlerden oluşurlar. Dönüştürücüdeki anahtar sabit ya da değişken frekansla çalışır ve sistemi bu iki doğrusal devre yapısından birinden diğerine değiştirir. Her iki alt-devrenin ışaret akış-grafının çıkarılmasından sonra anahtarlamalı dallar kullanılarak birbirleriyle ilişkilendirilmesi anahtarlamalı akış-grafi yönteminin özünü oluşturur (Smedley ve Cuk, 1992).

Dönüştürücüdeki anahtarın iletimde (Şekil 1’de 1 nolu konumda) olduğu $0 < t < T_{ON}$ süresince ortaya çıkan devre yapısı G_{ON} akış-grafı ile, kesimde (Şekil 1’de 0 nolu konumda) olduğu $T_{ON} < t < T$ süresince ortaya çıkan devre yapısı ise G_{OFF} akış-grafı ile temsil edilir. Her iki akış-grafı aynı düğümlere sahiptir. Ancak, G_{ON} akış-grafında olan bazı dallar G_{OFF} akış-grafında olmayabilir ve benzer şekilde G_{OFF} akış-grafında olan bazı dallar da G_{ON} akış-grafında olmayabilir. Her iki akış-grafı topolojik olarak aşağıdaki denklemle birleştirilir:

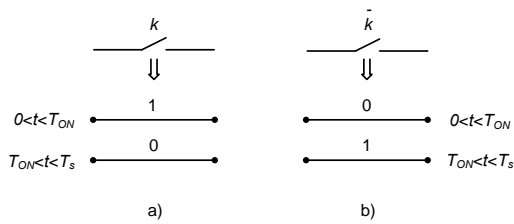
$$G = kG_{ON} + \bar{k}G_{OFF} \quad (1)$$

Burada k ve \bar{k} tümleyen anahtarlama fonksiyonlarıdır ve Şekil 2’de gösterilmektedir:

$$k = \begin{cases} 1, & 0 < t < T_{ON} \\ 0, & T_{ON} < t < T_s \end{cases} \quad (2)$$

$$\bar{k} = \begin{cases} 0, & 0 < t < T_{ON} \\ 1, & T_{ON} < t < T_s \end{cases}$$

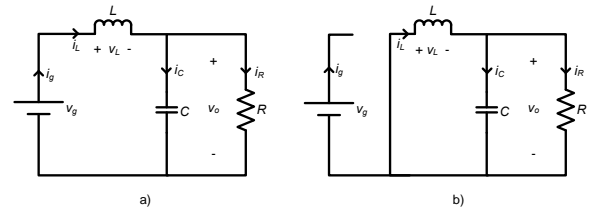
Bu anahtarlama dallar grafiksel olarak iki akış-grafını tek bir akış-grafında birleştirir. Yeni akış-grafının anahtarlama akış-grafı olarak adlandırılması bu yüzden (Smedley ve Cuk, 1992).



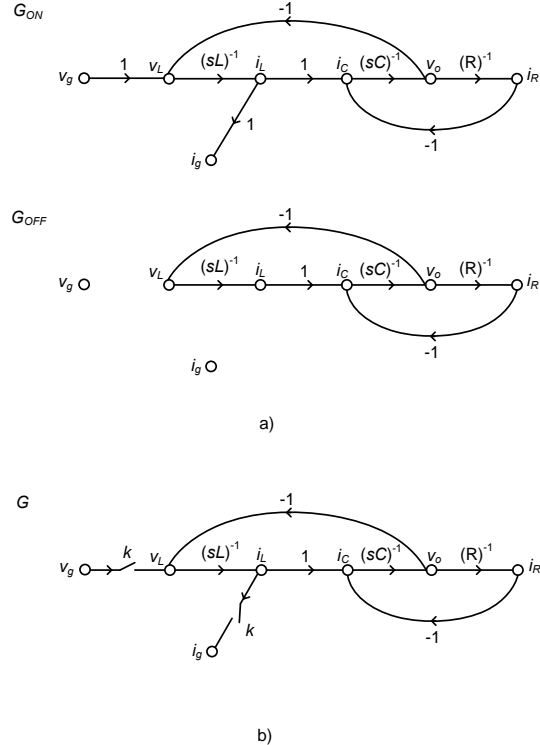
Şekil 2. Anahtarlama dalları a) k ve b) \bar{k} (Smedley ve Cuk, 1992)

Şekil 1’deki ideal elemanlardan oluşan düşürücü dönüştürücüde v_g giriş gerilimini, L öz endüktörü, C kondansatörü, R yük direncini, S ise anahtarını temsil etmektedir. Şekil 3’de anahtarın iletim ve kesim konumlarına göre ortaya çıkan iletim ve kesim alt-devreleri, Şekil 4a’da ise bu alt-devreleri temsil eden G_{ON} ve G_{OFF} akış-

grafları gösterilmektedir. Bu iki akış-grafı aynı düğümlere sahiplerken kısmen aynı dallara sahiptirler. Yani, G_{ON} ve G_{OFF} akış-grafları üst üste bindirildiğinde bazı dalların her iki akış-grafında da var olduğu, bazı dalların ise sadece bir akış-grafında olduğu kolayca görülebilir. G_{ON} akış-grafında olup G_{OFF} akış-grafında olmayan dallar k -dallarıyla, G_{OFF} akış-grafında olup G_{ON} akış-grafında olmayan dallar ise \bar{k} -dallarıyla değiştirilmiştir. Şekil 4b’de ise G_{ON} ve G_{OFF} akış-graflarının birleştirilmiş hali olan G anahtarlama akış-grafı gösterilmektedir. Anahtarlama akış-grafı G , anahtarlama dallar dışında doğrusaldır. Anahtarlama dallar gerçek anahtarların işaret akışını temsil etmektedirler.



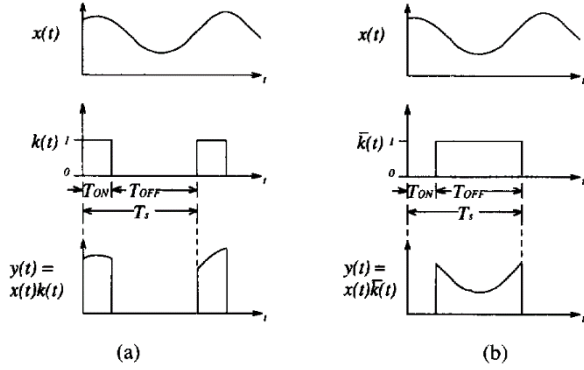
Şekil 3. Düşürücü dönüştürücünün a) iletim ve b) kesim alt-devreleri



Şekil 4. a) Alt-devrelerin anahtarlama akış-grafları b) Düşürücü dönüştürücünün anahtarlama akış-grafı

Büyük-İşaret Modeli

Anahtarlamalı k -dalının giriş işareti $x(t)$, çıkış işareti $y(t)$ olsun. Giriş işareti $x(t)$, Şekil 5'de gösterildiği gibi anahtarlama fonksiyonu ile kısıılır. Böylece anahtarlamalı dalın çıkış işareti $y(t)$, giriş işareti $x(t)$ 'nin, anahtarlama frekansı f_s , darbe genişliği T_{ON} olan, kısılmış bir hali olur (Smedley ve Cuk, 1992).



Şekil 5. a) k -dalının işaretleri b) \bar{k} -dalının işaretleri (Smedley ve Cuk, 1992)

Düşürücü dönüştürücünün doğal frekansının anahtarlama frekansından çok küçük olduğu, yani küçük-ışaret koşulunu sağladığı varsayılırsa, k -dalının çıkışına taşınan işaret, kısılmış giriş işaretinin bir anahtarlama periyodunda ortalamasına eşit olur:

$$\begin{aligned} y(t) &= \frac{1}{T_s(t)} \int_0^{T_{ON}(t)} x(t) dt \\ &\approx x(t) \frac{1}{T_s(t)} \int_0^{T_{ON}(t)} dt \\ &= x(t)d(t) \end{aligned} \quad (3)$$

Benzer şekilde \bar{k} -dalının çıkışı ile girişi arasındaki ilişki aşağıdaki gibi olur:

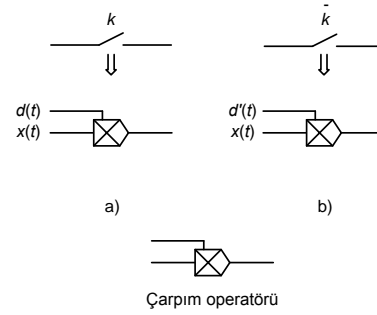
$$\begin{aligned} y(t) &= \frac{1}{T_s(t)} \int_{T_{ON}(t)}^{T_s(t)} x(t) dt \\ &\approx x(t) \frac{1}{T_s(t)} \int_{T_{ON}(t)}^{T_s(t)} dt \\ &= x(t)d'(t) \end{aligned} \quad (4)$$

Burada $d(t)$ ve $d'(t)$ sırasıyla $k(t)$ ve $\bar{k}(t)$ anahtarlama fonksiyonlarını, yani anahtarın iletim ve kesim oranlarını temsil etmektedirler:

$$\begin{aligned} d(t) &= \frac{T_{ON}(t)}{T_s(t)} \\ d'(t) &= \frac{T_{OFF}(t)}{T_s(t)} \end{aligned} \quad (5)$$

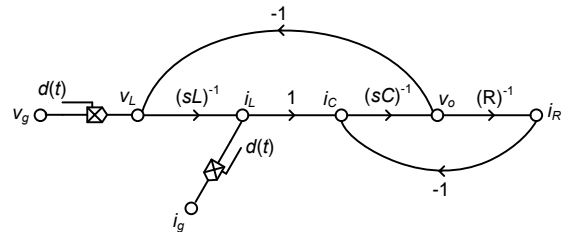
$$d(t) + d'(t) = 1$$

(3) ve (4) eşitlikleri, anahtarlamalı dalların büyük-ışaret modellerinin Şekil 6'da gösterildiği gibi bir çarpma elemanı ile temsil edilebileceğini gösterir.



Şekil 6. a) k -dalının büyük-ışaret modeli b) \bar{k} -dalının büyük-ışaret modeli (Smedley ve Cuk, 1992)

Dönüştürücünün büyük-ışaret modeli, anahtarlamalı akış-grafındaki anahtarlamalı dalların, büyük-ışaret modelleriyle değiştirilmesiyle elde edilir. Şekil 7'de düşürücü dönüştürücünün büyük-ışaret modeli gösterilmektedir.



Şekil 7. Düşürücü dönüştürücünün büyük-ışaret modeli

Bu model herhangi bir benzetim programı ile benzetilerek devre dinamikleri irdelenebilir.

Örneğin, girişten-çıkışa büyük-ışaret cevabı için v_g giriş düğümüne bir ıřaret uygulayarak v_o düğümündeki çıkıř gözlemlenebilir. Ya da, denetimden-çıkıřa büyük-ıřaret cevabı için $d(t)$ düğümüne bir denetim ıřareti uygulayarak v_o düğümündeki çıkıř gözlemlenebilir. Benzetim programı kullanarak dönüřtürücü sisteminin dinamik davranıřlarına dair global bilgilere sahip olmak kolaylařır ve bu bilgilere dayanarak arzu edilen bir kararlı çalıřma bölgesi belirlenebilir. Kararlı çalıřma bölgesinin belirlenmesinden sonra sistem, bir çalıřma noktası civarında doğrusal hale getirilerek sistemin küçük-ıřaret frekans cevabı elde edilebilir.

Kararlı-Hal Modeli

Anahtarlamalı k -dalı ile \bar{k} -dalının önceki bölümde elde edilen büyük-ıřaret modelleri deęiřtirilerek bu dalların kalıcı-hal modelleri üretilebilir. Anahtarlamalı dallarının giriřlerini oluřturan, $x(t)$ giriř sinyalinin ve $d(t)$ iletim oranı ile $d'(t)$ kesim oranının sabit olduęunu varsayalım:

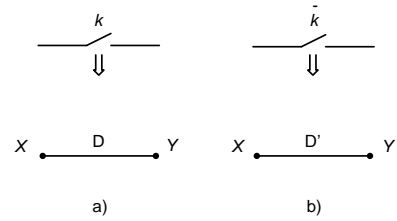
$$\begin{aligned} x(t) &= X \\ d(t) &= D \\ d'(t) &= D', \quad D + D' = 1 \end{aligned} \quad (6)$$

Bu durumda, $y(t)$ çıkıřı da sabit olur:

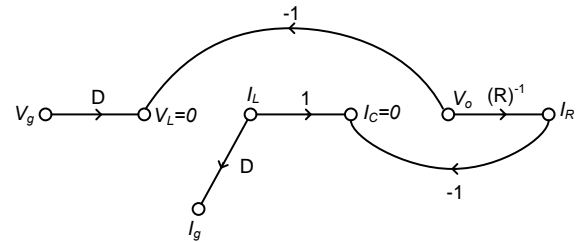
$$y(t) = Y \quad (7)$$

Böylece, Őekil 8'de gösterildięi gibi anahtarlamalı dallar sıradan dallara dönüřür. Kararlı-halde k -dalı, giriř ıřareti X , dal kazancı

D ve çıkıř ıřareti Y olan bir dala dönüřürken; \bar{k} -dalı, giriř ıřareti X , dal kazancı D' ve çıkıř ıřareti Y olan bir dala dönüřür. Bu kalıcı-hal modellerinin anahtarlamalı akıř-grafında yerlerine konmasıyla ve s Laplace karmařık sayısının sıfıra eřitlenmesiyle birlikte anahtarlamalı dönüřtürücünün kalıcı-hal modeli elde edilir. Ayrıca, kalıcı halde öz endüktör geriliminin ve kondansatör akımının ortalamaları sıfırdır. Düşürücü dönüřtürücünün kalıcı-hal modeli Őekil 9'da gösterilmektedir.



Őekil 8. a) k -dalının kalıcı-hal modeli b) \bar{k} -dalının kalıcı-hal modeli (Smedley ve Cuk, 1992)



Őekil 9. Düşürücü dönüřtürücünün kalıcı-hal modeli

Giriřten-çıkıřa gerilim kazancı, durum deęiřkenlerinin giriře oranı vb. kalıcı-haldeki deęiřkenlerin kendi aralarındaki iliřkiler, doğrudan kalıcı-hal akıř-grafı modelinden çıkarılabilir:

$$\frac{V_o}{V_g} = D, \quad \frac{I_L}{V_g} = \frac{D}{R}, \quad \frac{I_g}{V_g} = \frac{D^2}{R} \quad (8)$$

Küçük-İřaret Modeli

X , D ve Y çalıřma noktalarının civarında $\hat{x}(t)$, $\hat{d}(t)$ ve $\hat{y}(t)$ gibi küçük bozucu ıřaretler eklenmiř olsun. Bu durumda, büyük-ıřaretler ařaęıdaki gibi olur:

$$\begin{aligned} x(t) &= X + \hat{x}(t) \\ y(t) &= Y + \hat{y}(t) \\ d(t) &= D + \hat{d}(t) \\ d'(t) &= D' - \hat{d}(t), \quad D + D' = 1 \end{aligned} \quad (9)$$

(9) eřitlięindeki ifadeler, anahtarlamalı dallara ait (3) ve (4) eřitliklerindeki büyük-ıřaret ifadelerinde yerlerine konursa k -dalı için:

$$Y + \hat{y}(t) = (X + \hat{x}(t))(D + \hat{d}(t)) \quad (10)$$

$$= XD + D\hat{x}(t) + X\hat{d}(t) + \hat{x}(t)\hat{d}(t)$$

ve \bar{k} -dalı için:

$$Y + \hat{y}(t) = (X + \hat{x}(t))(D' - \hat{d}(t)) \quad (11)$$

$$= XD' + D'\hat{x}(t) - X\hat{d}(t) - \hat{x}(t)\hat{d}(t)$$

eşitlikleri elde edilir. Aşağıdaki eşitlikler, çalışma noktasında k -dalı ve \bar{k} -dalı için daha önce Şekil 8'de gösterilen kalıcı-hal ifadelerini aynen sağlar:

$$Y = XD, \quad k\text{-dalı için} \quad (12)$$

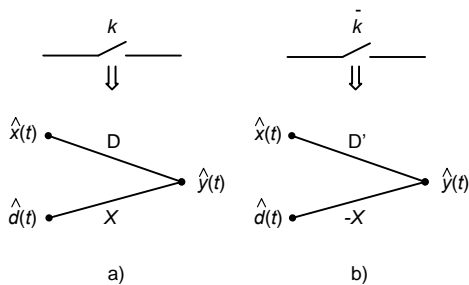
$$Y = XD', \quad \bar{k}\text{-dalı için} \quad (13)$$

Anahtarlamalı dalların küçük-ışaret modelleri, 2. dereceden bozucu işaretlerin ihmal edilmesi ile elde edilir:

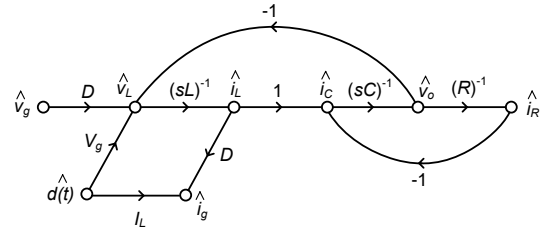
$$\hat{y}(t) = D\hat{x}(t) + X\hat{d}(t), \quad k\text{-dalı için} \quad (14)$$

$$\hat{y}(t) = D'\hat{x}(t) - X\hat{d}(t), \quad \bar{k}\text{-dalı için} \quad (15)$$

Anahtarlamalı dalların küçük-ışaret modelleri Şekil 10'da gösterilmektedir. Anahtarlamalı dallar için elde edilen küçük-ışaret modellerinin, anahtarlamalı akış-grafında yerlerine konmasıyla birlikte dönüştürücünün küçük-ışaret modeli çıkarılmış olur. Düşürücü dönüştürücünün küçük-ışaret modeli Şekil 11'de gösterilmektedir.



Şekil 10. a) k -dalının küçük-ışaret modeli b) \bar{k} -dalının küçük-ışaret modeli (Smedley ve Cuk, 1992)



Şekil 11. Düşürücü dönüştürücünün küçük-ışaret modeli

Düşürücü dönüştürücünün transfer fonksiyonları Şekil 11'de gösterilen akış-grafından, akış-grafi cebri ve Mason kazanç formülü (Kuo, 2009) kullanılarak elde edilebilir:

$$\frac{\hat{v}_o}{\hat{v}_g} = \frac{D/LC}{s^2 + s/RC + 1/LC} \quad (16)$$

$$\frac{\hat{v}_o}{\hat{d}} = \frac{V_g/LC}{s^2 + s/RC + 1/LC} \quad (17)$$

$$\frac{\hat{i}_L}{\hat{v}_g} = \frac{D/L \cdot (s + 1/RC)}{s^2 + s/RC + 1/LC} \quad (18)$$

$$\frac{\hat{i}_L}{\hat{d}} = \frac{V_g/L \cdot (s + 1/RC)}{s^2 + s/RC + 1/LC} \quad (19)$$

Kondansatör geriliminin (yük gerilimin) çıkış olarak seçildiği durum için (16) eşitliği girişten-çıkışa küçük-ışaret cevabını, (17) eşitliği denetimden-çıkışa küçük-ışaret cevabını temsil eder. Benzer şekilde, öz endüktör akımının çıkış olarak seçildiği durum için (18) eşitliği girişten-çıkışa küçük-ışaret cevabını, (19) eşitliği denetimden-çıkışa küçük-ışaret cevabını temsil eder.

Anahtarlamalı akış-grafi yöntemiyle elde edilen küçük-ışaret transfer fonksiyonları, durum-uzayı ortalaması yöntemiyle elde edilen küçük-ışaret transfer fonksiyonları ile aynıdır. Ancak anahtarlamalı akış-grafi yöntemi anahtarlamalı dönüştürücüler için küçük-ışaret modellerinin daha görünür ve hızlı bir yoldan elde edilmesine olanak sağlar.

Anahtarlamalı akış-grafi yöntemi, anahtarlamalı dönüştürücülerin tasarımı ve analizi için kolayca uygulanabilecek bir grafiksel modelleme

aracıdır. Bu yöntem büyük-ışaret, kalıcı-hal ve küçük-ışaret cevaplarına ait modelleri verir. Büyük-ışaret modeli, anahtarlama dönüştürücünün global davranışının incelenmesine ve dönüştürücünün tasarlanacağı bir kararlı çalışma noktasının belirlenmesine olanak sağlar. Kalıcı-hal modeli, verimin hesaplanması ya da diğer kalıcı-hal özelliklerinin belirlenmesinde faydalı olan kalıcı-hal ilişkilerini verir. Küçük-ışaret modeli, girişten-çıkışa kazanç, denetimden-çıkışa kazanç, giriş ve çıkış empedansları gibi rastgele bir değişkenden bir başka değişkene transfer fonksiyonlarını verir (Smedley ve Cuk, 1992).

Benzetim Sonuçları

Anahtarlama akış-grafları bir devrenin tüm dinamik davranışlarını içeren, çalışmasıyla ilgili bilgileri veren ve elde edilmesi kolay bir grafiksel temsildir. Bu bölümde, kullanılan bu yöntemin doğrulanması amacıyla bilgisayar benzetimi yapılmıştır. Bilgisayar benzetimleri, özellikle güç elektroniği ve motor denetim uygulamaları için tasarlanmış hızlı bir benzetim programı olan PSIM (Powersim Inc., 2016) ile gerçekleştirilmiştir. Benzetim parametreleri ve değerleri Tablo 1 de gösterilmektedir.

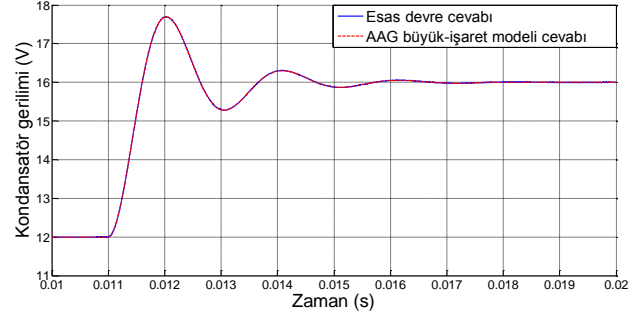
Düşürücü dönüştürücünün büyük-ışaret modelini doğrulamak için PSIM programı ile hem anahtarlama devre hem de büyük ışaret modeli oluşturulmuş ve benzetim sonuçları karşılaştırılmıştır.

Tablo 1. Benzetim parametreleri

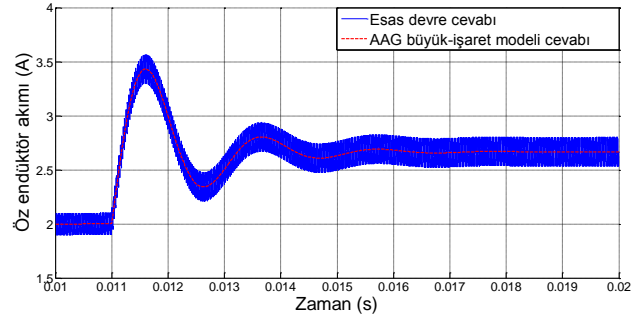
Parametreler	Değerler
Kaynak gerilimi V_g	36 V
Yük direnci R	6 Ω
Filtre öz endüktörü L	1 mH
Filtre kondansatörü C	100 μ F
Çalışma noktası gerilimi V_{ref}	12 V
Anahtar iletim süresi oranı D	1/3
Anahtarlama frekansı f_s	40 kHz

Şekil 12'de, giriş geriliminde $t = 11 \text{ ms}$ anında oluşan 12 V değerindeki anlık bir artışın

kondansatör gerilimi ile öz endüktör akımı üzerinde yarattığı basamak cevapları gösterilmektedir. Şekilde görüldüğü gibi düşürücü dönüştürücünün büyük-ışaret modelinin verdiği cevaplar, anahtarlama devrenin verdiği cevaplarla birebir örtüşmektedir.

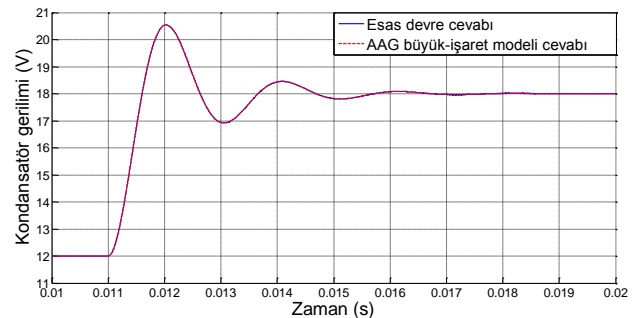


a)

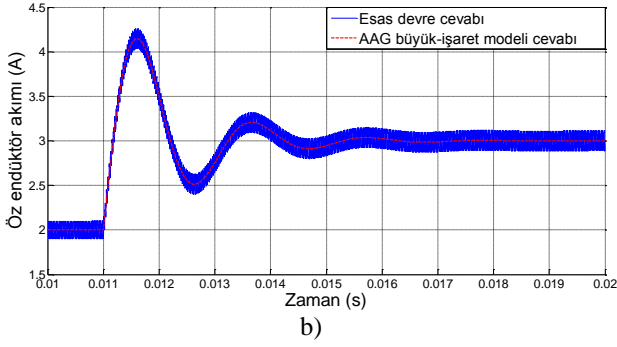


b)

Şekil 12. Düşürücü dönüştürücünün ve büyük-ışaret modelinin giriş gerilimindeki anlık değişime verdikleri a) kondansatör gerilimi basamak cevapları b) öz endüktör akımı basamak cevapları



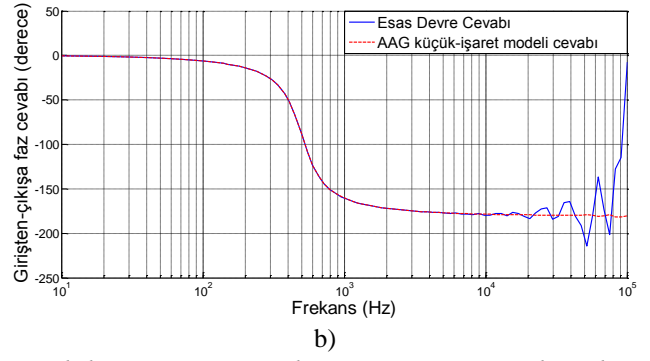
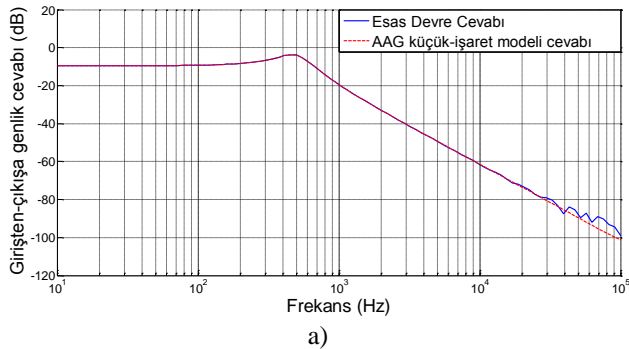
a)



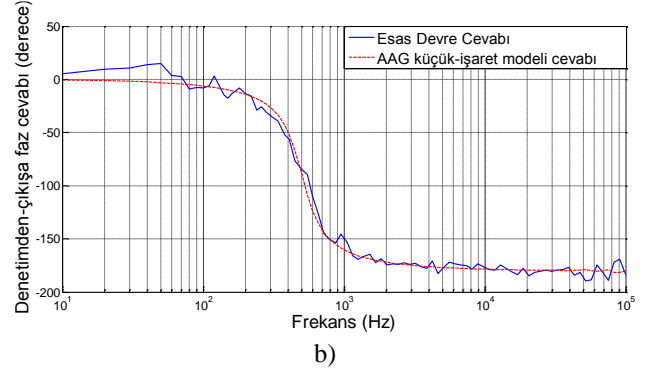
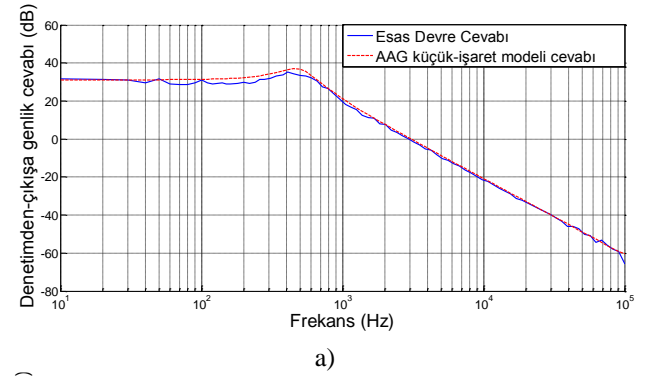
Şekil 13. Düşürücü dönüştürücünün ve büyük-ışaret modelinin iletim süresi oranındaki anlık değişime verdikleri a) kondansatör gerilimi basamak cevapları b) öz endüktör akımı basamak cevapları

Şekil 13'de, iletim süresi oranında $t = 11$ ms anında oluşan 1/6 değerindeki anlık bir artışın kondansatör gerilimi ile öz endüktör akımı üzerinde yarattığı basamak cevapları gösterilmektedir. Şekilde görüldüğü gibi düşürücü dönüştürücünün büyük-ışaret modelinin verdiği cevaplar, anahtarlamalı devrenin verdiği cevaplarla birebir örtüşmektedir.

Bu sonuçlar, anahtarlamalı akış-grafi ile elde edilen büyük-ışaret modelini doğrulamaktadır. Doğrusallaştırılmış küçük-ışaret modeli bir devrenin bir çalışma noktası civarındaki yerel küçük-ışaret dinamik davranışlarını irdelemede önemli bir görev üstlenir. Düşürücü dönüştürücünün Şekil 11'de çıkarılan küçük-ışaret modeli kullanılarak (16)-(19) eşitlikleri elde edilmiştir. Kondansatör geriliminin çıkış olarak seçildiği durum için çıkarılan (16) ve (17) eşitliklerindeki transfer fonksiyonlarının frekans cevapları ile anahtarlamalı devrenin frekans cevapları sırasıyla Şekil 14 ve Şekil 15 de gösterilmiştir.



Şekil 14. Düşürücü dönüştürücünün ve küçük-ışaret modelinin girişten-çıkışa frekans cevapları a) genlik cevabı b) faz cevabı



Şekil 15. Düşürücü dönüştürücünün ve küçük-ışaret modelinin denetimden-çıkışa frekans cevapları a) genlik cevabı b) faz cevabı

Şekillerde görüldüğü gibi düşürücü dönüştürücünün küçük-ışaret modellerinin frekans cevapları, anahtarlamalı esas devrenin frekans cevaplarıyla birebir örtüşmektedir. Benzer şekilde, öz endüktör akımının çıkış olarak seçildiği durum için çıkarılan (18) ve (19) eşitliklerindeki transfer fonksiyonlarının frekans cevapları için de benzer sonuçlar elde edilebilir ancak burada gösterilmemiştir. Bu sonuçlar, anahtarlamalı akış-grafi ile elde edilen küçük-ışaret modelini doğrulamaktadır.

Sonuçlar

Bu çalışmada, anahtarlama akış-grafi yöntemiyle DA-DA düşürücü dönüştürücünün büyük-ışaret, kalıcı-hal ve küçük-ışaret modelleri çıkarılmıştır. Bu yöntem, darbe genişlik modülasyonu ile çalışan tüm anahtarlama devrelerinin hem doğrusal hem de doğrusal olmayan modellerinin kolayca çıkarılması için kullanılabilen grafiksel bir yöntemdir. Düşürücü dönüştürücünün PSIM benzetim programı ile benzetimi yapılmış, anahtarlama esas devrenin verdiği cevaplar ile çıkarılan büyük-ışaret ve küçük-ışaret modellerin verdiği cevapların birbir örtüştüğü gösterilerek yöntem doğrulanmıştır. Bu yöntemin geribeslemeli daha karmaşık sistemlerin modellenmesi ve kapalı-çevrim denetleyicisi tasarımı için kullanılması mümkündür.

Kaynaklar

- Abbasi, M., Afifi, A., Pahlavani, M. R. A., (2016). Signal flow graph modeling and disturbance observer based output voltage regulation of an interleaved boost converter, *PEDSTC 2016 - 7th Power Electronics and Drive Systems Technologies Conference*, 464-469, Tehran.
- Amirbande, M., Baghrmian, A., Hassanpour S., Rivera, M., (2016). Signal flow graph modeling of a cascaded coupled inductor-based high step-up DC-DC converter, *2016 IEEE ANDESCON*, 1-4, Arequipa.
- Erickson, R. W., Maksimovic, D., (2004). *Fundamentals of Power Electronics*, 2nd Ed., New York, Kluwer Academic Publishers.
- Kuo, B. C., (2009). *Otomatik Kontrol Sistemleri* (7. Baskıdan Çeviri: Atilla Bir), İstanbul, Literatür Yayıncılık.
- Middlebrook, R. D., Cuk, S., (1976). A General Unified Approach to Modeling Switching Converter Power Stages, *IEEE Power Electronics Specialist Conference*, 4, 18-34, Cleveland, Ohio.
- Mohammadalizadeh, P., Shahir, F. M., Shabani, M., (2015). Mathematical modeling and dynamic analysis of self-lift P/O Lou converter by means of signal flow graph, *2015 ELECO - 9th International Conference on Electrical and Electronics Engineering*, 1097-1101, Bursa.
- Powersim Inc., (2016). PSIM User's Guide.
- Rashid, M. H., (2003). *Power Electronics: Circuits, Devices and Applications*, 3rd Ed., New Jersey, Prentice-Hall Inc.
- Smedley, K., Cuk, S., (1992). Switching Flow-Graph Nonlinear Modelling Technique, *PESC '92 - 23rd Annual IEEE Power Electronics Specialists Conference*, 2, 1173-1180, Toledo.
- Veerachary, M., (2006). Modeling of Power Electronics Systems Using Flow Graphs, *IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics*, 5307-5312, Paris.
- Veerachary, M., (2014). Analysis of fourth-order double boost converter, *PIICON 2014 - 6th IEEE Power India International Conference*, 1-6, Delhi.

Nonlinear Modeling and Simulation of DC-DC Buck Converter Using Switching Flow-Graph Method

Extended abstract

This paper presents nonlinear modeling of DC-DC buck converter operating in continuous conduction mode (CCM) using switching flow-graph (SFG) method. This method utilizes state-space averaging concept and the derived model can be used to design the closed-loop controller of the converter.

Switching circuits are nonlinear dynamic systems and contains two linear sub-circuits while operating in continuous conduction mode. The switch in the converter alters the system between these two linear sub-circuits while operating in constant or variable frequency. After obtaining the signal flow-graphs of both sub-circuits, relating them to each other by using switching branches is the essence of switching flow-graph method.

With the SFG method, it is possible to obtain large-signal model, small-signal model, and steady-state model of the converter and can be used to model higher-order power electronics circuits, as well.

The large-signal-model allows examination of global behavior of the switching circuit and designing a stable operating point. The steady-state model gives the DC relations that are useful to determine efficiency, input-to-output DC gain or other steady-state properties. The small-signal model, on the other hand, gives the transfer functions from one variable to another such as input-to-output gain, control-to-output gain, input and output impedances.

The switching circuit of DC-DC buck converter and its nonlinear model are both simulated using PSIM software package to validate the model.

In Figure 12, the step responses of capacitor voltage and inductor current to a step increase in the input voltage are shown. As seen from the figure, the responses taken from the large-signal model are perfectly matching to the responses taken from the original switching circuit.

Similarly, in Figure 13, the step responses of capacitor voltage and inductor current to a step increase in the duty cycle are shown. As seen from the figure, the responses taken from the large-signal model are again perfectly matching to the responses taken from the original switching circuit. These

results validate the large-signal model obtained from the switching flow-graph method.

The linearized small-signal model of a circuit plays an important role to investigate its local dynamic behaviors around an operating point.

In Figure 14, the frequency responses of the input-to-output transfer function of Equation (16) are shown for the case that the capacitor voltage is chosen as the output. As seen from the figure, the frequency response taken from the small-signal model is perfectly matching to the response taken from the original switching circuit.

Similarly, in Figure 15, the frequency responses of control-to-output transfer function of Equation (17) are shown for the case that the capacitor voltage is chosen as the output. As seen from the figure, the frequency response taken from the small-signal model is again perfectly matching to the response taken from the original switching circuit. These results validate the small-signal model obtained from the switching flow-graph method.

PSIM simulation results show that the responses taken from the obtained models are perfectly matching to the original switching circuit responses.

Keywords: *Switching signal-flow graph modeling, large-signal model, state-space averaging, buck converter.*