

# BULANIK MANTIK DENETİMLİ SERİ AKTİF GÜÇ FİLTRESİ KULLANILARAK HARMONİK GERİLİMLERİN BASTIRILMASI

İsmail ATACAĞ ve Ömer Faruk BAY\*

Elektronik ve Bilgisayar Eğitimi Bölümü, Teknik Eğitim Fakültesi, Gazi Üniversitesi, 06500, Teknikokullar, Ankara, \* [omerbay@gazi.edu.tr](mailto:omerbay@gazi.edu.tr)

## ÖZET

Günümüzde hassas elektronik cihazların kullanımının artması, bu cihazları özellikle şebeke geriliminden kaynaklanan harmonik gerilim ve akımlara karşı koruma ihtiyacını ortaya çıkarmaktadır. Bu makalede, şebeke gerilimi içerisinde bulunan harmonik gerilimleri bastıran bulanık mantık denetleyicili (BMD) bir seri aktif güç filtresinin (SAGF) tasarımı anlatılmaktadır. Önerilen aktif güç filtresi, LC pasif filtreli tam köprü tipi bir evirici devresinden oluşmaktadır. Sistem, önerilen denetleyicinin performansını test etmek için aynı zamanda geleneksel oransal integral (PI) denetleyici kullanılarak da kontrol edilmektedir. Yapılan simülasyon çalışmaları, bulanık mantık denetleyicili seri aktif güç filtresinin PI denetleyicili seri aktif güç filtresinden daha iyi bir şebeke regülasyonu gerçekleştirdiğini göstermektedir.

**Anahtar kelimeler:** Aktif güç filtresi, bulanık mantık denetleyicisi, harmonik gerilimi bastırma.

## HARMONIC VOLTAGE SUPPRESSION USING A FUZZY LOGIC CONTROLLED SERIES ACTIVE POWER FILTER

### ABSTRACT

Nowadays, because of widely use of critical loads, it is required to protect these devices against harmonics voltages. In this paper, design of a fuzzy logic controlled series active power filter is proposed to eliminate harmonic voltage content supplied to critical loads. The proposed active power filter consists of a full bridge inverter with a LC filter. To make comparison of the proposed controller's performances, the system is also controlled using traditional PI (proportional-integral) controller. Simulation results show that the fuzzy controlled series active power filter offers better line voltage regulation than PI controlled series active power filter.

**Keywords:** Active power filter, fuzzy logic controller, harmonic voltage suppression.

### 1. GİRİŞ

Şebeke gerilimi ve endüstriyel güç sistemlerindeki harmoniklerden kaynaklanan problemlerin artması, aktif güç filtrelerini önemli bir ilgi odağı haline getirmektedir. Aktif güç filtreleri, yükten ve hattan kaynaklanan harmonikleri ortadan kaldırmak için kullanılan güç çevrim sistemleridir. Pasif filtrelerle karşılaştırıldıkları zaman; daha iyi bir harmonik bastırma karakteristiklerine ve etkilerine sahiptirler. Genel olarak bir aktif güç filtresi, yüke seri bağlı bir gerilim kaynağı ya da yüke paralel bağlı bir akım kaynağı gibi düşünülmektedir. Bu filtreler, sisteme bağlantı şekillerine göre üç farklı kategoride ele alınmaktadırlar. Bunlar seri aktif güç filtresi, paralel aktif güç filtresi ve hybrite filtredir [1,2]. Paralel aktif

güç filtreleri, akım dengesizliklerini, yüksek ve düşük dereceli harmonikleri, alt harmonikleri ve reaktif gücü bastırmak için kullanılmaktadır. Diğer taraftan gerilim iniş çıkmaları, gerilim dengesizlikleri ve gerilim harmonikleri gibi şebeke ve yük üzerindeki bozulmalar seri aktif güç filtreleri kullanılarak da ortadan kaldırılabilir [3].

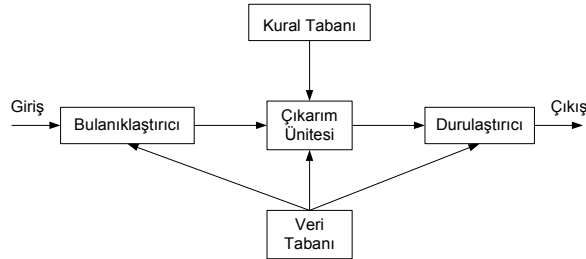
Seri aktif güç filtrelerinin düşük güç seviyelerine uygulanabilir olması, onların düşük maliyetli darbe eviricilerle uygulamasına imkan sağlamaktadır. Bu filtreler, harmoniklere karşı bir yalıtıcı gibi görev yaptıkları için farklı kontrol stratejilerini kullanmaktadırlar. Bu stratejilerden seri aktif güç filtresinin kontrol edilebilir bir gerilim kaynağı olarak

kullanılması en yaygın olanıdır. Bu yaklaşıma göre seri filtre kondansatörü üzerindeki gerilim kontrol edilmektedir. Bu değer şebeke geriliminin ana bileşeni ile çarpılıp harmonikleri ile toplanarak kontrollü gerilim kaynağı olarak temsil edilen aktif filtrenin referans değeri elde edilmektedir. Ölçülen değerle referans değer arasındaki fark ise üretilecek olan DGM sinyalinin değerine karar vermektedir [4,5].

Bu makalede, harmonik gerilimleri bastıran bulanık mantık denetleyicili bir seri aktif güç filtresinin tasarımı sunulmaktadır. İkinci bölümde bulanık mantık denetleyicisi hakkındaki temel araştırma verilmektedir. Üçüncü bölümde önerilen SAGF ve onun modeli sunulmaktadır. Dördüncü bölümde sırasıyla PI denetleyicinin ve BMD denetleyicinin denetim basamağının oluşturulması anlatılmaktadır. Beşinci bölümde simülasyon çalışması verilmekte ve elde edilen neticeler tartışılmaktadır.

## 2. BULANIK MANTIK DENETLEYİCİSİ

Bulanık mantık denetleyicisi (BMD) ilk kez 1965 yılında ortaya atılan bulanık küme teorisinin önemli bir uygulamasıdır. Bulanık küme kavramını klasik küme kavramından ayıran en önemli özellik sayısal değişkenlerin yerine sözel değişkenlerin kullanılmasıdır. Şekil 1’de bulanık mantık denetleyicisinin temel yapısını gösteren blok diyagram verilmektedir.



Şekil 1. BMD'nin temel yapısı

Bulanıklaştırma ünitesi (fuzzifier), sayısal veriler üzerinde ölçek değişikliği yaparak bunu bulanık veriler biçimine dönüştürmektedir. Bu ünite işlevini bulanık kümeleri kullanarak gerçekleştirmektedir. Bulanık kümeler ise üyelik fonksiyonları ile temsil edilmektedir. Uygulamada en sık kullanılan üyelik fonksiyonları üçgen, sigmoid ve yamuk tipi fonksiyonlar olarak verilmektedir.

Bilgi tabanı (knowledge-base) ünitesi, veri tabanı ve kural tabanı olmak üzere iki üniteden oluşmaktadır. Çıkarım ünitesi karar verme işlevini gerçekleştirirken; bilgi tabanına giderek oradan üyelik fonksiyonları ile ilgili bilgileri ve değişik giriş değerleri için tespit edilmiş kontrol çıkış bilgisini almaktadır. Bu sebeple kontrol işlemi süresince veri tabanı ve çıkarım ünitesi sürekli birbiri ile ilişki halinde bulunmaktadır. Bilgi tabanının kural tabanı

ünitesi, giriş çıkış arasındaki bağıntıyı tanımlayan bir dizi bulanık kuralları içermektedir. Bu kurallar genellikle EĞER-O HALDE (IF-THEN) şart cümlelerinden oluşan bir bütünü temsil etmektedir.

$$R_i: \text{IF } u_m = A_m^n \text{ and } u_{m-1} = A_{m-1}^n \text{ THEN } v = B_i$$

Burada  $u_m$  m'inci giriş değişkeni,  $v$  çıkış değişkenini,  $A_m^n$  m'inci giriş değişkenine ait n'inci üyelik kümesini ve  $B_i$  i'ninci kurala ait çıkış üyelik kümesini göstermektedir.

Çıkarım ünitesi (inference engine), bulanıklaştırma ünitesinden gelen bulanık değerleri, kural tabanındaki kurallar üzerinde uygulayarak bulanık muhakeme işlevini gerçekleştirmektedir. İlk olarak bulanıklaştırma ünitesinden gelen bulanık bilgiler kural tabanında yerine konarak aktif kurallar tesbit edilmektedir. Daha sonra bu kurallar bulanık muhakeme yöntemlerinden biri kullanılarak bileştirilmektedir. X ve Y evrensel kümelerinde sırası ile A ve B kümeleri ile bu iki küme arasındaki kural IF  $x=A$  THEN  $y=B$  şeklinde tanımlanmış olsun. Bu iki kümenin oluşturduğu kural;  $X \times Y$  kartezyen çarpımı evrensel kümesinde  $R_{A \rightarrow B}$  olarak tanımlanmış bir bulanık ilişki ile yorumlanmaktadır. Uygulamada en sık kullanılan bulanık muhakeme teknikleri Max-Min ve Max-Product yöntemleri olarak verilmektedir.

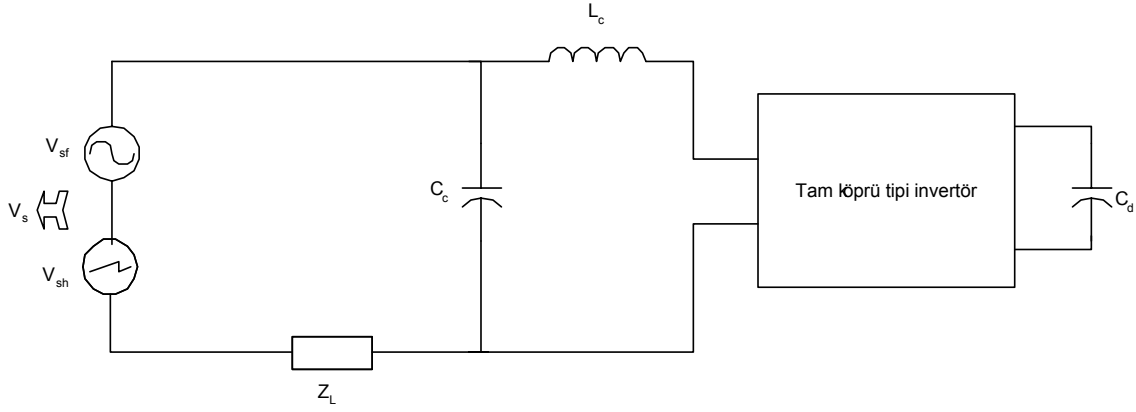
Durulaştırma ünitesinin (defuzzifier) görevi, çıkarım ünitesinden gelen bulanık kontrol işaretini sayısal değer biçimine dönüştürmektedir. Bulanık kontrol stratejisinde kullanılan durulaştırma yöntemleri olarak; merkez yöntemi, ağırlık merkezi yöntemi ve geniş alan merkezi yöntemi gibi değişik yöntemler verilmektedir. Bunlardan en sık kullanılanı ağırlık merkezi yöntemi olup denetleyici çıkışını veren formül Eşitlik 1’de verilmektedir.

$$z^* = \frac{\sum \mu(z) \cdot z}{\sum \mu(z)} \quad (1)$$

Burada  $\mu(z)$  çıkarım işlemi neticesinde elde edilmiş üyelik ağırlığını,  $z$  her bir kuraldaki çıkış değerini ve  $z^*$  durulaştırılmış çıkışı temsil etmektedir [6-8].

## 3. SAGF VE MODEL DENKLEMLERİ

Harmonik gerilim bastırıcı olarak önerilen SAGF'nin yük ve kaynakla olan bağlantısını gösteren blok diyagram Şekil 2’de verilmektedir. Sistemde kullanılan SAGF, tam köprü tipi gerilim kaynaklı bir evirici devresi ile LC filtreden oluşmaktadır. Şekil 2’den anlaşılacağı üzere SAGF harmonikli şebeke gerilimi ile yük arasına seri bağlanmış bir düzeneği temsil etmektedir.



Şekil 2. Önerilen harmonik gerilim bastırıcısının blok diyagramı

Şebeke gerilimi  $V_s$ , onun ana bileşeni  $V_{sf}$  gerilimi ile harmonik bileşeni  $V_{sh}$  geriliminin toplamından oluşmaktadır.

$$V_s = V_{sf} + V_{sh} \quad (2)$$

Şekil 3'te SAGF'ne ait devre şeması görülmektedir. Anahtarlama periyoduna bağlı olarak  $Q_1$ - $Q_4$  anahtarları ve  $Q_2$ - $Q_3$  anahtarları bir birini tamamlayıcı bir şekilde çalışmaktadır. Bu periyot süresince dört durum oluşmaktadır. İlk durum,  $Q_1$ - $Q_4$  anahtarları iletimde iken  $Q_2$ - $Q_3$  anahtarları ve diyotların kesimde olma durumunu temsil etmektedir. İkinci durum,  $Q_1$ - $Q_4$  anahtarları ve diyotların kesimde iken  $Q_2$ - $Q_3$  anahtarlarının iletimde olma durumudur. Üçüncü durum,  $D_1$ - $D_4$  diyotları iletimde iken  $D_2$ - $D_3$  diyotları ve anahtarların kesimde olma durumudur. Dördüncü durum ise  $D_2$ - $D_3$  diyotları iletimde iken  $D_1$ - $D_4$  diyotları ve anahtarların kesimde olma durumudur.

$Q_1$ - $Q_4$  anahtarları veya  $D_1$ - $D_4$  diyotları iletimde iken şebeke akımı devresini  $C_c$ ,  $L_c$ ,  $Q_1$ ( $D_1$ ),  $C_d$ ,  $Q_4$ ( $D_4$ ) ve  $Z_L$  elemanları üzerinden geçerek tamamlar.  $C_d$

kondansatörü  $\frac{I_{Lc}}{C_c}$  değeri ile orantılı olarak şarj olur.

$Q_2$ -  $Q_3$  anahtarları veya  $D_2$ - $D_3$  diyotları iletimde iken akım devresini  $C_c$ ,  $L_c$ ,  $Q_2$ ( $D_2$ ),  $C_d$ ,  $Q_3$ ( $D_3$ ) ve  $Z_L$  elemanları üzerinden geçerek tamamlar.  $C_d$

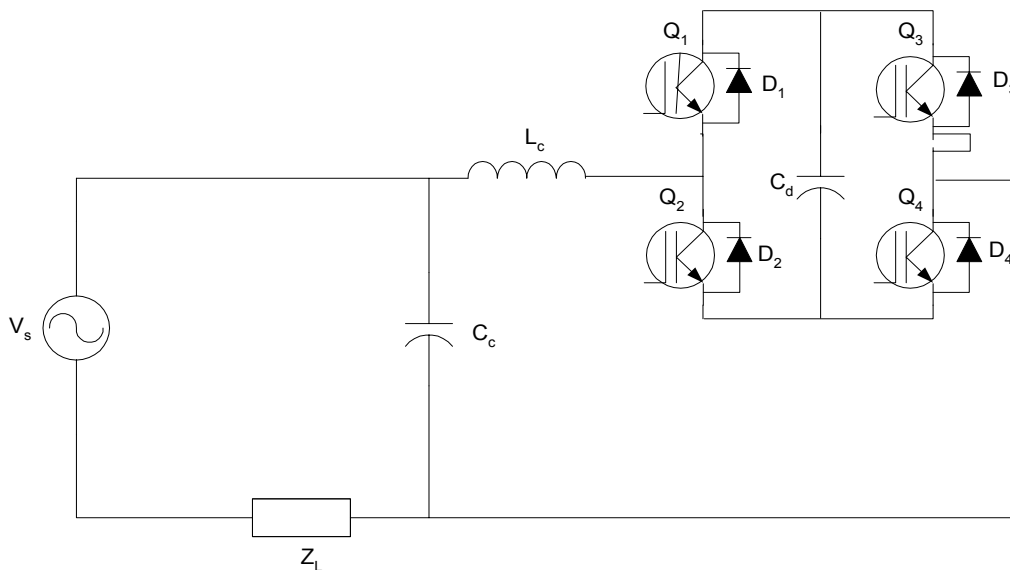
kondansatörü ise  $\frac{-I_{Lc}}{C_c}$  değeri ile orantılı olarak deşarj olur. Her iki duruma göre oluşan eş değer devre şemaları sırasıyla Şekil 4(a) ve Şekil 4(b)'de verilmektedir.

Şekil 4(a) ve Şekil 4(b)'nin I ve II nolu gözlerine Kirchoff'un gerilimler kanunu uygulanarak  $I_s$  ve  $I_{Lc}$  akımlarına ait denklemler sırasıyla Eşitlik 3 ve Eşitlik 4'te olduğu gibi elde edilmektedir.

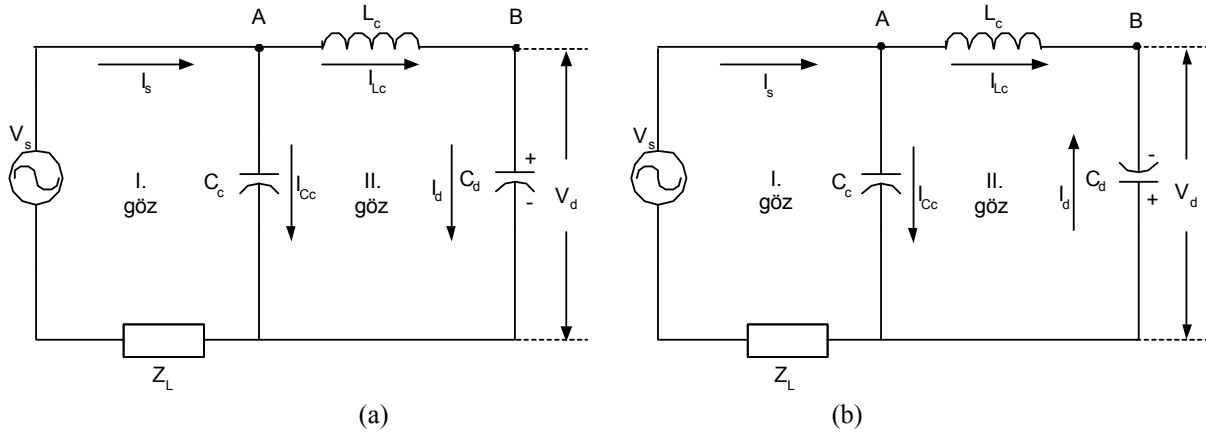
$$I_s = \frac{V_s - V_c}{Z_L} \quad (3)$$

$$\frac{\partial I_{Lc}}{\partial t} = \frac{V_c - (2.S - 1).V_d}{L_c} \quad (4)$$

A ve B düğüm noktalarına Kirchoff'un akımlar



Şekil 3. SAGF'nin devre şeması



Şekil 4. SAGF'nin çalışma durumuna göre eşdeğer devre şemaları: (a) Q1-Q4 veya D1-D4 iletimde iken, (b) Q2-Q3 veya D2-D3 iletimde iken

kanunu uygulanarak elde edilen  $V_c$  ve  $V_d$ 'ye ait denklemler sırasıyla Eşitlik 5 ve Eşitlik 6'da verilmektedir.

$$\frac{\partial V_c}{\partial t} = \frac{I_s - I_{Lc}}{C_c} \quad (5)$$

$$\frac{\partial V_d}{\partial t} = (2.S - 1) \cdot \frac{I_{Lc}}{C_d} \quad (6)$$

Burada  $I_s$  şebeke akımını,  $V_c$  şebeke ile yük arasında seri olarak bağlanan kondansatör ( $C_c$ ) üzerinde düşen gerilimi,  $V_d$  evirici filtre kondansatörü ( $C_d$ ) üzerinde düşen gerilimi,  $I_{Lc}$  evirici filtre bobini ( $L_c$ ) üzerinden geçen akımı ve  $S$  anahtar konumunu göstermektedir.  $S$ 'nin değerini anahtarların iletimde olma durumu belirlemektedir. Q1-Q4 anahtarları iletimde iken  $S=1$ , Q2-Q3 iletimde iken  $S=0$  değerini almaktadır.

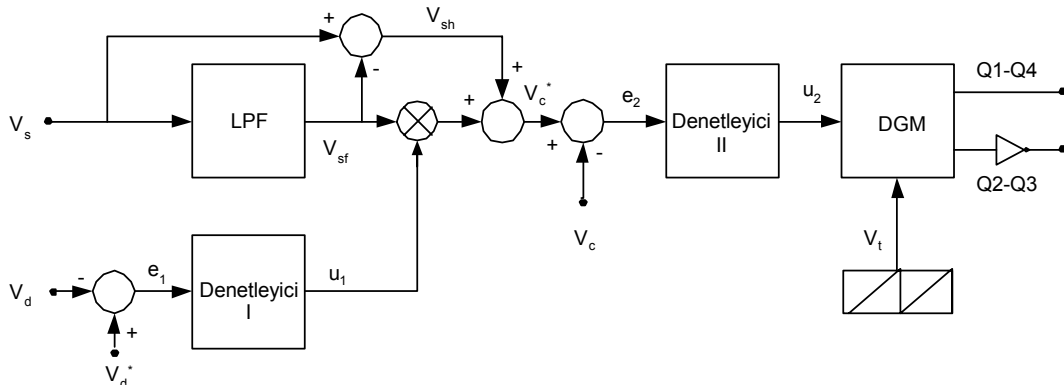
#### 4. KONTROL BASAMAĞININ OLUŞTURULMASI

SAGF'nin kontrolünde kullanılan prensip şema Şekil 5'te verilmektedir. Kontrol prensibindeki temel düşünce,  $V_s$ 'nin harmonik bileşenlerini yok eden bir  $V_c$  gerilimi üretmektir.

Kontrol basamağı; iç kontrol döngüsü ve dış kontrol döngüsü olmak üzere 2 kontrol bloğundan

oluşmaktadır. İç kontrol döngüsü; harmonik gerilim referansını  $C_c$  kondansatörü üzerinde düşen harmonik gerilim ile karşılaştırarak gerilim denetleyicisi (denetleyici II) ile bağlantılı bir hata üretmektedir. Bu hata üçgen dalga şekli ile karşılaştırılarak anahtarları sürmek için gerekli olan tetikleme sinyalleri elde edilmektedir. Dış kontrol döngüsü, evirici çıkışında elde edilen DC gerilimi ortalama gerilim değerinde tutmaktadır. Bu döngü bu işlevi  $V_d$  ile referans değeri  $V_d^*$ 'yi karşılaştırarak gerçekleştirilmektedir. Elde edilen hata değeri ilgili gerilim denetleyicisine (denetleyici I) gönderilmektedir. Denetleyici çıkışı giriş geriliminin ana bileşeninin fazı ile aynı fazlı bir sinüsoidal bir dalga şekli ile çarpılmaktadır. Çarpım sonucuna harmonik gerilim eklenerek  $C_c$  kondansatörünün referans gerilimi elde edilmektedir.

Sistem PI ve bulanık mantık denetleyicisi olmak üzere iki ayrı denetleyici kullanılarak denetlenmektedir. İç kontrol döngüsünde kullanılan PI denetleyicide giriş değişkenleri olarak  $C_c$  kondansatörü üzerindeki gerilim hatası ( $e_2$ ) ile bu gerilim hatasındaki değişim ( $de_2$ ) alınmaktadır. Çıkış değişkeni olarak ise DGM katmanı için gerekli referans dalga şekli ( $u_2$ ) seçilmektedir. Dış kontrol döngüsünde kullanılan PI denetleyicide ise giriş değişkeni olarak evirici filtre kondansatörü  $C_d$  üzerinde düşen gerilimin hatası ( $e_1$ ) ile bu hatadaki değişim ( $de_1$ ) alınmaktadır. Çıkış değişkeni olarak çarpıcı giriş sinyali ( $u_1$ )



Şekil 5. SAGF'nin kontrolünde kullanılan prensip şema

seçilmektedir. PI denetleyici için iç kontrol döngüsünde kullanılan denetleyicinin anahtarlama frekansı 20 kHz seçilirken dış kontrol döngüsünde kullanılan denetleyici için bu frekans değeri 10 Khz olarak alınmaktadır. Denetleyicilerde kullanılan PI denetleyicilere ait transfer fonksiyonları sırasıyla Eşitlik 7 ve Eşitlik 8'de verilmektedir.

$$G_{PI1}(s) = \frac{u_1(s)}{e_1(s)} = K_{P1} + \frac{K_{i1}}{s} \quad (7)$$

$$G_{PI2}(s) = \frac{u_2(s)}{e_2(s)} = K_{P2} + \frac{K_{i2}}{s} \quad (8)$$

Burada  $G_{PI1}(s)$  denetleyici-I'in transfer fonksiyonunu,  $K_{P1}$  denetleyici-I'in oransal sabitini,  $K_{i1}$  denetleyici-I'in integral sabitini,  $G_{PI2}(s)$  denetleyici-II'nin transfer fonksiyonunu,  $K_{P2}$  denetleyici-II'nin oransal sabitini ve  $K_{i2}$  denetleyici II'nin integral sabitini göstermektedir. Denetleyicilerde bu sabitlerin değerleri;  $K_{P1}=1$ ,  $K_{i1}=15000$ ,  $K_{P2}=2$  ve  $K_{i2}=20000$  olarak kullanılmaktadır.

Sistemde kullanılan bulanık mantık denetleyicilerinin de giriş ve çıkış değişkenlerini PI denetleyicide kullanılan değişkenler temsil etmektedir. BMD denetleyicilerin bulanıklaştırma ünitesinde üçgen tipi üyelik fonksiyonları kullanılmakta olup bu fonksiyonlar Şekil 6'da görülmektedir. Denetleyicilerin çıkışı için ise teklik (singleton) tipi üyelik

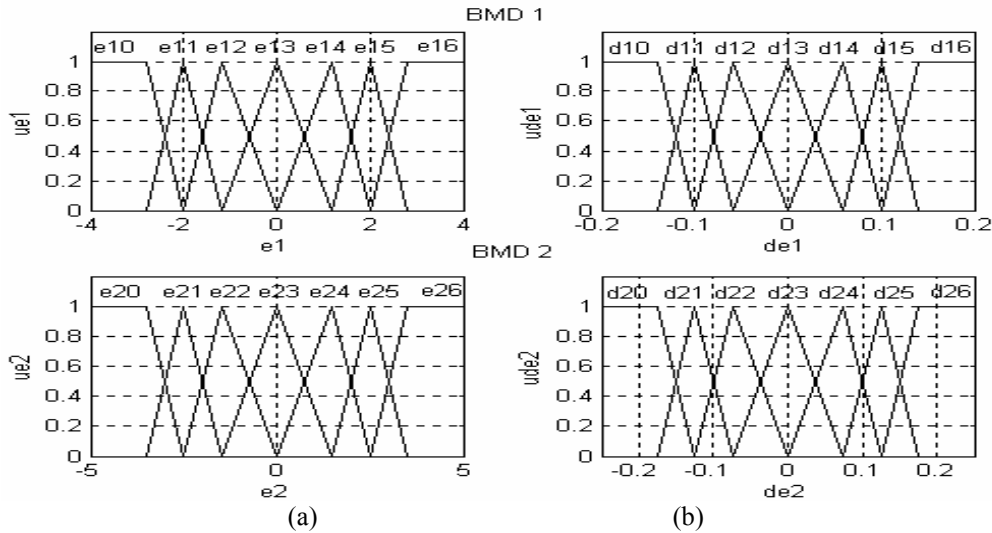
fonksiyonu kullanılmakta olup bu fonksiyonlar Şekil 7'de verilmektedir. Çizelge 1 ve Çizelge 2'de her iki denetleyicide kullanılan kural tablosu verilmektedir.

Çizelge 1. Denetleyici-I'in kural tablosu

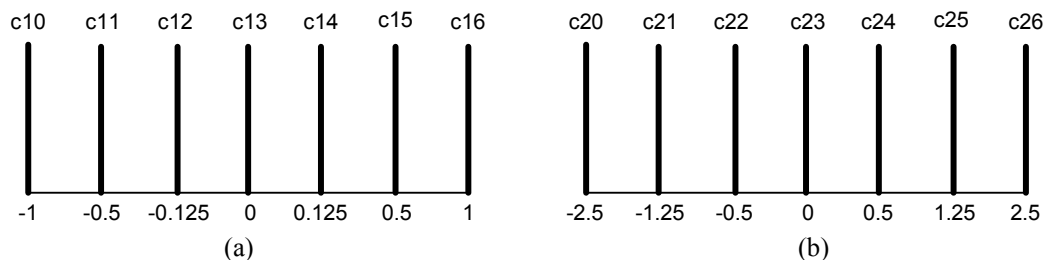
e	e10	e11	e12	e13	e14	e15	e16
de	c10	c10	c10	c10	c11	c12	c13
de11	c10	c10	c10	c11	c12	c13	c14
de12	c10	c10	c11	c12	c13	c14	c15
de13	c10	c11	c12	c13	c14	c15	c16
de14	c11	c12	c13	c14	c15	c16	c16
de15	c12	c13	c14	c15	c16	c16	c16
de16	c13	c14	c15	c16	c16	c16	c16

Çizelge 2. Denetleyici-II'nin kural tablosu

e	e20	e21	e22	e23	e24	e25	e26
de	c20	c20	c20	c20	c21	c22	c23
de21	c20	c20	c20	c21	c22	c23	c24
de22	c20	c20	c21	c22	c23	c24	c25
de23	c20	c21	c22	c23	c24	c25	c26
de24	c21	c22	c23	c24	c25	c26	c26
de25	c22	c23	c24	c25	c26	c26	c26
de26	c23	c24	c25	c26	c26	c26	c26



Şekil 6. (a) Denetleyici-I için giriş üyelik fonksiyonları, (b) Denetleyici-II için giriş üyelik fonksiyonları



Şekil 7. (a) Denetleyici-I'e ait çıkış üyelik fonksiyonu, (b) Denetleyici-II'ye ait çıkış üyelik fonksiyonu

BMD denetleyicilerin çıkarım ünitesinde max-min çıkarım metodu, durulaştırma ünitesinde ise ağırlık merkezi durulaştırma metodu kullanılmaktadır.

## 5. SİMÜLASYON ÇALIŞMASI

SAGF'nin simülasyon çalışmalarında kullanılan değerler;  $V_{smax}=311V$ ,  $P_o=3000W$ ,  $f_{hat}=50Hz$  ve  $V_d=200V$  olarak seçilmiştir. Bu değerlerden güç katmanında kullanılan bobin ve kondansatör değerleri ise  $L_c=1mH$ ,  $C_d=2200\mu F$  ve  $C_c=7.5\mu F$  olarak bulunmuştur.  $V_s$  şebeke gerilimi, harmoniklerden oluşan bir gerilim olup simülasyon çalışmaları, bu gerilimin üç farklı değeri;

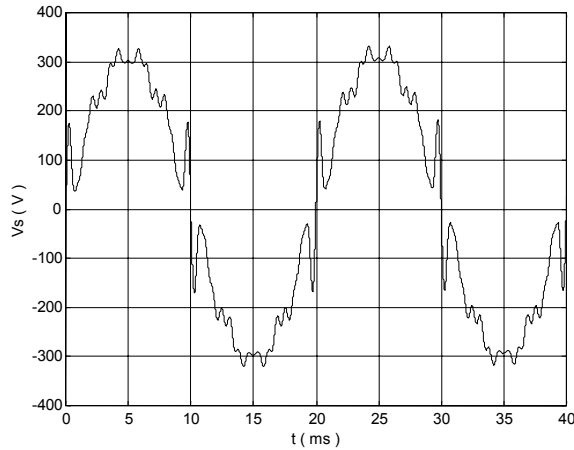
$$311 \cdot (\sin \omega t + \frac{1}{11} \cdot \sin 11\omega t + \frac{1}{13} \cdot \sin 13\omega t + \dots + \frac{1}{33} \cdot \sin 33\omega t),$$

$$311 \cdot (\sin \omega t + \frac{1}{3} \cdot \sin 3\omega t + \frac{1}{5} \cdot \sin 5\omega t + \dots + \frac{1}{33} \cdot \sin 33\omega t),$$

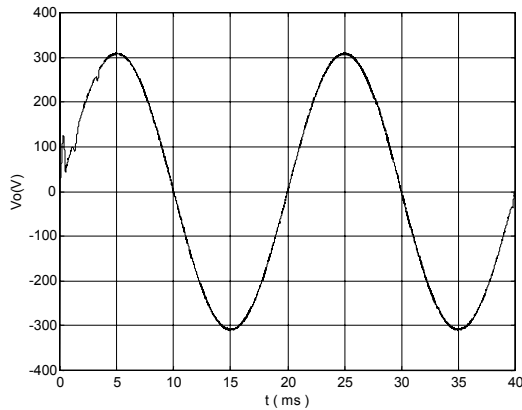
ve

$$311 \cdot (\sin \omega t + \frac{1}{4} \cdot \cos 4\omega t + \frac{1}{5} \cdot \sin 5\omega t + \dots + \frac{1}{33} \cdot \sin 33\omega t)$$

kullanılarak yapılmaktadır. Sistem PI ve BMD denetleyicileri kullanılarak kontrol edilmektedir ve bu denetleyicilerin seri aktif güç filtresinin çalışma performansındaki etkileri değerlendirilmektedir.



Şekil 8. Harmonikli şebeke gerilimi



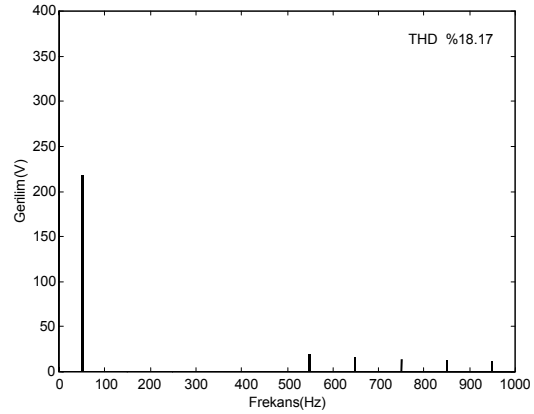
Şekil 10. Şekil 8'deki giriş gerilimi için PI denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli

Şekil 8 ve Şekil 9'da

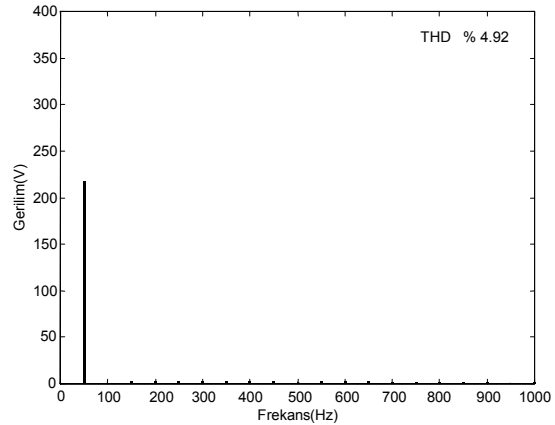
$$311 \cdot (\sin \omega t + \frac{1}{11} \cdot \sin 11\omega t + \frac{1}{13} \cdot \sin 13\omega t + \dots + \frac{1}{33} \cdot \sin 33\omega t)$$

giriş gerilimine ait dalga şekli ve bu gerilimin harmonik spektrumu gösterilmektedir. Harmonik spektrumundan giriş geriliminin Toplam Harmonik Distorsiyonu (THD) %18.17 olarak elde edilmiştir. Şekil 8'de verilen giriş gerilimini kullanan PI denetleyicili SAGF için, yük uçlarında oluşan gerilimin dalga şekli Şekil 10'da verilmektedir. İlk periyodun 0-3 ms'lik zaman diliminde yük uçlarındaki gerilimin dalga formunda bir bozulma olduğu görülmektedir. Bu gerilim için Harmonik spektrumu Şekil 11'de verilmektedir. PI denetleyicili SAGF'nin yük üzerindeki % 18.17'lik THD gerilim değerini, %4.92'ye indirdiği gözlenmektedir. Şekil 12'de PI denetleyicili SAGF sistemi için giriş gerilimindeki harmonikler ve bu harmoniklere karşı SAGF'nin ürettiği sinyaller verilmektedir. İki sinyalin bir birinin tersi olduğu ve 3 ms'lik zaman diliminde aktif filtrenin ürettiği sinyalin gerilim değerinin harmoniklerin oluşturduğu gerilim değerinden düşük olduğu görülmektedir.

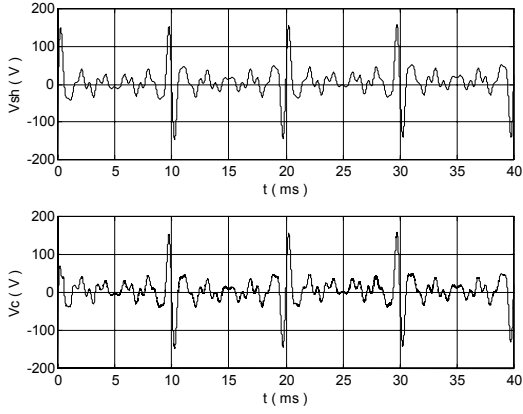
Şekil 8'deki giriş gerilimini kullanan BMD denetleyicili SAGF için yük üzerinde oluşan gerilimin



Şekil 9. Şekil 8'deki dalga şekline ait harmonik spektrumu

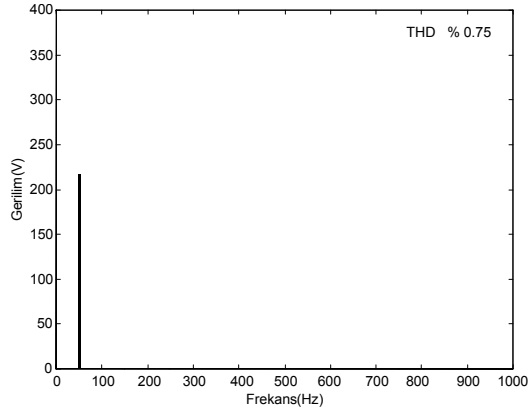


Şekil 11. Şekil 10'daki dalga şekline ait harmonik spektrumu

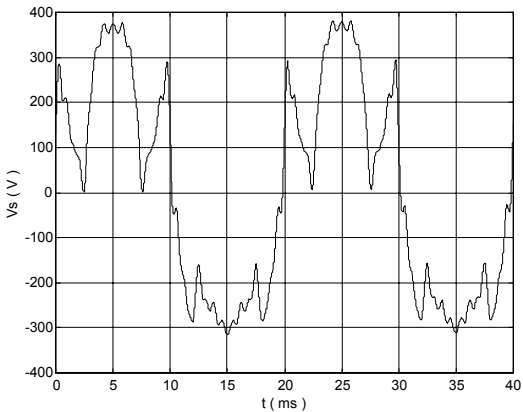


**Şekil 12.** Şekil 8'deki giriş gerilimi için PI denetleyicili kontrol basamağında giriş gerilim harmonikleri ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller

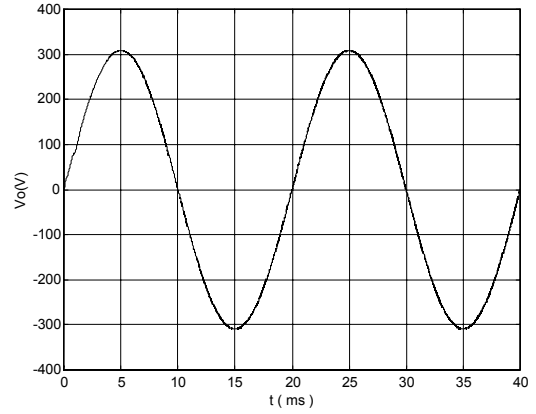
dalga şekli Şekil 13'te verilmektedir. Denetleyicinin giriş geriliminden yüke tam bir sinüsoidal dalga şekli aktardığı görülmektedir. Şekil 14'te bu yük gerilimine ait harmonik spektrumu verilmektedir. BMD denetleyicili SAGF'sinin yük üzerindeki %18.17'lik THD gerilim değerini, %0.75'e indirdiği tespit edilmiştir. Şekil 15'ten giriş gerilimi üzerindeki



**Şekil 14.** Şekil 13'deki dalga şekline ait harmonik spektrumu



**Şekil 16.** Harmonikli şebeke gerilimi

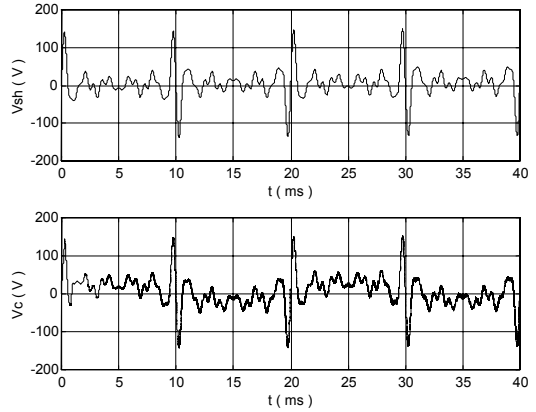


**Şekil 13.** Şekil 8'deki giriş gerilimi için BMD denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli

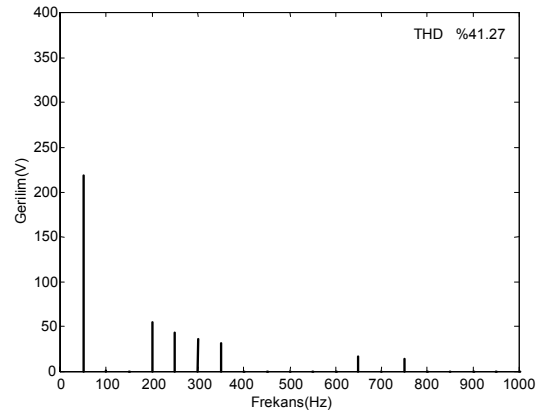
harmonikler ile denetleyicinin bu harmoniklere karşı ürettiği sinyallerin aynı genlikte olduğu anlaşılmaktadır.

Şekil 16 ve Şekil 17'de

$$311 \left( \sin \omega t + \frac{1}{4} \cos 4 \omega t + \frac{1}{5} \sin 5 \omega t + \dots + \frac{1}{33} \sin 33 \omega t \right)$$



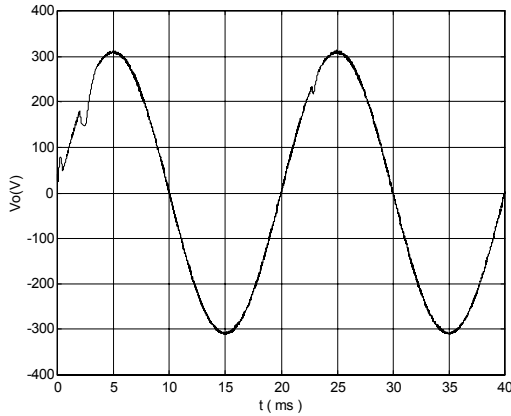
**Şekil 15.** Şekil 8'deki giriş gerilimi için BMD denetleyicili kontrol basamağında giriş gerilim harmonikleri ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller



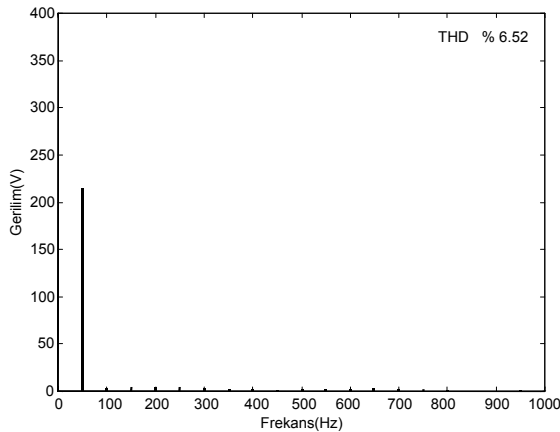
**Şekil 17.** Şekil 16'daki dalga şekline ait harmonik spektrumu

giriş gerilimine ait dalga şekli ve bu gerilimin harmonik spektrumu verilmektedir. Harmonik spektrumundan, giriş geriliminin THD oranı %41.27 olarak bulunmuştur. Şekil 16'da verilen giriş gerilimini kullanan PI denetleyicili SAGF için, yük uçlarında oluşan gerilimin dalga şekli Şekil 18'de verilmektedir. Yük geriliminin pozitif alternanslarına ait dalga formlarında bir bozulma olduğu görülmektedir. Bu gerilim için harmonik spektrumu Şekil 19'da verilmiş olup, PI denetleyicili SAGF'nin yük üzerindeki %41.27'lik THD gerilim değerini, %6.52'ye indirdiği gözlenmektedir. Şekil 20'de PI denetleyicili SAGF sistemi için giriş gerilimindeki harmonikler ile bu harmoniklere karşı SAGF'nin ürettiği sinyaller verilmektedir. 4 ms'lik zaman diliminde aktif filtrenin ürettiği sinyalin gerilim değerinin, harmoniklerin oluşturduğu gerilim değerinden düşük olduğu görülmektedir.

Şekil 16'daki giriş gerilimini kullanan BMD denetleyicili SAGF için, yük üzerinde oluşan gerilimin dalga şekli Şekil 21'de verilmektedir. İlk periyodun 0-2 ms'lik zaman diliminde bir bozulma olmakla birlikte, bu bozulmanın PI denetleyicili SAGF'deki bozulmaya göre çok daha az olduğu saptanmıştır. Şekil 22'de bu yük gerilimine ait harmonik spektrumu verilmektedir. BMD



**Şekil 18.** Şekil 16'daki giriş gerilimi için PI denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli



**Şekil 19.** Şekil 18'deki dalga şekline ait harmonik spektrumu

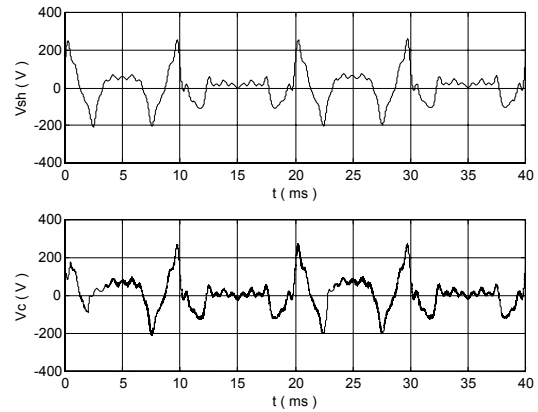
denetleyicili SAGF'nin yük üzerindeki %41.27'lik THD gerilim değerini, %1.87'ye düşürdüğü tespit edilmiştir. Şekil 23'ten BMD denetleyicili SAGF için, giriş gerilimi üzerindeki harmonikler ile denetleyicinin bu harmoniklere karşı ürettiği sinyallerin birbiri ile yaklaşık aynı genlikte olduğu anlaşılmaktadır.

Şekil 24 ve Şekil 25'te

$$311(\sin wt + \frac{1}{3} \sin 3wt + \frac{1}{5} \sin 5wt + \dots + \frac{1}{33} \sin 33wt)$$

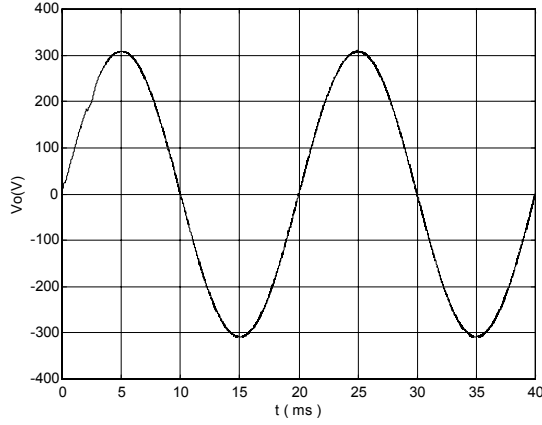
giriş gerilimine ait dalga şekli ve bu gerilimin harmonik spektrumu verilmektedir. Harmonik spektrumundan, giriş geriliminin THD %46.5 olarak tespit edilmiştir. Şekil 24'te verilen giriş gerilimini kullanan PI denetleyicili SAGF devrede iken, yük uçlarında oluşan gerilimin dalga şekli Şekil 26'da görülmektedir. Yük uçlarındaki gerilimin sinüsoidal dalga formunda birbirini takip eden periyotların pozitif alternanslarında bir bozulma olduğu gözlenmektedir. Bu yük gerilimi için Harmonik spektrumu Şekil 27'de verilmiş olup, PI denetleyicili SAGF'sinin yük üzerindeki %46.5'lik THD gerilim değerini, %9.44'e indirdiği görülmektedir. Şekil 28'de PI denetleyicili SAGF sistemi için giriş gerilimindeki harmonikler ve bu harmoniklere karşı SAGF'nin ürettiği sinyaller verilmektedir. 7 ms'lik zaman diliminde aktif filtrenin ürettiği sinyalin gerilim değerinin harmonik gerilim değerinden düşük olduğu anlaşılmaktadır.

Şekil 24'teki giriş gerilimi kullanılan BMD denetleyicili SAGF için, yük üzerinde oluşan gerilimin dalga şekli Şekil 29'de verilmekte olup denetleyicinin giriş geriliminden yüke tam bir sinüsoidal dalga şekli aktardığı görülmektedir. Şekil 30'da ise bu yük gerilimine ait harmonik spektrumu verilmektedir. BMD denetleyicili SAGF'nin yük üzerindeki %46.5'lik THD gerilim değerini, %1.6'ya düşürdüğü saptanmıştır. Şekil 31'den giriş gerilimi üzerindeki harmonikler ile denetleyicinin bu harmoniklere karşı ürettiği sinyallerin birbiri ile aynı genlikte olduğu görülmektedir.

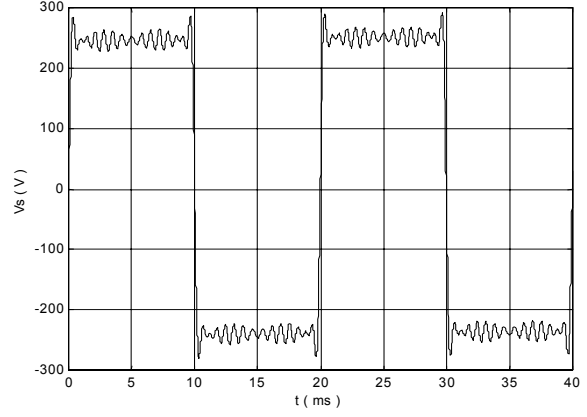


**Şekil 20.** Şekil 16'daki giriş gerilimi için PI denetleyicili kontrol basamağında giriş gerilim harmoniklerini ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller

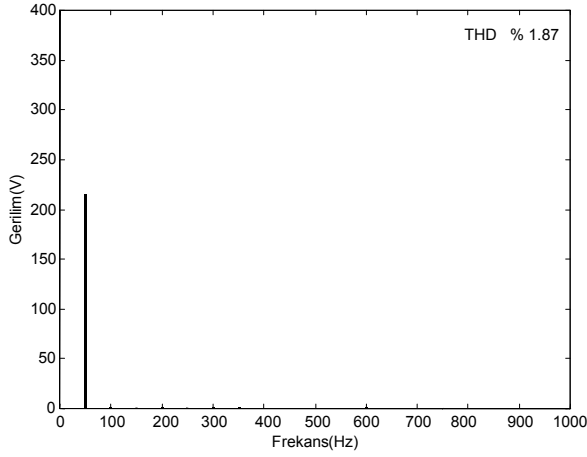




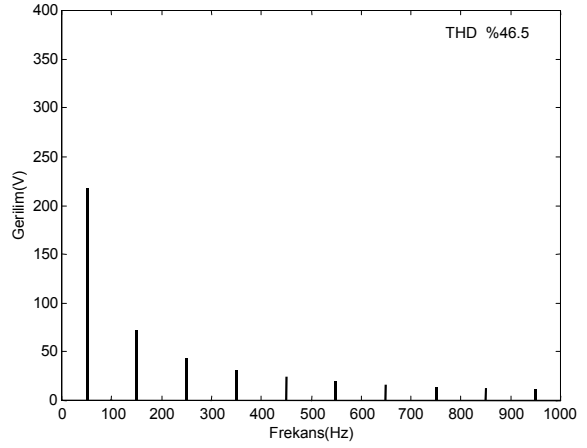
**Şekil 21.** Şekil 16'daki giriş gerilimi için BMD denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli



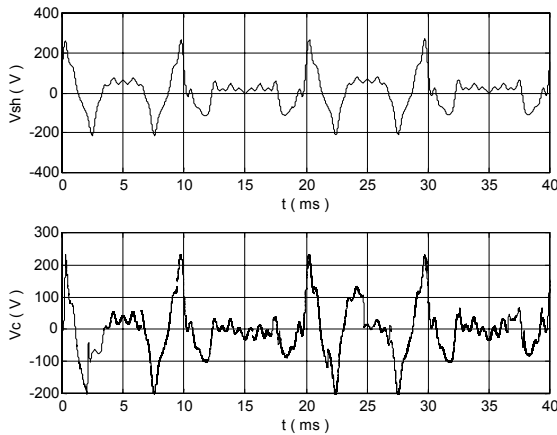
**Şekil 24.** Harmonikli şebeke gerilimi



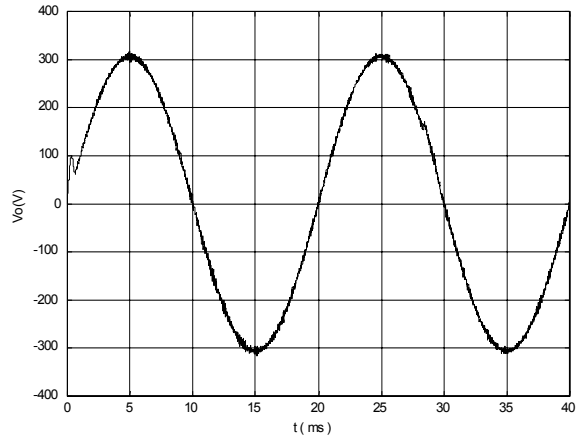
**Şekil 22.** Şekil 21'deki dalga şekline ait harmonik spektrumu



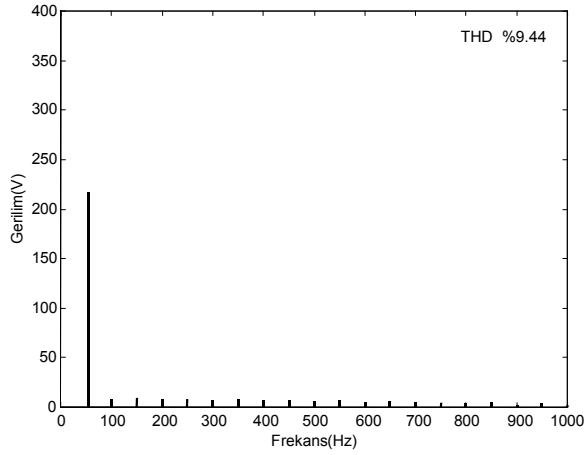
**Şekil 25.** Şekil 24'deki dalga şekline ait harmonik spektrumu



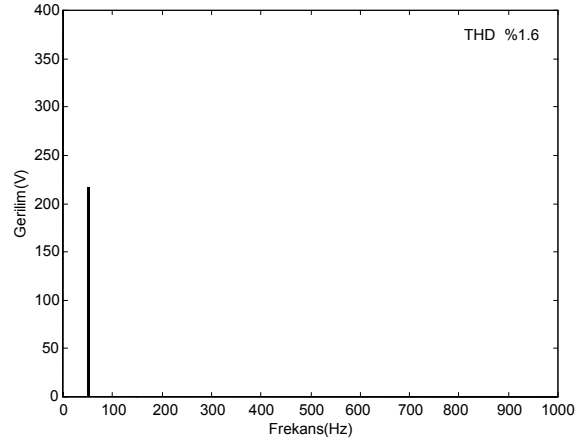
**Şekil 23.** Şekil 16'daki giriş gerilimi için BMD denetleyicili kontrol basamağında giriş gerilim harmonikleri ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller



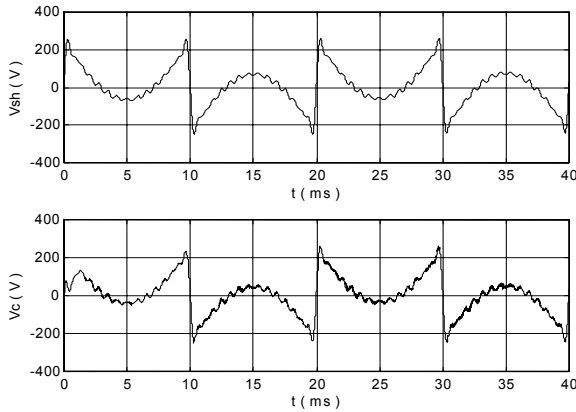
**Şekil 26.** Şekil 24'deki giriş gerilimi için PI denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli



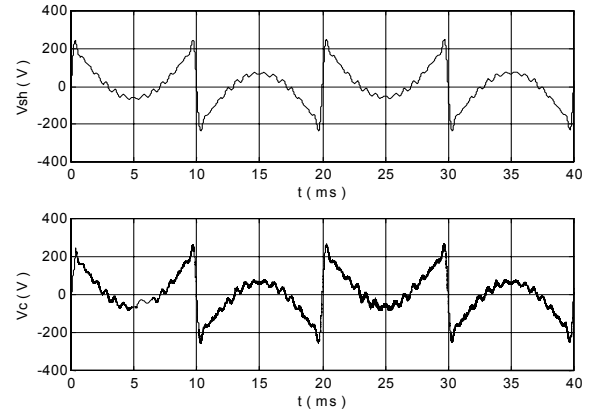
**Şekil 27.** Şekil 26'daki dalga şekline ait harmonik spektrumu



**Şekil 30.** Şekil 29'daki dalga şekline ait harmonik spektrumu



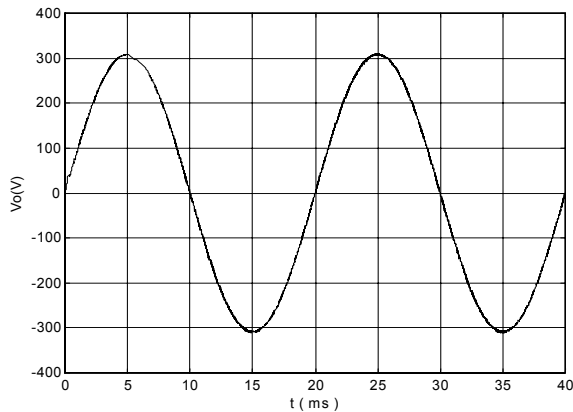
**Şekil 28.** Şekil 24'deki giriş gerilimi için PI denetleyicili kontrol basamağında giriş gerilim harmonikleri ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller



**Şekil 31.** Şekil 24'deki giriş gerilimi için BMD denetleyicili kontrol basamağında giriş gerilim harmonikleri ve aktif filtrenin bu harmoniklere karşı ürettiği sinyaller

## 6. SONUÇ

Bu çalışmada şebekeden kaynaklanan harmonikleri yok etmek için BMD denetleyicili bir SAGF önerilmektedir. BMD'nin performansını test etmek için, SAGF aynı zamanda PI denetleyici kullanılarak kontrol edilmektedir. Simülasyon çalışmaları, denetleyicilerin SAGF'nin çalışma performansındaki etkilerini saptamak için; sırasıyla %18.17, %41.27 ve %46.5'lik THD içeren üç farklı şebeke gerilimi kullanılarak yapılmıştır. Şebekeden kaynaklanan harmonikleri yok etmede; BMD'li SAGF'nin PI denetleyicili SAGF'den birinci harmonikli şebeke geriliminde 6.56 kat, ikinci harmonikli giriş geriliminde 3.48 kat ve üçüncü harmonikli giriş geriliminde 5.9 kat daha iyi bir sonuç verdiği görülmüştür. Önerilen sistem kesintisiz güç kaynakları, anahtarlamalı güç kaynakları gibi güç elektroniği devrelerinin giriş katmanlarında harmonik bastırıcı olarak kullanılabilir.



**Şekil 29.** Şekil 24'deki giriş gerilimi için BMD denetleyicili kontrol basamağında yük üzerinde oluşan gerilimin dalga şekli

**TEŞEKKÜR**

Bu çalışma Gazi Üniversitesi Bilimsel Araştırma Fonu tarafından desteklenmektedir.

**KAYNAKLAR**

1. Wang Q., Yao, W., Liu, Wang, J. Z., “Voltage type harmonic source and series active power filter adopting new control approach”, **Industrial Electronics Society, 1999. IECON '99 Proceedings. The 25<sup>th</sup> Annual Conference of the IEEE**, Vol.2, 843–848, 1999.
2. Peng,F. Z., “Application issues of active power filters”, **IEEE Industry Applications Magazine**, Vol.4, No.5, 21–30, 1998.
3. Alali, M.A.E., Saadate, S., Chapuis, Y.A., Braun, F., “Control and Analysis of Series and Shunt Active Filters with SABER”, **Proceedings of International Power Electronic Conference (IPEC)**, Tokyo-Japan, Vol.3, 1467-1472, 2000.
4. Moran, L., Oyarzun, R., Pastorini, I., Dixon, J., Wallace, R.A., “Fault protection scheme for series active power filters”, **Power Electronics Specialists Conference, 1996. PESC '96 Record., 27<sup>th</sup> Annual IEEE**, Vol.1, 489–493, 1996.
5. Dixon, J.W., Venegas, G., Moran, L.A., “A Series Active Power filter Based on a Sinusoidal Current-Controlled Voltage Source Inverter”, **IEEE Transaction on Industrial Electronics**, Vol.44, 5, 1997.
6. Lee, C. C., “Fuzzy Logic in Control Systems: Fuzzy Logic Controller - Part I-II”, **IEEE Trans. Syst., Man, Cybern.**, Vol.20, No.2, 404-418, 1990.
7. Bay Ö.F., “Fuzzy control of a field orientation controlled induction motor”, **Politeknik Dergisi**, Vol.3, No.2, 1-9,1999.
8. Bay Ö.F., Deperlioğlu, Ö., Elmas, C., "Fuzzy control of dc-dc converters based on user friendly design", **International Journal of Electronics**, Vol.90, No.7, 445-458, 2003.