



# Düşük Gerilim Evirici Uygulamalarında Kullanılan Paralel Bağlı MOSFET'ler için Aktif Kapı Sürme Devresi Tasarımı

## An Active Gate Driver Circuit Design for Parallel Connected MOSFETs in Low Voltage Inverter Applications

 0009-0006-1878-5258 Berkay Keziban<sup>1, 2</sup>, Murat Yılmaz<sup>1</sup>  0000-0003-1584-1788

<sup>1</sup>Elektrik-Elektronik Fakültesi/Elektrik Mühendisliği Bölümü

İstanbul Teknik Üniversitesi

keziban16@itu.edu.tr, myilmaz@itu.edu.tr

<sup>2</sup>Elevation Microsystems

bkeziban@elevationmicro.com

### Özet

Düşük gerilim evirici uygulamalarında çıkışa aktarılacak akım kapasitesini artırıp, yüksek güç seviyelerine ulaşabilmek adına paralel bağlı MOSFET'lerin kullanımı oldukça önemlidir. Bu çalışma kapsamında paralel bağlı MOSFET'lerin akım paylaşımlarını iyileştirmek için bir aktif kapı sürme devresi önerilerek tasarlanmıştır. Paralel bağlı MOSFET'lerin akım paylaşımlarını bozan etmenler ele alınarak benzetim çalışmaları gerçekleştirilmiş ve sonuçlardan akım paylaşımını bozan birden fazla parametre olduğu görülmüştür. Akım paylaşımını iyileştirmek için literatürde verilen aktif ve pasif kapı sürme devreleri incelendikten sonra birden fazla parazitik parametrenin etkisini azaltacak, MOSFET'lerin akım paylaşımını iyileştirecek, sıcaklık ve akım geribeslemesi ile kontrol edilen yeni bir hibrit aktif kapı sürme algoritması önerilmiştir. Önerilen algoritma benzetim sonuçlarıyla desteklendikten sonra deneysel çalışmalar için bir devre kartı tasarlanarak prototiplenmiştir. Laboratuvar ortamında çift darbe testi kullanılarak yapılan deneysel testlerin sonuçları karşılaştırmalı olarak verilerek önerilen algoritmanın etkinliği gösterilmiştir.

**Anahtar kelimeler:** Düşük gerilim evirici, paralel bağlı MOSFET, akım paylaşımı, aktif kapı sürme devresi

### Abstract

The use of parallel-connected MOSFETs is crucial in low-voltage inverter applications to increase the current capacity that can be transferred to the output and achieve high power levels. In this paper, an active gate driver circuit is proposed and designed to improve the current sharing of parallel-connected MOSFETs. Simulation studies were conducted by addressing the factors that disrupt current sharing in parallel-connected MOSFETs, and the results indicate the presence of multiple parameters affecting current sharing. After examining the active and passive gate driver circuits given in the literature to improve current sharing, a new hybrid active gate driver algorithm controlled by temperature and current feedback is proposed to reduce the influence of multiple parasitic parameters and improve the current sharing of MOSFETs. Following validation of the proposed algorithm with simulation results a circuit board was designed and prototyped for experimental studies. The effectiveness of the

proposed algorithm was demonstrated through comparative results of experimental tests performed using double pulse testing in a laboratory environment.

**Keywords:** Low voltage inverter, parallel connected MOSFETs, current sharing, active gate driver circuit

### 1. Giriş

21.yy başlarından itibaren popülerliği artmakta olan hibrit (HEV) ve elektrikli araçlar (EV), rakipleri olan içten yanmalı motor içeren araçlara kıyasla daha verimli, çevreci ve ekonomik avantajları nedeni ile otomotiv endüstrisinde gittikçe daha fazla önem kazanmaktadır [1]. Elektrikli araç teknolojilerinde kullanılan gerilim seviyeleri uygulama alanına bağlı olarak değişmektedir. Araçlarda kullanılan gerilim seviyesi elektrikli çekiş sisteminin ana unsurları olan elektrik motoru, motor sürücü ve batarya sistemlerinin tasarımını doğrudan etkilemektedir [2]. Günümüzde elektrikli araçların şehir içi kullanımlarının artması ile daha çok yaygınlaşmaya başlayan e-scooter, hafif elektrikli araçlar (LEV) ve hibrit araçlarda düşük gerilim seviyesi olan 24V – 48V sistemler yaygın olarak kullanılmaktadır [3].

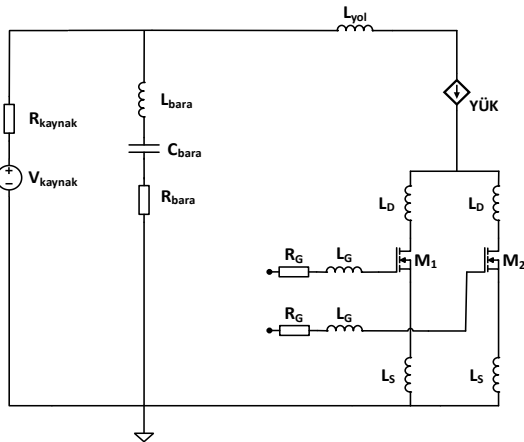
Yarı iletken teknolojilerinin gelişmesi ile EV ve HEV'lerde çekiş sistemlerinin daha yüksek verimlerde yüksek kütleli ve hacimsel güç yoğunluklarına (W/kg, W/L) ulaşabilmesi mümkün olmuştur [4]. Çekiş sistemlerinin en önemli parçalarından biri ise motor sürücüler bir başka deyişle eviricilerdir. Çekiş sistemlerinde çoğunlukla bataryadan beslenen eviriciler düşük gerilim sistemlerinde oldukça yüksek akımlarda çalışmaktadırlar [5]. Çekiş sistemi eviricilerinde sistem gereksinimleri doğrultusunda yarı iletken anahtar olarak Si-MOSFET, Si-IGBT, SiC-MOSFET ve GaN-FET kullanılabilmektedir. Son dönemlerde yeni nesil geniş bant aralığına sahip SiC-MOSFET ve GaN-FET'ler yüksek sıcaklık dayanımları, yüksek anahtarlama frekanslarına çıkabilme, daha düşük anahtarlama kayıplarına ve iletim kayıplarına sahip olma gibi özellikleri ile ön plana çıksa da düşük gerilim eviricilerde düşük maliyet ve tasarım açısından kompleks olmaması nedeni ile Si-MOSFET'ler hala yaygın olarak kullanılmaktadır [6].

Düşük gerilim yüksek akım eviricilerde paralel bağlı MOSFET topolojisi sıklıkla kullanılmaktadır. MOSFET'lerin paralel bağlanmasındaki ana amaç eviricinin çıkışına aktarabileceği akım kapasitesini artırmak ve dolayısıyla daha yüksek güçlere çıkabilmesini sağlamaktır [7]. MOSFET'lerin paralel bağlanması anahtar başına düşen akımı azaltacağı için MOSFET'ler üzerindeki stres ve iletim kayıpları azalmakta ve kullanılan yarı iletken anahtarların daha uzun ömürlü olmasını sağlamaktadır. Bu avantajların yanı sıra akımın MOSFET'ler arasındaki eşit paylaşımı yüksek güç yoğunluklu ve kompakt tasarımlarda evirici üzerinde termal yönetimi oldukça kolaylaştırmaktadır [8].

MOSFET'lerin paralel bağlanması teorik olarak oldukça avantajlı olmasına rağmen baskı devre kartından (PCB) ve MOSFET'lerin üretim toleranslarından kaynaklı bazı parazitik etkenler akım paylaşımını bozabilmektedir. Akım paylaşımının eşit sağlanmasında baskı devre kartının tasarımı ve kapı sürme devreleri oldukça önem arz etmektedir [9]. Bu çalışma kapsamında, düşük gerilim – yüksek akım evirici uygulamalarında kullanılan paralel bağlı MOSFET'ler için yeni bir aktif kapı sürme devresi önerilerek tasarımı gerçekleştirilmiştir. Çalışmada genel olarak literatürde yer alan MOSFET'lerin paralel bağlanması, pasif ve aktif sürme devreleri ile ilgili çalışmalar incelenerek hem sıcaklık hem akım geribeslemeli MOSFET'ler arasındaki akım dengesizliğini daha hassas bir şekilde tespit edebilecek yeni bir hibrit aktif kapı sürme devresi önerilmiştir. Önerilen aktif kapı sürme yapısına ilişkin algoritma verilerek benzetim ve deneysel çalışmalar gerçekleştirilip elde edilen sonuçlar sunulmuştur.

## 2. MOSFET'lerin Paralel Bağlanması ve Akım Paylaşımına Etkiler

Düşük gerilim uygulamalarında yaygın olarak kullanılmakta olan MOSFET'leri her ne kadar paralel bağlamanın akımı tamamen eşit paylaşacağı ve yarı iletken anahtarlar üzerinde dengeli bir dağılım sağlayacağı öngörülse de MOSFET'lerin üretiminden kaynaklı toleransların neden olduğu dengesizlikler, baskı devre kartlarında yolların tasarımı ve devrede kullanılan diğer malzemeler nedeni ile oluşan parazitik komponentler MOSFET'lerin paralel topolojide çalışırken akımı eşit paylaşmasını engellemektedir [10].

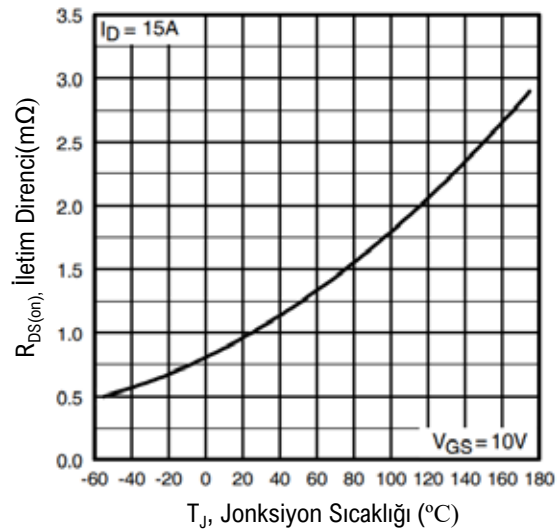


Şekil 1: Paralel bağlı MOSFET'ler ve MOSFET'lere etkiyen parazitik komponentler

Şekil 1'de paralel bağlı MOSFET'ler ve etkiyen parazitik komponentler verilmektedir. Şekilde verilen  $V_{kaynak}$  devrenin besleme gerilimi,  $R_{kaynak}$  kaynağın parazitik direnci,  $C_{bara}$  bara gerilimini oluşturan kapasitör,  $L_{bara}$  kapasitörün eşdeğer seri endüktansı,  $R_{bara}$  ise kapasitörün eşdeğer seri direncidir.  $L_{yol}$  PCB tasarımından kaynaklanan parazitik endüktans,  $L_D$  MOSFET'in savak endüktansı,  $L_S$  kaynak endüktansı,  $L_G$  kapı sürme devresinden kaynaklı parazitik endüktans,  $R_G$  ise kapı sürme direncidir.

MOSFET'ler üretim süreçlerinden geçerken anahtarlama ve iletim durumlarındaki davranışlarını etkileyen ana parametreler belirli toleranslar içinde değişebilmektedir. Bu tolerans değerleri genellikle MOSFET'lerin veri sayfalarında verilmektedir. Bu parametrelerin belirli toleranslar içinde dahi olsa değişimleri paralel bağlı MOSFET'lerin akım paylaşımının büyük ölçüde bozulmasına yol açar. Akım paylaşımını en fazla etkileyen üç ana parametre iletim direnci ( $R_{DS(on)}$ ), kapı giriş yükü ( $Q_g$ ) ve kapı eşik gerilimidir ( $V_{th}$ ) [11].

MOSFET'lerin iletim dirençleri özellikle sıcaklığa bağlı olarak değişebilmektedir. Si-MOSFET'ler için bu durum literatürde pozitif sıcaklık katsayısı olarak geçmektedir. MOSFET'in jonksiyon sıcaklığı arttıkça iletim direnci de artar. Bu durum paralel bağlı MOSFET'ler için avantaj sağlayabilmektedir. MOSFET'ler iletme girdiğinde dengesizlikten dolayı üzerinden daha fazla akım akan MOSFET diğerlerine göre daha çok ısınacak ve iletim direnci artacaktır. Bu da zamanla akım paylaşımının dengelenmesini sağlamaktadır. Ancak her MOSFET'in sıcaklığa bağlı iletim direnci değişim katsayısı aynı değildir ve bazı MOSFET'lerde paralel çalışmada akım dengelenmeden MOSFET'in termal limitleri aşması ve arızalanması söz konusu olabilir [12]. Şekil 2'de Infineon üreticisinin IRF530N ürün numaralı Si-MOSFET'i için iletim direncinin sıcaklığa bağlı değişim grafiği verilmiştir [13].

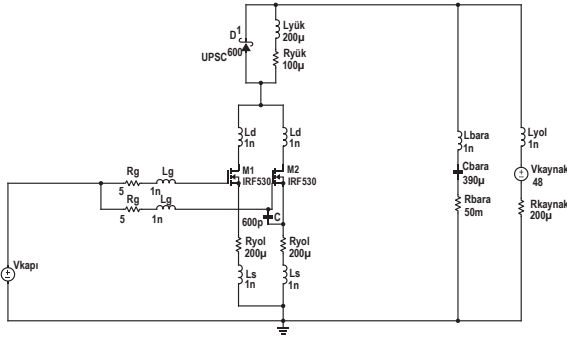


Şekil 2: IRF530N Si-MOSFET iletim direncinin jonksiyon sıcaklığına bağlı değişim grafiği [13]

MOSFET'lerin iletme girebilmesi için giriş kapasitelerinin şarj edilmesi gerekmektedir. Kullanılan kapı sürme gerilimi ve MOSFET'in parazitik giriş kapasiteleri ile doğru orantılı olarak bir yük aktarımı olmaktadır.

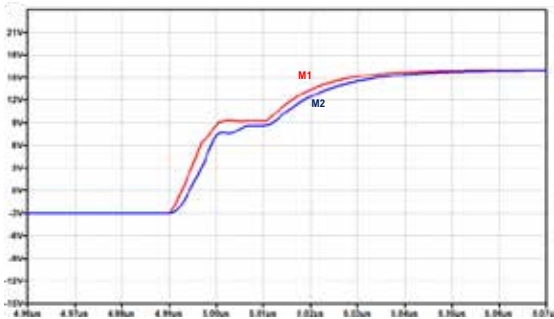
$$Q_g = C_i * V_{GS} \quad (1)$$

Denklem 1'de  $Q_g$  kapı girişine aktarılan yük,  $C_i$  MOSFET'in giriş kapasitörü,  $V_{GS}$  ise kapı kaynak gerilimidir. MOSFET veri sayfalarında da verildiği üzere  $Q_g$  üretim süreçlerine bağlı olarak belli bir tolerans aralığında değişebilmektedir.  $Q_g$  değerinin değişimi paralel MOSFET'lerin aynı anda iletme ve kesime girmesini engelleyebilir. Bu durum da dengesiz bir akım paylaşımına yol açabilmektedir [14]. Şekil 3'te görülen LTspice simülasyonunda iki adet IRF530N MOSFET paralel olarak kullanılmıştır. Kullanılan paralel MOSFET'lerden birinin  $Q_g$  değerini değiştirmek adına kapı-kaynak arasına ekstra 600 pF kapasitör eklenmiştir. Bu değer MOSFET'in veri sayfasında verilen toleranslara göre belirlenerek seçilmiştir.

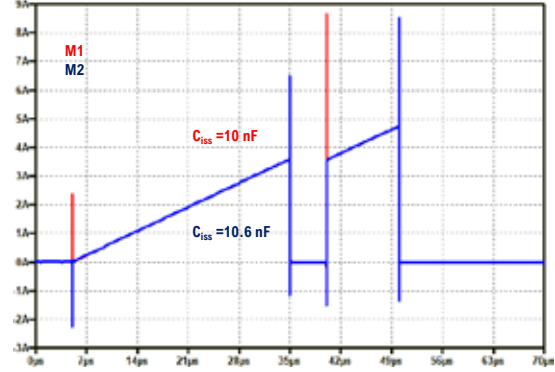


Şekil 3: LTspice ortamında kurulan paralel bağlı MOSFET simülasyonu

Gerçekleştirilen simülasyonda MOSFET'leri anahtarlama için çift darbe testi (DPT) kullanılmıştır. Bu teste kısa bir aralık ile MOSFET'lere çift darbe kapı sinyali uygulanarak iletme girmeleri sağlanır. Kapı sinyalleri aynı anda gelmesine rağmen  $Q_g$  değeri daha büyük olan MOSFET'in (M2) kapı-kaynak gerilimi daha uzun sürede yükselmiştir. Bu durum akım paylaşımını bozabilecek bir etmendir. Şekil 4'te MOSFET'lerin kapı-kaynak gerilimlerinin yükselişi görülmektedir. Kapı giriş yükü yüksek olan MOSFET'in giriş kapasitörünün şarj olması daha uzun sürdüğünden dolayı değerine göre daha geç iletme girmeye başlamıştır. Şekil 5'te ise MOSFET'lerin akım paylaşımı verilmiştir. Görüldüğü üzere kapı giriş yükü düşük olan MOSFET diğerinden daha önce iletme girerek bütün yük akımını üzerine almıştır. Kesime giderken ise kapı giriş yükü düşük olan MOSFET daha hızlı deşarj olduğu için bütün yük akımı kapı giriş yükü yüksek olan MOSFET üzerinden akmıştır.



Şekil 4: MOSFET'lerin kapı-kaynak gerilimlerinin yükselişi

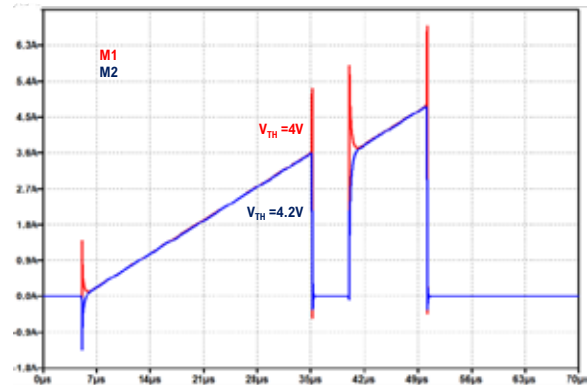


Şekil 5: MOSFET'lerin akım paylaşımı

MOSFET'lerin iletme ve kesime girmesini etkileyen ana parametrelerden biri de kapı eşik gerilimi değeridir. MOSFET'in kapı gerilimi bu değere eriştiğinde MOSFET'ten akım akmaya başlar ve iletme girer.

$$I_D = G_F * (V_{GS} - V_{TH})^2 \quad (2)$$

Denklem 2'de  $I_D$  savak akımı,  $G_F$  ise transkonduktans değeridir [15]. Aynı marka ve ürün numarasına sahip MOSFET'ler veri sayfalarında verilen tolerans aralıkları içinde farklı  $V_{TH}$  değerlerine sahip olabilirler. Bu durum anahtarlama anında paralel bağlı MOSFET'lerin akım paylaşımının dengesiz olmasına neden olabilmektedir. Şekil 3'te verilen simülasyon şablonu kullanılarak sadece  $V_{TH}$  değerleri farklı paralel bağlı IRF530N MOSFET'leri LTspice ortamında test edilmiştir. MOSFET'lerin kapı eşik değerleri LTspice model dosyası düzenlenerek değiştirilmiştir. Böylelikle iki MOSFET arasındaki tek farklı parametrenin  $V_{TH}$  değeri olması sağlanmıştır.

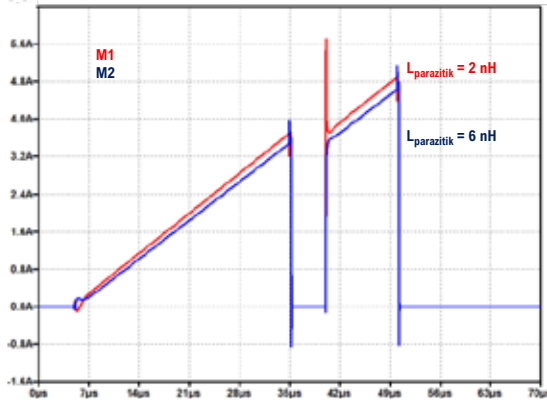


Şekil 6: Kapı eşik gerilimleri farklı iki MOSFET'in anahtarlama anı ve akım paylaşımı

Şekil 6'da görüldüğü üzere kapı eşik gerilimi daha düşük olan MOSFET iletme daha erken girmiştir ve anahtarlama anında üzerinden daha fazla akım geçmiştir. Bu durum fazla akım taşıyan MOSFET'in anahtarlama kayıplarını artırarak termal dengesizlik yaratabilmektedir. Aynı zamanda MOSFET üzerindeki stresi de artıracak bir durumdur.

Paralel bağlı MOSFET'lerin akım paylaşımına sadece MOSFET'lerin üretimlerinden dolayı oluşan farklılıklar etki

etmez. Baskı devre kartındaki bakır yolların tasarımı ve komponentlerin yerleşimi de önemlidir. Baskı devre kartı üzerinde paralel bağlı MOSFET'ler için kapı sürme devreleri oldukça kompakt ve simetrik çizilmelidir aksi durumda yollardan kaynaklı parazitik endüktanslar ve MOSFET'in savak ve kaynak pinlerinde bulunan parazitik endüktanslar nedeni ile akım paylaşımı bozulabilir [16].



Şekil 7: Parazitik endüktans değerleri farklı paralel bağlı MOSFET'lerin akım paylaşımı

Parazitik endüktansların etkisini anlamak için Şekil 3'te verilen simülasyon şablonu kullanılarak bir test gerçekleştirilmiştir. Testte paralel bağlı MOSFET'ler arasında tek farklı parametre parazitik endüktanslar olarak ayarlanmıştır. Şekil 7'de parazitik endüktansı,  $L_D + L_S$ , 2nH ve 6nH olan MOSFET'lerin akım paylaşımı verilmektedir.

Kapı sürme devrelerinde kullanılan komponentler de paralel bağlı MOSFET'lerin akım paylaşımını etkileyerek bozabilmektedir. Özellikle kullanılan kapı sürme entegrelerinden kaynaklı farklılıklar doğrudan anahtarlama etkileyeceği için oldukça önemlidir. Kapı sürme entegrelerinin gecikme zamanı ( $t_d$ ), iç direnci ( $R_{g,int}$ ) ve besleme gerilimlerini ne kadar gerilim düşümü ile MOSFET'in kapısına ilettikleri anahtarlama sürelerini ve MOSFET'lerin akım paylaşımını etkileyebilmektedir [11].

Paralel bağlı MOSFET'lerin akım paylaşımını etkileyen bu kadar çok parametre varken akımların dengeli dağılımını sağlamak için aktif ve pasif yöntemler literatürde önerilmektedir. Farklı kapı sürme direnci topolojileri ve kapı kaynak arasına eklenen kapasitörler ile akım paylaşımını dengelemek için kullanılan pasif yöntemler her ne kadar düşük maliyetli ve tasarımı kolay olsa da aktif kapı sürme devreleri kadar hassas bir akım paylaşımı sağlayamamaktadır [17].

### 3. MOSFET'ler için Aktif Kapı Sürme Devreleri ve Gereksinimleri

Klasik kapı sürme devrelerinde kapı sürme direnci sabittir ve değişken olmayan bir gerilim ile sürülerek MOSFET'lerin giriş kapasiteleri şarj edilir. Aktif kapı sürme devreleri ise tek başına çalışan veya paralel bağlı olarak çalışan MOSFET'ler için farklı geribesleme yöntemleri ile MOSFET'in kapı sinyalini kontrol eden yapılardır. Burada geribesleme yöntemleri çeşitlilik göstermektedir. Bunlardan ilki MOSFET akımlarının ölçülmesidir. Bu teknikle akımın efektif değeri ölçülebileceği gibi MOSFET'in savak akımının yükselme hızı ( $di/dt$ ) da

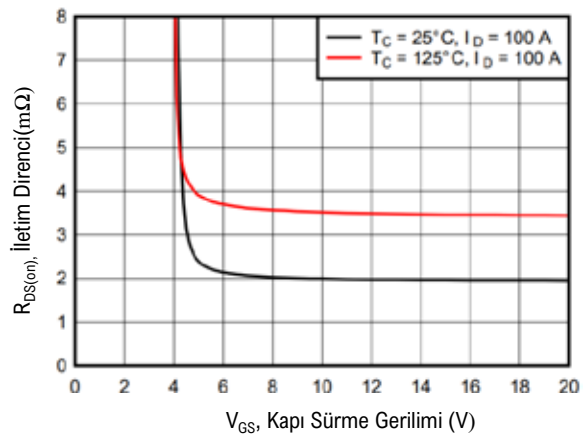
ölçülebilir. Literatürde kullanılan bir diğer yöntem ise MOSFET'in savak-kaynak gerilim değişim hızının ( $dV_{DS}/dt$ ) ölçülmesidir. Ölçülen bu değer MOSFET'in ne kadar hızlı iletme girdiği hakkında bilgi verdiği için kapı sürme devresi için kritik bir geribeslemedir. MOSFET'lerin termal kararlılığını takip etmek için kullanılan en yaygın geribesleme yöntemi ise sıcaklık ölçümüdür. Bu ölçüm için çeşitli termistör modelleri kullanılmaktadır [18].

Aktif Kapı Sürme Devreleri	
Geribesleme Yöntemleri	Değişken Sürüş Parametreleri
Akım geribeslemeli ( $I_B$ )	Değişken kapı sürme akımı ( $I_G$ )
Gerilim geribeslemeli ( $V_{DS}$ )	Değişken kapı sürme gerilimi ( $V_{GS}$ )
Sıcaklık geribeslemeli	Değişken kapı sürme direnci ( $R_g$ )

Şekil 8: MOSFET aktif kapı sürme yöntemleri

Aktif kapı sürme devrelerinde kullanılan geribesleme yöntemi kadar geribesleme sonucunda değiştirilen kapı sürme parametresi de önemlidir. Literatürde yaygın kullanılan yöntemlerden biri kapı sürme direncini aktif olarak değiştirmektedir. Alınan geribeslemeye göre MOSFET'in anahtarlama hızını yavaşlatmak veya hızlandırmak için kapı sürme direnci dinamik olarak değiştirilebilir. Bu yöntemde asıl amaç kapı sürme direncini dolayısıyla giriş kapasitörünü şarj eden akımı değiştirerek anahtarlama süresini ayarlamaktır. Şarj akımını değiştirmek için kullanılan bir başka aktif sürme yöntemi ise giriş kapasitörünü sabit akım ile şarj etmektedir. Burada alınan geribeslemeye göre kaynaktan sağlanan sabit akım artırılıp azaltılabilir, dolayısıyla anahtarlama süresi ve MOSFET üzerinde oluşan kayıplar kontrol edilebilmektedir. Bu iki yöntem oldukça etkili olmasına rağmen anahtarlama hızı ve anahtarlama kayıpları arasındaki dengeyi sağlayabilmek önemlidir.

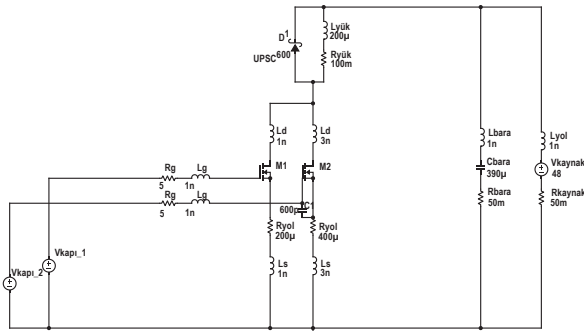
Aktif kapı sürme devrelerinde kullanılan bir başka yöntem ise kapı sürme gerilimini dinamik olarak değiştirmektir. MOSFET'lerin iletim dirençleri kapı sürme gerilimleri ile belirli bir katsayıya bağlı olarak ters orantılı değişmektedir. Kapı sürme gerilimi düşürülen bir MOSFET'in iletim direnci ( $R_{DS(on)}$ ) artmaktadır [19]. Şekil 9'da örnek bir MOSFET'in iletim direncinin kapı sürme gerilimi ile değişimi verilmiştir [20].



Şekil 9: MOSFET iletim direncinin kapı sürme gerilimine göre değişim grafiği [20]

Kapı sürme gerilimini değiştirmek iletim direncini değiştirmenin yanında MOSFET'in iletme girme süresini de etkilemektedir. Örnek olarak kapı eşik gerilimi 4V olan bir MOSFET'in kapı sürme gerilimi 15V iken eşik değere ulaşma süresi kapı sürme geriliminin 12V olduğu duruma göre daha hızlı olacaktır. Bu kapı sürme geriliminin değiştirilmesi ile MOSFET'in iletme girme süresini kontrol etme imkânı sağlanabilmektedir.

MOSFET'in iletim direncini değiştirme ve iletme girme süresini kontrol etme özellikleri ile kapı sürme gerilimini aktif olarak kontrol etmek paralel bağlı MOSFET'lerde akım paylaşımını dengelemek için çok uygun gözükmektedir. İletim direncinden ve parazitik endüktanslardan kaynaklı iletim esnasındaki akım paylaşımı dengesizliğini kapı sürme gerilimi ile değişen ( $R_{DS(on)}$ ) parametresi ile kontrol etmek mümkündür. Farklı kapı eşik değerlerine ve kapı giriş yüküne sahip MOSFET'lerin iletme girme anlarındaki dengesizliği gidermek için ise değişen kapı sürme gerilimi ile eşik değerine ulaşma süresi kontrol edilebilir ve akım paylaşımındaki dengesizlik azaltılabilir. Kapı sürme gerilimini değiştirmenin paralel bağlı MOSFET'ler üzerindeki etkisini görmek için LTSpice ortamında simülasyon gerçekleştirilmiştir. Şekil 10'da verilen simülasyonda bu noktaya kadar verilen, paralel bağlı MOSFET'lerin akım paylaşımına etki eden bütün parazitik etmenler bir arada kullanılmıştır.

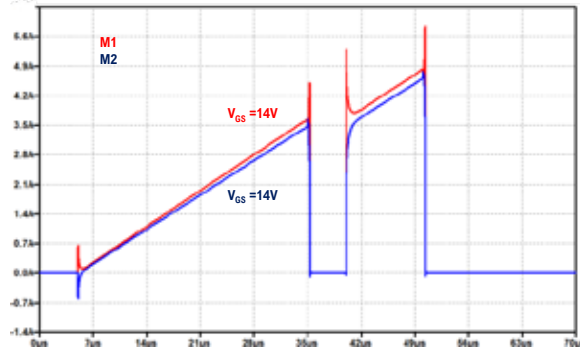


Şekil 10: Kapı sürme gerilimi değişiminin etkisini analiz etmek için kurulan LTSpice simülasyonu

Tablo 1: MOSFET'ler arasındaki parametre farkları

	M1	M2
<b>Kapı Eşik Gerilimi</b>	4 V	4.2 V
<b>Parazitik Endüktans</b>	2 nH	6 nH
<b>Giriş Kapasitörü</b>	10 nF	10.6 nF
<b>İletim Direnci</b>	150 mΩ	151 mΩ

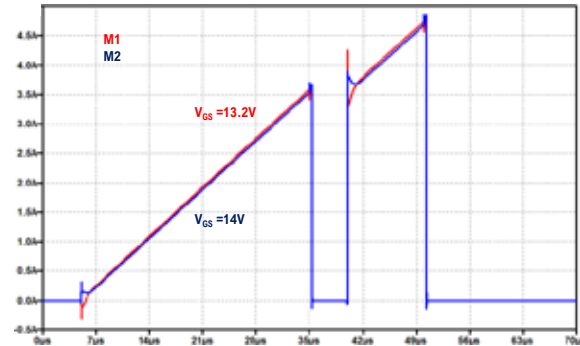
Simülasyonda kapı sürme gerilimini değiştirmenin akım paylaşımına etkisini daha iyi analiz edebilmek için Tablo 1'de verildiği gibi paralel bağlı MOSFET'ler arasında veri sayfasında verilen sınırlara bağlı kalınarak parametre farkları oluşturulmuştur. Simülasyonda Infineon üreticisinin IRF530N ürün kodlu Si-MOSFET'i kullanılmıştır. Şekil 11'de oluşturulan LTSpice simülasyonu sonucunda parazitik component farkları ve üretim toleransları nedeni ile meydana gelen akım paylaşımı dengesizliği görülmektedir.



Şekil 11: Parazitik componentler ve üretim toleransları nedeni ile bozulan akım paylaşımı

Simülasyon sonucunda beklenildiği üzere kapı eşik gerilimi düşük olan M1 MOSFET'i iletme erken girmiş ve anahtarlama anında üzerinden daha yüksek akım geçmiştir. Aynı zamanda iletim durumunda da M1 MOSFET'inin iletim direnci ve parazitik endüktansı daha düşük olduğu için üzerinden daha fazla akım akmıştır.

Kapı sürme gerilimini değiştirmenin oluşan dengesiz akım paylaşımına etkisini anlamak için üzerinden daha fazla akım geçen M1 MOSFET'inin kapı sürme gerilimi düşürülmüştür. Şekil 12'de görülen sonuçlara göre M1 MOSFET'inin kapı sürme gerilimini düşürmek iletim girme süresini geciktirmiş ve iletim durumunda da üzerinden geçen akım miktarını azaltmıştır. Bu nedenle M1 ve M2 MOSFET'leri üzerinden geçen akım bir önceki duruma göre dengelenmiştir.



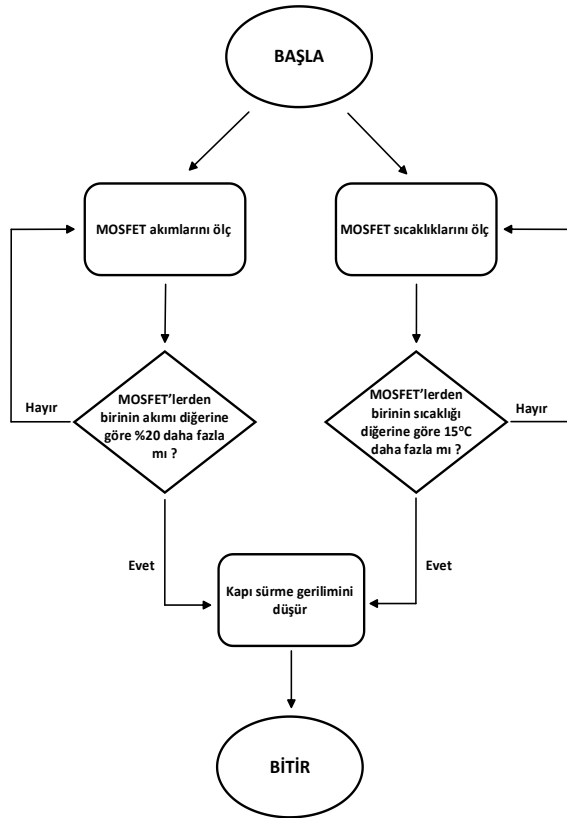
Şekil 12: Kapı sürme gerilimini değiştirmenin akım paylaşımına etkisi

Kapı sürme geriliminin MOSFET'lerin akım paylaşımını dengelemek için kontrol edilebileceği simülasyon sonuçlarından görülmüştür. Bu noktada kapı sürme geriliminin hangi geribeslemeler alınarak kontrol edileceği de aktif kapı sürme devre tasarımında önemli bir noktadır. Şekil 8'de verildiği üzere aktif kapı sürme devrelerinde kullanılan üç ana geribesleme yöntemi vardır. Paralel bağlı MOSFET'ler için savak-kaynak gerilimini takip etmek akım paylaşımını hakkında çok net bir bilgi vermeyecektir. Bu nedenle doğrudan MOSFET akımlarını geri besleme olarak almak akım paylaşımını doğru hesaplayabilmek adına daha efektif olacaktır. Ancak, MOSFET akımlarını geri besleme olarak almak sürekli durumdaki akım dengesizliği tespit edilebilecektir. Anahtarlama anlarındaki çok kısa süreli akım

dengelesizlikleri geribesleme sistemi tarafından tespit edilemeyebilir ve bu dengelesizlikler üzerine fazla akım alan MOSFET'in anahtarlama kayıplarını artıracığı için MOSFET'ler arasında bir termal dengelesizlik oluşması mümkündür. Bu durumu tespit edebilmek için MOSFET'lerin sıcaklıklarının düzenli olarak ölçülmesi etkili olacaktır.

MOSFET'lerin anahtarlama anında ve sürekli iletim durumundaki akım dengelesizliklerini tespit edebilmek için hem akım okuyarak hem de sıcaklık ölçülerek kurulacak bir hibrit geribesleme sistemi en net geribeslemeyi ve akım dengelesizliği tespitini sağlayacaktır. Sistemde akım okuma daha hızlı bir geribesleme sağlarken sıcaklık ölçümü daha yavaş bir geribesleme sağlayarak sistemin genel durumu hakkında bilgi verecektir. Hibrit geri besleme sistemi ve kontrol edilecek değişken Şekil 13'te ki algoritmada verilmektedir.

Önerilen algoritmada MOSFET'lerin akımı ve sıcaklıkları eş zamanlı olarak sürekli ölçülerek kontrolöre geribesleme olarak verilmektedir. MOSFET akımları arasındaki fark %20 seviyesine ulaştığında veya ölçülen MOSFET sıcaklıkları arasındaki fark 15°C olduğunda kapı sürme gerilimi değiştirilmekte ve böylece algoritma tamamlanmaktadır. Algoritma tamamlandıktan sonra da MOSFET'lerin akım ve sıcaklıkları ölçülmeye devam edilerek akım paylaşımı dengelenmektedir.



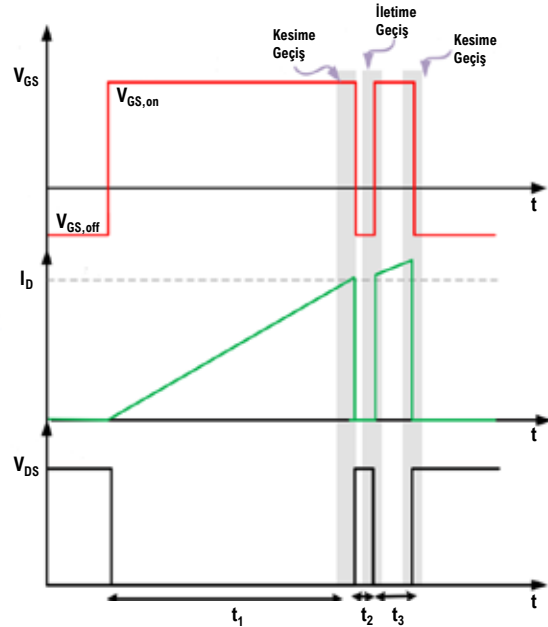
Şekil 13: Önerilen aktif kapı sürme algoritması

Algoritmada akımlar arasındaki %20'lik fark kontrolörün anlık akım dalgalanmalarından ve geribesleme sistemindeki gürültülerden etkilenmeden doğru çalışabileceği minimum

değer olarak belirlenmiştir. Bu değer altındaki akım farklılıkları yanıtıcı olabilirken bu değer üzerindeki akım dengelesizlikleri sistemi olumsuz etkilemeye başlayacaktır. Sıcaklık geribeslemesindeki 15°C'lik fark ise MOSFET'lerin üretimden kaynaklı termal direnç, termal kapasitör farklılıkları ve kullanılan sıcaklık okuma termistörlerinin toleransları düşünülerek seçilmiştir. Bu değer altındaki sıcaklık farkları akım dengelesizliği dışında diğer faktörler sebebiyle de oluşabilirken bu değer üzerindeki farklar fazla ısınan MOSFET'in hasar görmesi ile sonuçlanabilmektedir. Algoritmada kapı sürme gerilimi düşürüldükten sonra MOSFET akımları ve sıcaklıklar ölçülmeye devam edilecektir. Önerilen algoritma sadece paralel bağlı iki MOSFET için değil daha fazla MOSFET ile de kullanılabilir. Her ölçümde en yüksek akım taşıyan veya en çok ısınmış MOSFET'in kapı sürme gerilimi düşürülerek birkaç iterasyon sonunda MOSFET'ler arasındaki denge sağlanması mümkündür.

#### 4. Deneysel Çalışmalar ve Sonuçlar

Bu bölüme kadar gerçekleştirilen literatür araştırmaları, incelemeler, modellemeler ve LTspice simülasyonları MOSFET'lerin kapı sürme gerilimini aktif olarak kontrol etmenin MOSFET'lerin akım paylaşımını dengelemede kullanılabileceğini göstermiştir. Bu doğrultuda simülasyon sonuçlarını doğrulamak için laboratuvar ortamında bir test yapılması planlanmıştır. Bu teste tasarlanan devre çift darbe yöntemi ile test edilecektir. Çift darbe testine ait dalga şekilleri aşağıda görülmektedir [21].



Şekil 14: Çift darbe testi dalga şekilleri

Çift darbe testinde parametreleri ölçülmek istenen yarı iletken anahtara Şekil 14'te görüldüğü gibi aralarında kısa bir boşluk olacak şekilde iki darbe sinyali gönderilir. Çift darbe testinde genellikle yük olarak indüktör kullanılır. Kullanılan indüktörün değeri ve uygulanan ilk darbenin süresi yarı iletken anahtar üzerinden ne kadar akım akacağını belirler. Akacak akımı ayarlamak için  $t_1$  süresi belirlenirken seçilen indüktörün saturasyona gitmeyeceğinden emin olunması gerekir.

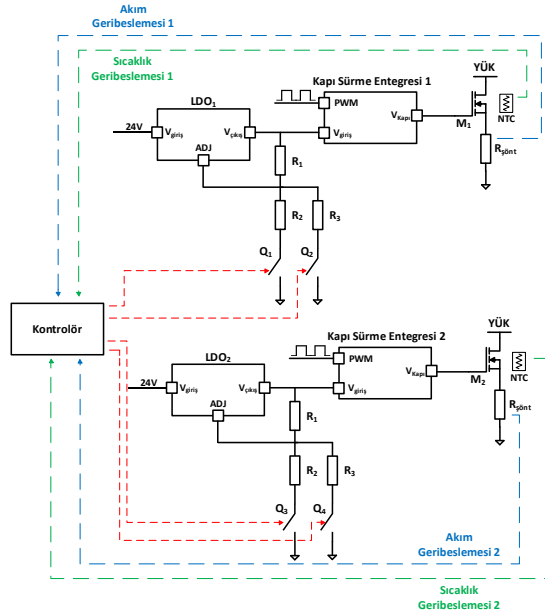
$$I_D = \frac{V_{kaynak} * t_1}{L_{yük}} \quad (3)$$

Denklem 3'te  $V_{kaynak}$  testte kullanılan kaynak gerilimi,  $L_{yük}$  ise kullanılan indüktör değeridir. Çift darbe testi esnasında ilk darbe geldiğinde enerji bara gerilimini oluşturan kapasitörlerden çekilir. Bu sürede hesaplanan akım değerine ulaşabilmek için bara geriliminin minimum düzeyde salınması gereklidir. Bunun için barayı oluşturan kapasitörlerin doğru değerde seçilmesi önemlidir. İlk darbe geldiğinde indüktöre aktarılan enerji seçilmesi gereken kapasitör değerini doğrudan etkilemektedir.

$$C_{bara} = \frac{L_{yük} * I_D^2}{2 * V_{kaynak} * \Delta V_{bara} - \Delta V_{bara}^2} \quad (4)$$

Denklem 4'te  $C_{bara}$  bara gerilimini oluşturan kapasitörlerin değeri,  $\Delta V_{bara}$  ise ilk darbe geldiğinde bara geriliminin düşeceği gerilim değeridir.

Laboratuvar ortamında test edilecek ve sonuçları simülasyon ile karşılaştırılacak olan devrenin blok diyagramı, yapısı ve çalışma prensibi Şekil 15'te görülmektedir. Verilen devre Şekil 13'te önerilen algoritmaya göre çalıştırılarak akımı dengeleyecektir.



Şekil 15: Önerilen aktif kapı sürme devresinin blok diyagramı

Şekil 15'te önerilen devrede M1 ve M2 MOSFET'lerinin akım ve sıcaklıkları sürekli olarak ölçülmektedir. Alınan geribeslemeler kontrolöre iletilmektedir. Akım geribeslemesi almak için MOSFET'lerin kaynak pinine bağlı şönt dirençler kullanılmıştır. Burada gerilim olarak okunan değer kontrolör içerisinde akıma çevrilmektedir. Sıcaklık geribeslemesi için ise MOSFET'lerin yanına yerleştirilen NTC termistörler kullanılmıştır. NTC termistörler değeri sıcaklık arttıkça düşen dirençlerdir. NTC termistör üzerinden gerilim olarak okunan geribesleme değeri termistörün veri sayfasında verilen parametreler kullanılarak kontrolör tarafından sıcaklığa çevrilmektedir. Devrede kontrolör olarak Raspberry Pi 4B modeli kullanılmıştır. Raspberry Pi analog sinyalleri doğrudan

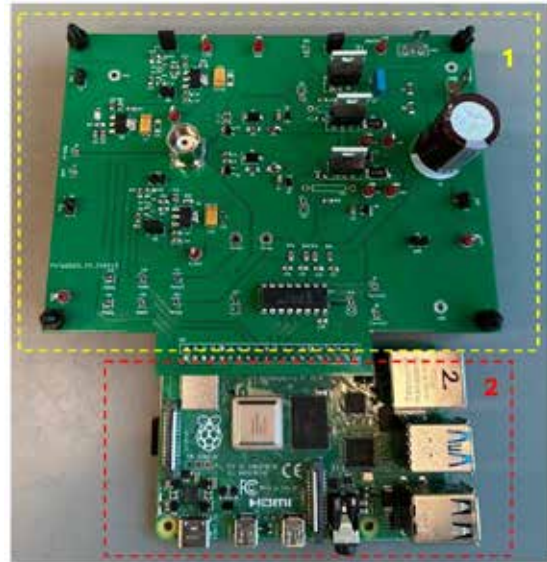
okuyamadığı için ek olarak bir analog-dijital dönüştürücü (ADC) ile beraber kullanılmıştır. Python ve C yazılım dilleri ile programlanabilen kontrolör geribeslemeleri Şekil 13'te verilen algoritmaya göre karşılaştırmaktadır. Sistemde kapı sürme entegrelerinin beslemeleri Ti LM317 lineer regülatör (LDO) ile sağlanmaktadır. LM317 regülatörünün çıkış gerilimi ADJ pinine bağlı dirençler ile değiştirilebilmektedir. Şekil 15'te görülen  $R_2$  ve  $R_3$  dirençleri lojik seviye transistörler ile referansa bağlıdır. Bu transistörler kontrolör tarafından sürülebilecek şekilde devre tasarlanmıştır. Bu sayede kapı sürme gerilimi değiştirilmek istenen MOSFET'in ilgili lineer regülatörünün çıkış gerilimi değiştirilerek kontrol sağlanmış olur. Lineer regülatörün çıkış gerilimi doğrudan kapı sürme entegresine bağlıdır. Kapı sürme entegresi gelen darbe sinyaline göre bu besleme gerilimini MOSFET'e iletir ve anahtarlama başlar.

Şekil 15'te blok diyagramı verilen devrenin KiCAD yazılımında şematiği ve baskı devre kartı tasarlanmış daha sonra da üretilmiştir. Seçilen komponentlerin hepsi laboratuvar da lehimlenerek baskı devre kartı teste hazır hale getirilmiştir. Baskı devre kartı tasarımında kullanılan ana komponentler Tablo 2'de verilmiştir.

Tablo 2: Tasarımda seçilip kullanılan ana komponentler

Komponent	Ürün Kodu / Değeri
Kontrolör Kartı	Raspberry Pi 4B
MOSFET	IRF530N
LDO	LM317
Kapı Sürme Entegresi	UCC27517
ADC	MCP3008
Bara Kapasitörü	390 $\mu$ F 100V
Akım Ölçme Kuvvetlendiricisi	INA180A1

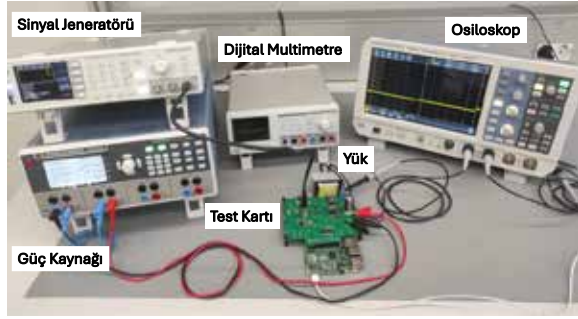
Üretilerek laboratuvar ortamında komponentleri dizilen kart ve kontrolör kartı ise Şekil 16'da verilmektedir.



Şekil 16: Tasarlanıp gerçekleştirilen aktif kapı sürme devresi kartı ve kontrolör kartı

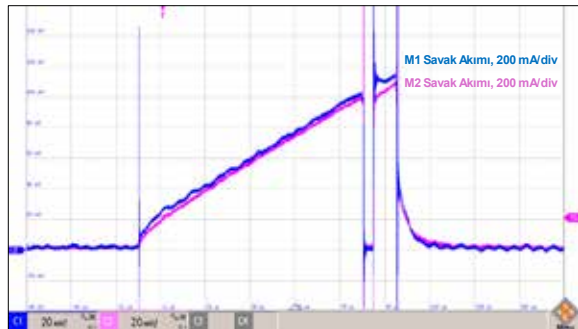
Şekil 16’da görüldüğü üzere 1 numaralı aktif kapı sürme devresi kartı ve 2 numaralı kontrol kartı birbirine bir dişi – erkek konnektör ile bağlıdır. Kablo yerine birbirine geçmeli bir konnektör kullanımı sinyallerin gürültüden etkilenmeden iletimini sağlamaktadır.

Önerilen aktif kapı sürme devresinin testi için laboratuvarında bir test ortamı kurulmuştur. Yük olarak 3mH değerinde ferrit çekirdeğe sarılı bir endüktans hızlı bağlantı terminalleri ile karta bağlanmıştır. 48V besleme gerilimini oluşturmak için Rohde -Schwarz marka HMP4040 güç kaynağı, kapı sürme entegrelerine darbe sinyali üretmek için Rohde -Schwarz marka HMF2550 sinyal generatörü, akım ve gerilim dalga şekillerini gözlemlemek için ise Rohde -Schwarz marka RTA4000 serisi osiloskop kullanılmıştır. Hazırlanan test düzeneği Şekil 17’de görülmektedir.

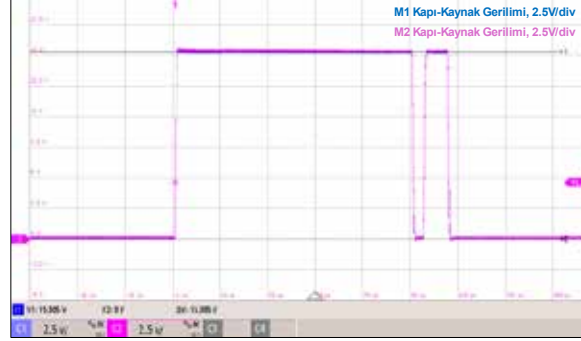


Şekil 17: Deneyel çalışmaların gerçekleştirildiği test düzeneği

Testte Denklem 3 referans alınarak MOSFET başına 1A yük olacak şekilde toplam 2A’lık bir yük için yaklaşık 100µs uzunluğunda ilk darbe sinyali uygulanmıştır. Daha sonra akımın düşmesine izin vermeyecek kadar kısa olması için 5µs sinyal kesilmiş ve tekrar 10µs uzunluğunda ikinci darbe uygulanmıştır. Şekil 13’te verilen algoritma devreye girmeden önce elde edilen akım dalga şekilleri Şekil 18’de görülmektedir. Algoritma devreye girmeden önce kapı sürme gerilimleri eşit iken kapı sürme sinyalleri ise Şekil 19’da verilmiştir. Algoritma devreye girmeden önce özellikle ikinci darbe sinyalinin geldiği aralıkta M1 ve M2 MOSFET’leri arasındaki akım dengesizliği Şekil 18’de görülmektedir. Bu durumda iken henüz algoritma devreye girmediğinden Şekil 19’da görüldüğü üzere M1 ve M2 MOSFET’lerinin kapı sürme gerilimleri eşit ve 15V seviyelerindedir.



Şekil 18: Önerilen algoritma devrede değilken MOSFET’ler arasındaki akım paylaşımı



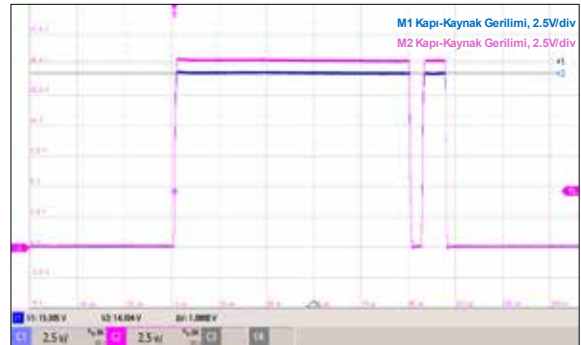
Şekil 19: Önerilen algoritma devrede değilken kapı sürme sinyalleri

Kapı sürme gerilimini değiştirmek ve algoritmayı devreye sokmak için üzerinden daha fazla akım geçen MOSFET’in NTC termistörü ısıtılarak kontrolörün tetiklenmesi sağlanmıştır. Algoritma devreye girdikten sonra MOSFET’lerin akım paylaşımı Şekil 20’deki gibi elde edilmiştir.



Şekil 20: Önerilen algoritma devreye girdikten sonra MOSFET’ler arasındaki akım paylaşımı

Algoritma devreye girerek üzerinden fazla akım geçen MOSFET’in kapı sürme gerilimini yaklaşık 1V kadar düşürmüştür.



Şekil 21: Önerilen algoritma devreye girdikten sonra kapı sürme sinyalleri

Şekil 22’de algoritma devreye girmeden önceki ve girdikten sonraki akım dalga şekilleri beraber verilmiştir.





Şekil 22: Önerilen algoritma ile akım paylaşımının değişimi

Alınan ölçümlerden görüldüğü üzere algoritma devreye girmeden önce üzerinden fazla akım geçen MOSFET'in kapı sürme gerilimi algoritma devreye girince düşmüştür. Kapı sürme gerilimi düşen MOSFET'in üzerinden geçen akım ve anahtarlama anlarındaki akım sıçramaları azalmıştır.

## 5. Sonuçlar

Bu çalışmada, düşük gerilim yüksek akım evirici uygulamalarında kullanılan paralel bağlı MOSFET'lerin akım paylaşımlarına etki eden parametreler ve literatürde verilen aktif ve pasif akım dengeleme yöntemleri incelenerek akım paylaşımını iyileştirmek için yeni hibrit bir aktif kapı sürme devresi ve algoritması önerilmiştir. MOSFET'lerin akım paylaşımını bozan parametreler incelendiğinde kapı eşik gerilimi farklılıkları ve giriş kapasitörlerindeki toleransların MOSFET'lerin iletme girme sürelerini değiştirdiği görülmüştür. İletim direnci toleransları ve parazitik endüktanslar ise MOSFET'lerin iletim durumundaki akım paylaşımlarını bozmaktadır. MOSFET'lerin akım paylaşımına etki eden bu faktörler benzetim çalışmaları ile doğrulanarak elde edilen sonuçlar sunulmuştur. Önerilen aktif kapı sürme devresi ve algoritması için LTspice ortamında benzetim çalışmaları yapılarak algoritmanın etkinliği elde edilen sonuçlar ile gösterilmiştir. Önerilen aktif kapı sürme devresini deneysel olarak test edebilmek amacıyla bir PCB tasarlanmış, laboratuvar ortamında çift darbe testi kullanılarak deneysel çalışmalar gerçekleştirilmiş ve elde edilen sonuçlar karşılaştırmalı olarak verilmiştir. Çift darbe testi sonuçlarına göre algoritma devrede değilken ikinci anahtarlama anında MOSFET'lerin akım farkı yaklaşık olarak %18 civarındadır. Önerilen algoritma devreye alındığında ise bu fark %3 seviyelerine düşürülerek etkin bir şekilde akım paylaşımı gerçekleştirilmiş ve MOSFET'ler üzerindeki stresler azaltmıştır.

## 6. Kaynaklar

- [1] Soni, L., & Kaur, A. (2023, December). Why Electric Vehicles Are the Future of Transportation. In *2023 IEEE International Conference on ICT in Business Industry & Government (ICTBIG)* (pp. 1-6). IEEE.
- [2] Pillot, C. (2013, November). Micro hybrid, HEV, P-HEV and EV market 2012–2025 impact on the battery business. In *2013 World Electric Vehicle Symposium and Exhibition (EVS27)* (pp. 1-6). IEEE.
- [3] Muehlfeld, O., Wittig, B., & Fuchs, F. W. (2011, August). Development of an optimized power section for a 5 kW low voltage traction inverter. In *Proceedings of the 2011 14th European Conference on Power Electronics and Applications* (pp. 1-9). IEEE.
- [4] Al-Hmoud, A., Ismail, A., & Zhao, Y. (2023, March). A high-density 200-kW all Silicon Carbide three-phase inverter for traction applications. In *2023 IEEE Applied Power Electronics Conference and Exposition (APEC)* (pp. 3143-3146). IEEE.
- [5] Musumeci, S., Scrimizzi, F., Fusillo, F., Bojoi, R., Longo, G., & Mistretta, C. (2019, July). Low voltage high current trench-gate MOSFET inverter for belt starter generator applications. In *2019 AEIT International Conference of Electrical and Electronic Technologies for Automotive (AEIT AUTOMOTIVE)* (pp. 1-6). IEEE.
- [6] Tahmaz, O., Bay, F., & Yazar, A. (2022, September). Double Pulse Test of the Paralleled Power MOSFETs in High Current 48V Inverter Design. In *2022 IEEE 20th International Power Electronics and Motion Control Conference (PEMC)* (pp. 62-69). IEEE.
- [7] Du, L., Du, X., Cao, H., Yang, H., & Mantooth, H. A. (2023, May). A Simple Gate Driver Design for SiC MOSFET Paralleled Operation. In *11th International Conference on Power Electronics and ECCE Asia (ICPE 2023-ECCE Asia)* (pp. 2026-2031). IEEE.
- [8] Infineon Technologies. (2021, May). *Paralleling power MOSFETs in high current applications* (Application Note, Version 1.1).
- [9] Infineon Technologies. (2018, April). *Paralleling MOSFETs in high-current LV drive applications* (Application Note, Version 1.0).
- [10] Nexperia. (2021, September). *Paralleling power MOSFETs in high power applications* (Application Note, Version 1.1).
- [11] Raciti, A., Melito, M., Nania, M., & Montoro, G. (2018, September). Effects of the device parameters and circuit mismatches on the static and dynamic behavior of parallel connections of silicon carbide MOSFETs. In *2018 IEEE Energy Conversion Congress and Exposition (ECCE)* (pp. 1846-1852). IEEE.
- [12] ON Semiconductor. (2021, May). *MOSFET paralleling in high-power applications* (Application Note No. AND90108/D).
- [13] Infineon. (2004, January 30). *IRF530NPbF datasheet*. Retrieved from <https://www.infineon.com/dgdl/irf530npbf.pdf?fileId=5546d462533600a4015355e386b1199a>

- [14] Wen, Y., Yang, Y., & Gao, Y. (2020). Active gate driver for improving current sharing performance of paralleled high-power SiC MOSFET modules. *IEEE Transactions on power electronics*, 36(2), 1491-1505.
- [15] Texas Instruments. (2017, March). *Understanding the basics of gate driver circuits* (Application Note No. SLUA618A).
- [16] Rohde & Schwarz. (2021, March). *Tips & tricks on double pulse testing* (Application Note).
- [17] Wang, T. W., Chen, L. C., Takamiya, M., & Chen, P. H. (2024). Active Gate Driver IC Integrating Gate Voltage Sensing Technique for SiC MOSFETs. *IEEE Transactions on Power Electronics*.
- [18] Ling, Y., Zhao, Z., & Zhu, Y. (2020). A self-regulating gate driver for high-power IGBTs. *IEEE Transactions on Power Electronics*, 36(3), 3450-3461.
- [19] Tanriverdi, O., & Yildirim, D. (2022). Independent closed loop control of di/dt and dv/dt for high power IGBTs. *Turkish Journal of Electrical Engineering and Computer Sciences*, 30(3), 487-501.
- [20] Texas Instruments. (2020, April). Power MOSFET Gate Driver Bias Optimization (Appl. Note No. SLUA958).
- [21] De Paula, W. J., Tavares, G. H. M., Soares, G. M., Almeida, P. S., & Braga, H. A. C. (2020). Switching losses prediction methods oriented to power MOSFETs—a review. *IET Power Electronics*, 13(14), 2960-2970.

## Özgeçmişler



**Berkay Keziban**, Lisans derecesini 2021 yılında İstanbul Teknik Üniversitesi'nden Elektrik Mühendisliği alanında aldı. Yüksek lisans eğitimine ise İstanbul Teknik Üniversitesi Elektrik Mühendisliği

Bölümü'nde devam etmektedir. Lisans tezinde elektrikli araçların kablosuz şarj sistemleri üzerine çalışırken, yüksek lisans tezinde paralel bağlı MOSFET'ler ve aktif kapı sürme devreleri üzerine araştırma ve çalışmalar yapmaktadır. Mezun olduğu 2021 yılından itibaren güç elektroniği alanında çalışmaktadır. Mart 2024'ten bu yana ise elektrikli araçlar ve güç elektroniği alanında çip tasarımı yapan Elevation Mikroelektronik şirketinde Güç Elektroniği Uygulama Mühendisi olarak görev yapmaktadır.



**Murat Yılmaz**, TÜ Elektrik-Elektronik Fakültesi Elektrik Mühendisliği Bölümü'nden 1996 yılında Lisans, 1999 yılında Yüksek Lisans ve 2006 yılında Doktorasını tamamlamıştır. 1996-1999 yılları arasında Türkiye Teknoloji Geliştirme Vakfı (TTGV) ve TÜBİTAK projelerinde araştırmacı olarak görev aldıktan sonra 1999 yılında İTÜ Elektrik Mühendisliği Bölümü'nde Araştırma Görevlisi olarak çalışmaya başlamıştır.

University of Illinois at Urbana-Champaign (UIUC) Elektrik ve Bilgisayar Mühendisliği Bölümü'nde 2007-2008 yılları arasında UIUC doktora sonrası araştırmacı bursu, 2011-2012 yılları arasında ise TÜBİTAK doktora sonrası araştırmacı bursu ile misafir araştırmacı olarak bulunmuş ve elektrikli araç teknolojileri ve itiş sistem gereksinimlerine yönelik uluslararası projelerde görev almıştır.

2014 yılında İTÜ Elektrik Mühendisliği Bölümü'nde öğretim üyesi olarak göreve başlamış olup aynı bölümde görevine devam etmektedir. Öğretim üyeliği boyunca birçok ulusal ve uluslararası projelerde çalışarak çeşitli firmalara danışmanlık yapmıştır. 2022 yılında TÜBİTAK-BİGG kapsamında kurucu ortağı olduğu EVINNO firmasında Ar-Ge çalışmalarına da devam etmektedir. IEEE kıdemli üyeliğinin yanında SAE ve EMO üyesidir.

Araştırma alanları arasında güç elektroniği devrelerinin tasarımı, kontrolü ve uygulamaları; elektrik makinalarının uygulamaya yönelik tasarımı, kontrolü ve optimizasyonu; elektrikli ve karma araç teknolojileri, itiş sistemi tasarımı, enerji yönetim sistemi ve şebeke ile etkileşimleri (V2G/G2V); enerji depolama sistemleri, batarya teknolojileri ve yönetimi, SoX kestirim algoritmaları, batarya şarj sistemleri ve altyapı gereksinimleri bulunmaktadır.